

ORGANIZACIÓN Y ARQUITECTURA COMPUTACIONAL. UN ENFOQUE PRÁCTICO

El libro consta de cinco capítulos. En el primero, se valora la organización, estructura y componentes del computador. En el segundo, se trata la evolución y prestaciones de los computadores. En el tercero, se aborda la organización y arquitectura de las memorias. En el cuarto, se estima el alto nivel del funcionamiento y de las interconexiones del computador; y en el quinto, se alude el sistemas de numeración: conversiones y operaciones.



Alfonso Aníbal Guijarro Rodríguez

Máster Universitario en Modelado Computacional en Ingeniería, Magister en Docencia y Gerencia en Educación Superior y Especialista en Gerencia en Educación Superior. Ha recibido diversos reconocimientos y publicado numerosos artículos científicos en revistas de alto impacto.



Pedro Manuel García Arias

Máster en Ciencias, es empresario, ingeniero, traductor de idioma, y docente del Sistema de Educación Superior. Actualmente se desempeña como docente de la Universidad de Guayaquil. Ha publicado diversos artículos científicos en revistas internacionales de alto impacto.



Ángela Olivia Yanza Montalván

Aspirante a Doctora en Ciencias Técnicas Informáticas, Máster en Gerencia de Proyectos, Magíster en Desarrollo de la Inteligencia y Educación; y en Docencia y Gerencia en Educación Superior. Se desempeña como docente de la Universidad de Guayaquil. Ha participado en diferentes eventos y publicado sus resultados de investigación.

ISBN: 978-959-7225-35-5



EDACUN
EDITORIAL ACADÉMICA UNIVERSITARIA



ORGANIZACIÓN Y ARQUITECTURA COMPUTACIONAL. UN ENFOQUE PRÁCTICO

EDITORIAL ACADÉMICA
UNIVERSITARIA



Organización y arquitectura computacional. Un enfoque práctico

Alfonso Aníbal Guijarro Rodríguez
Pedro Manuel García Arias
Ángela Olivia Yanza Montalván

© **Organización y Arquitectura de computadoras. Un enfoque práctico**

Diseño y Edición: MSc. Osmany Nieves Torres. As.

Corrección: Dr. C. Kenia María Velázquez Avila. P.T.

Dirección General: Dr. C. Ernan Santiesteban Naranjo. P.T.

© Mg. Alfonso Aníbal Guijarro Rodríguez.

MSc. Pedro Manuel García Arias

MSc. Ángela Olivia Yanza Montalván

© Sobre la presente edición

Editorial Académica Universitaria (Edacun) en coedición con la revista Opuntia Brava (ISSN 2222-081X).

ISBN: 978-959-7225-35-5

Editorial Académica Universitaria (Edacun) y Opuntia Brava

Universidad de Las Tunas

Ave. Carlos J. Finlay s/n

Código postal: 75100

Las Tunas, 2018



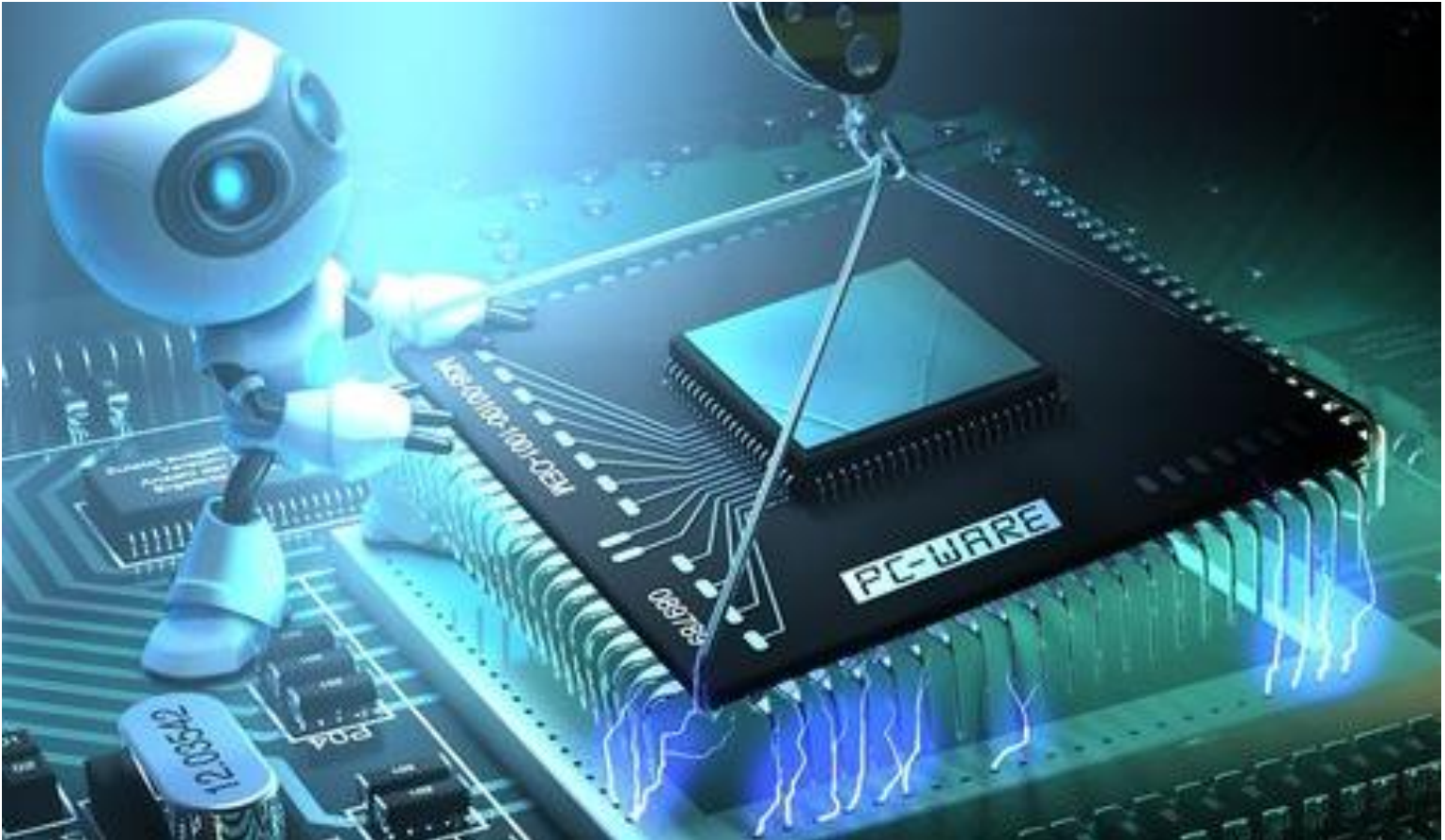
CONTENIDO

1. Organización, arquitectura y componentes del computador	1
1.1 INTRODUCCIÓN	1
1.2 ORGANIZACIÓN Y ARQUITECTURA	1
1.2.1 Organización	1
1.2.2 Arquitectura.....	2
1.3 ESTRUCTURA Y FUNCIONAMIENTO	3
1.3.1 Funcionamiento.....	4
1.3.1.1 Operaciones posibles de un computador	6
1.3.2 Estructura	7
1.3.2.1 Estructura top-down	8
1.3.2.2 Estructura a nivel superior.....	9
Actividades	12
QUIZ	14
RESUMEN	15
CAPÍTULO 2	17
2. Evolución y prestaciones de las computadoras	17
2.1 INTRODUCCION	17
2.2 BREVE HISTORIA DE LOS COMPUTADORES	17
2.3 GENERACIONES DEL COMPUTADOR	18
2.2.1 Primera generación.....	18
2.2.1.1 ENIAC.....	19
2.2.1.2 UNIVAC I.....	20
2.2.1.3 MARK I	21
2.2.2 Segunda generación.....	22
2.2.3 Tercera generación	23
2.2.4 Cuarta generación.....	24
2.4 CINTA MAGNETICA	25
2.5 DISCO MAGNÉTICO	25
2.6 PARÁMETROS DE UN DISCO	27
2.7 MICROPROCESADOR	28
2.8 EVOLUCIÓN APROXIMADA DE LOS MICOPROCESADORES	29
Actividades	44
QUIZ	45
RESUMEN	46
CAPÍTULO 3	48
3. Organización y arquitectura del computador: Memorias	48

3.1 INTRODUCCIÓN	48
3.2 SISTEMA DE MEMORIA DE COMPUTADORES	48
3.2.1 Características de la memoria	48
3.3 JERARQUÍA DE LAS MEMORIAS	50
3.3.1 Los Registros.....	51
3.3.2 Caché.....	52
3.3.3 Memoria Primaria	52
3.3.4 Memoria Secundaria	52
3.3.4 Memoria Terciaria.....	53
3.4 MEMORIA PRINCIPAL SEMICONDUCTORA	53
3.4.1 Tipos de memoria semiconductoras de acceso aleatorio y clasificación de acuerdo con su almacenamiento:.....	54
3.4.2 Organización de Memoria.....	57
3.5 MEMORIA CACHE (PRINCIPIOS BÁSICOS)	59
ACTIVIDADES	61
QUIZ	62
RESUMEN	63
Perspectiva de alto nivel del funcionamiento y de las interconexiones del computador	64
CAPÍTULO 4	65
4. Perspectiva de alto nivel del funcionamiento y de las interconexiones del computador	65
4.1 INTRODUCCIÓN	65
4.2 COMPONENTES DEL COMPUTADOR	65
4.2.1 Arquitectura Von Neumann	66
4.2.2 Detalles Del Computador IAS.....	66
4.3 FUNCIONAMIENTO DEL COMPUTADOR	67
4.3.1 Ciclos de captación, ejecución e interrupción	68
4.3.2 Funcionamiento de las E/S.....	68
4.3.3 Diagrama de estado de un ciclo e instrucción	69
4.3.4 Interrupciones.....	70
4.3.4.1 Tipos de interrupciones	71
4.3.5 Las Interrupciones y el ciclo de instrucción.....	72
4.3.6 Interrupciones Múltiples	75
4.4 ESTRUCTURA DE INTERCONEXIÓN	75
4.5 INTERCONEXIÓN CON BUSES	79
4.5.1 Estructura del bus	80
4.5.2. Funcionamiento del Bus.....	82
4.5.3 Ranuras de Expansión	83
4.5.4 Jerarquía de buses.....	89

ACTIVIDADES	91
QUIZ	92
RESUMEN	93
CAPÍTULO 5	95
5 Sistemas de numeración: conversiones y operaciones	95
5.1 INTRODUCCIÓN	95
5.2 SISTEMA DE NUMERACIÓN	95
5.3 MÉTODOS DE CONVERSIÓN DE BASE	96
5.3.1 Decimal a Binario.....	96
5.3.2 Decimal a octal.....	100
5.3.3 Decimal a hexadecimal	102
5.3.4 Binario a Decimal.....	103
5.3.5 Binario a octal	105
5.3.6 Hexadecimal a binario.....	106
5.3.6 Hexadecimal a decimal	107
5.3.7 Octal a decimal.....	108
5.4. OPERACIONES CON SISTEMAS DE NUMERACIÓN	110
5.4.1 Suma binaria.....	110
5.4.2 Resta binaria.....	112
5.4.3 Multiplicación binaria	113
5.4.4 División binaria	114
5.4.5 Suma octal.....	115
5.4.6 Resta octal	116
5.4.7 Multiplicación octal.....	119
5.4.8 División octal	121
5.4.9 Suma Hexadecimal.....	122
5.4.10 Resta hexadecimal.....	124
5.4.11 Multiplicación hexadecimal	125
5.4.12 División hexadecimal	127
5.4.13 Operaciones entre diferentes bases	127
Actividades	132
QUIZ	133
BIBLIOGRAFÍA	134
GLOSARIO	139
SIGLAS	141

CAPÍTULO #1



CONTENIDO

- Introducción
- Organización y arquitectura
 - Organización
 - Arquitectura
- Estructura y funcionamiento
 - Funcionamiento
 - Operaciones posibles de un computador
 - Estructura
 - Estructura Top-Down
 - Estructura a nivel superior
 - Estructura de la CPU
- Actividades
- Quiz
- Resumen

CAPÍTULO 1

1. Organización, arquitectura y componentes del computador

1.1 INTRODUCCIÓN

En el presente capítulo se presenta los conceptos básicos de arquitectura en la cual Freitas & Yáber (2015) manifiestan que: “Una arquitectura es un modelo de sistema dentro de un contexto específico, que representa los componentes necesarios para desarrollar el sistema desde una perspectiva o punto de vista particular”. Las funcionalidades de una arquitectura se pueden conseguir con organizaciones, según Ariza (1993) la organización básica de una computadora, consiste en la unidad de entrada, por medio de la cual se introducen datos e instrucciones; la unidad central de procesamiento, donde se procesan los datos de acuerdo con las instrucciones dadas, y la unidad de salida, por medio de la cual se presenta la información resultante al usuario.

Por lo consiguiente, se da a conocer el funcionamiento y la estructura del computador, como lo manifiesta Aranda (2014, p. 129). El funcionamiento “... es la operación de cada componente individual como parte de la estructura”, y la estructura corresponde al modo en el que los componentes están interrelacionados.

Por ende, este capítulo tiene como objetivo dar a conocer la diferencia entre arquitectura y organización, así mismo una revisión de los componentes que estructuran una computadora.

1.2 ORGANIZACIÓN Y ARQUITECTURA

1.2.1 Organización

La organización básica de una computadora consiste en la unidad de entrada, por medio de la cual se introducen datos e instrucciones; la unidad central de procesamiento, donde se procesan los datos de acuerdo con las instrucciones dadas, y la unidad de salida, por medio de la cual se presenta la información resultante al usuario (Ariza, 1993).

Mancia (2014) indica que: “El estudio de la organización del computador implica considerar las características de los distintos subsistemas que lo integran (procesador,

memoria, dispositivos periféricos y de almacenamiento), tanto desde el nivel de arquitectura como desde el de microarquitectura; así como la interconexión de dichos subsistemas (jerarquía de buses), los flujos mutuos de datos y control (comunicación y sincronización) que permiten el funcionamiento del computador”. Tal como lo muestra la figura 1.

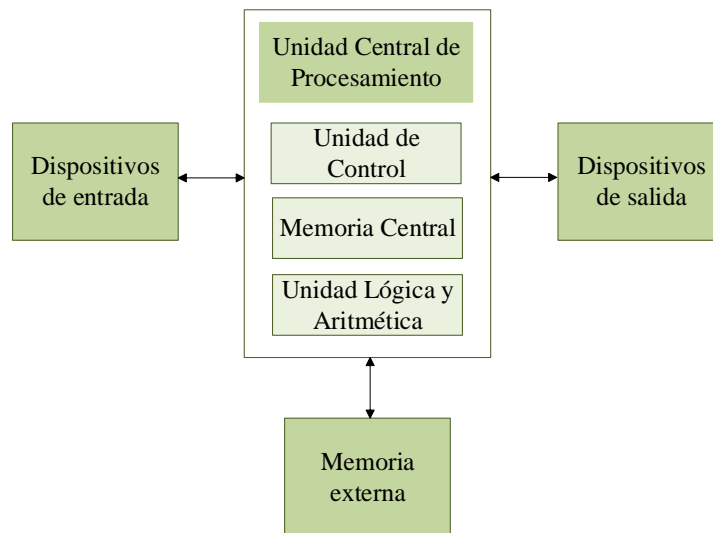


Figura 1: Organización física del computador

1.2.2 Arquitectura

Como lo manifiestan De Freitas & Yáber (2015) una arquitectura es un modelo de sistema dentro de un contexto específico, que representa los componentes necesarios para desarrollar el sistema desde una perspectiva o punto de vista particular.

La arquitectura de la información es importante para determinar la estructura coherente de módulos que soportan la tecnología de información en la organización (Gutiérrez, 2013). Sin embargo, para una mejor comprensión se representa la arquitectura esquemática en la figura 1.2

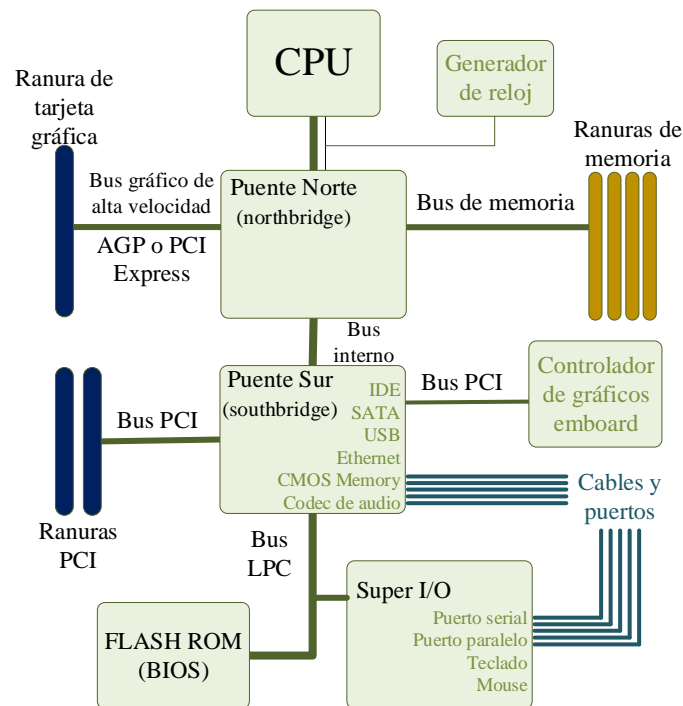


Figura 1.2: Arquitectura esquemática de una placa madre típica.

¿Sabía qué?

La arquitectura determina cómo la estructura física soporta la tecnología de información en la organización.

1.3 ESTRUCTURA Y FUNCIONAMIENTO

Aranda (2014) manifiesta que una computadora está compuesta por componentes electrónicos. Esto hace que sea fundamental, para el análisis, diseño y la división jerárquica en subsistemas interrelacionados. Cada uno de estos se desarrolla en estructuras hasta alcanzar el nivel más bajo o elemental. Recuerde que de cada nivel es importante el funcionamiento y la estructura. Tal como se referencia en la figura 1.3.

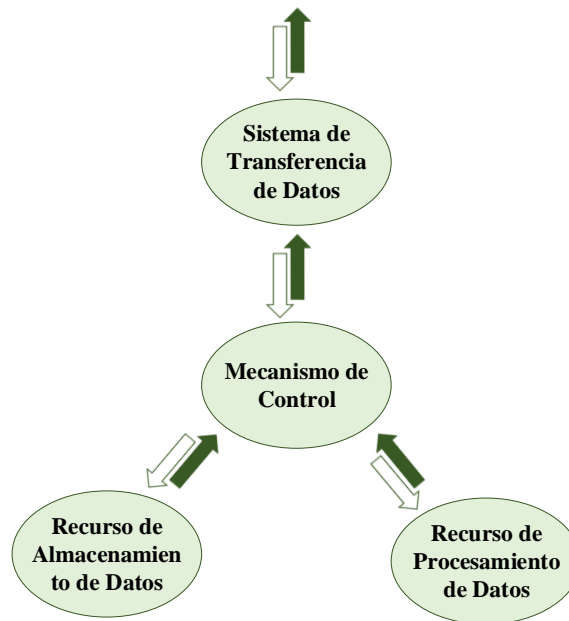


Figura 1.3: Entorno Operativo (Fuente y Destino de los datos)

1.3.1 Funcionamiento

“Es la operación de cada componente individual como parte de la estructura” (Aranda, 2014, p. 129).

Las funciones básicas en términos generales son representadas en la figura 1.4, a través de las funciones de un computador. Sin embargo, se listan a continuación:

- Procesamiento de datos
- Almacenamiento de datos
- Transferencia de datos
- Control

Si se asumen las concepciones de Sánchez (2006) resulta que el:

Procesamiento de datos: corresponde a la información que se tiene que utilizar para realizar una operación a fin de obtener un resultado.

Almacén de datos: es necesario para guardar los datos sin procesar después de realizar operaciones con ellos.

Transferencia de datos: es el proceso de mover los datos de un lugar a otro.

Control: debe existir un control entre las tres funciones anteriores, el cual es ejercido por el/los ente(s) que proporciona(n) instrucciones a la computadora.

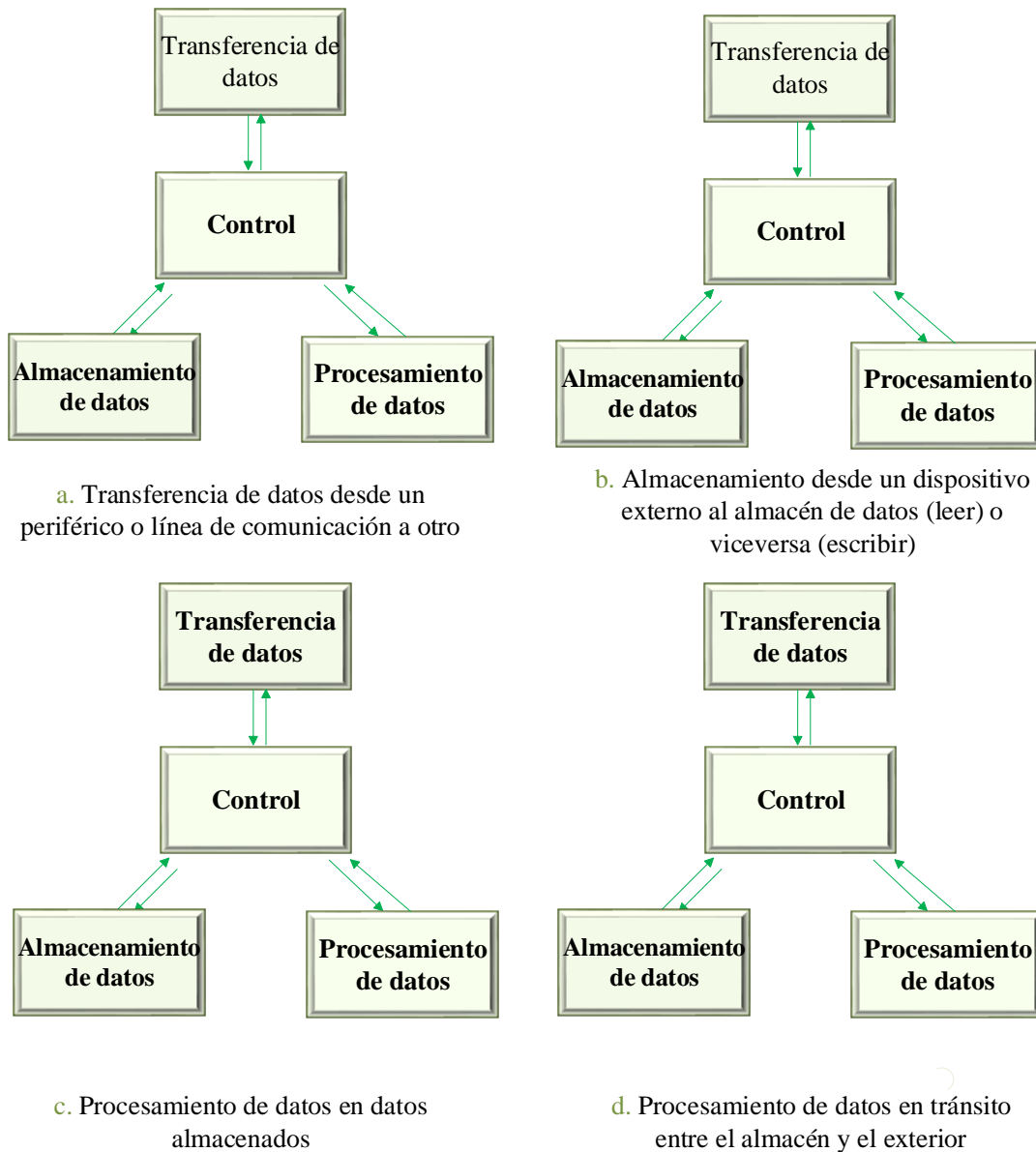


Figura 1.4: Funciones de un computador

En la interacción que experimenta el computador se realizan las operaciones posibles de un computador tal como lo muestra la figura 1.5.

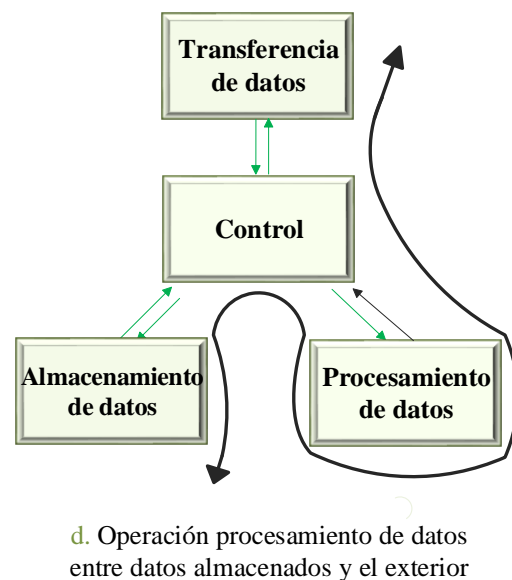
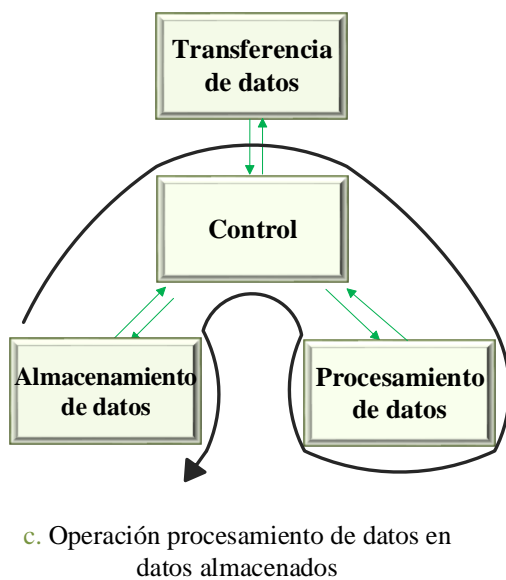
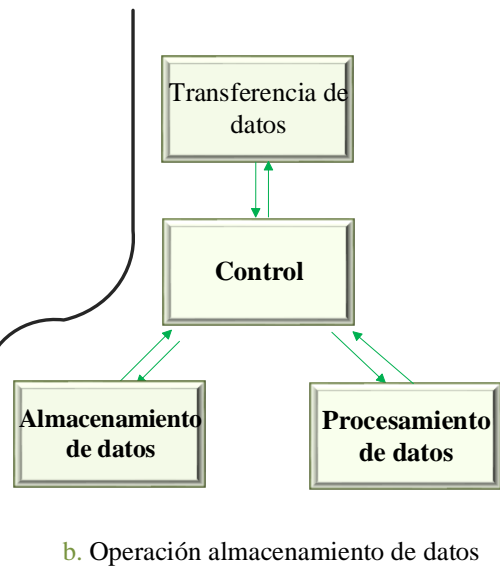
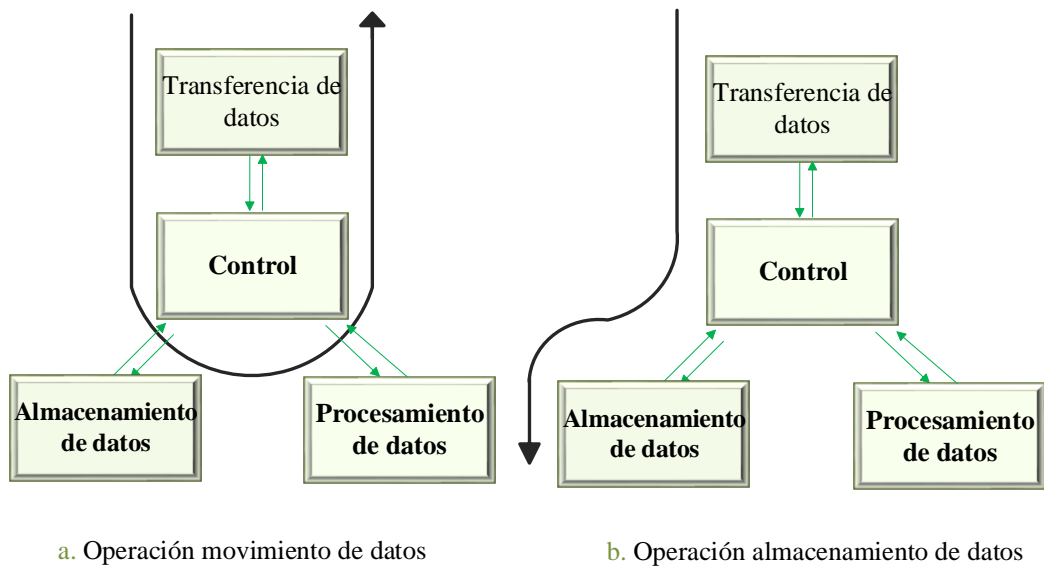


Figura 1.5: Operaciones posibles de un computador

1.3.1.1 Operaciones posibles de un computador

Entrada y salida: se reciben o se llevan los datos a unos dispositivos (periféricos) que están directamente conectado con el procesador.

Comunicación de datos: “Es el proceso de transferir información digital, por lo general, en forma binaria, entre dos o más puntos” (Tomasi, 2003, p. 524).

Desde un punto de vista muy general las operaciones posibles se realizan en una caja negra lo que se llama CPU, sitio donde se ejecutan los procesos en esquema mostrado en la figura 1.6.

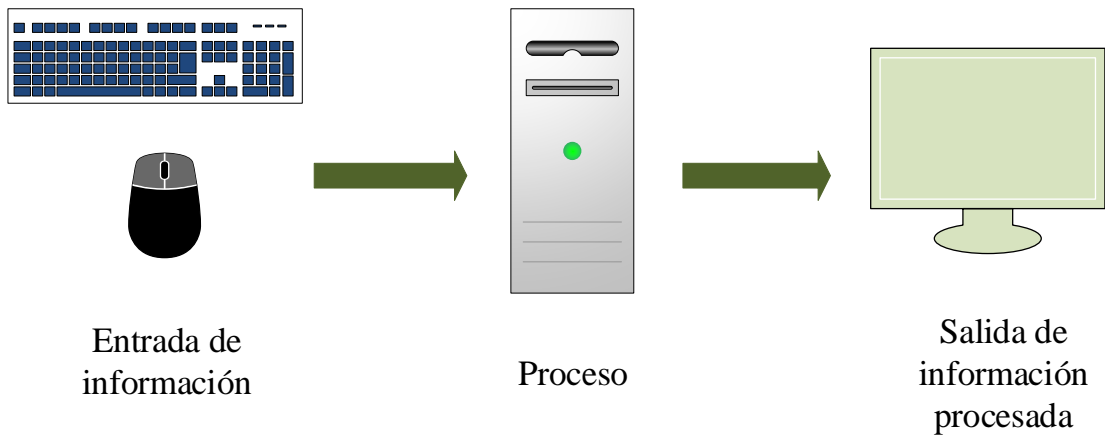


Figura 1.6: Operaciones posibles de un computador (E/S – Comunicación de datos)

¿Sabía qué?

El procesamiento de información es la capacidad del sistema de información para efectuar cálculos de acuerdo con una secuencia de operaciones preestablecida, estos cálculos pueden efectuarse con datos introducidos recientemente en el sistema o bien con datos que están almacenados.

1.3.2 Estructura

Corresponde al “...modo en el que los componentes están interrelacionados” (Aranda, 2014, p. 129). Sin embargo, se considera como si fuera un sistema totalmente engranado, tal como se muestra en la figura 1.7.

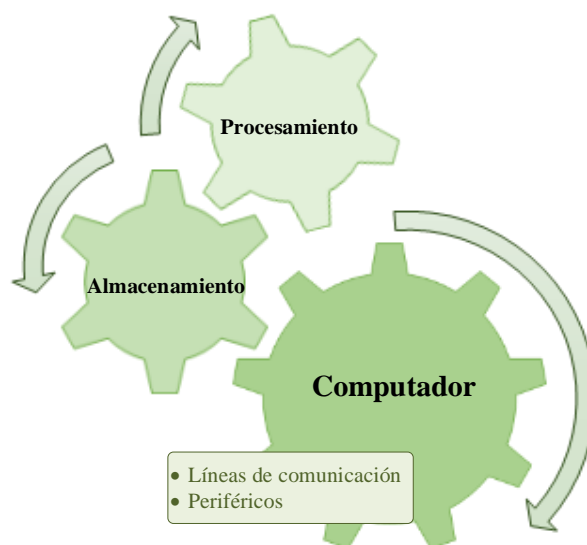


Figura 1.7: El computador, su estructura más sencilla

1.3.2.1 Estructura top-down

“En este enfoque, el proceso computacional de creación del resumen se concentra solo en aquellos aspectos del texto que le interesan al usuario. Para ello, el sistema computacional necesita una serie de criterios de interés con el fin de crear el resumen” (Toledo, 2010, p. 101). Siguiendo la estructura al orden de estudio sería a partir de la CPU, como lo sugiere la figura 1.8.

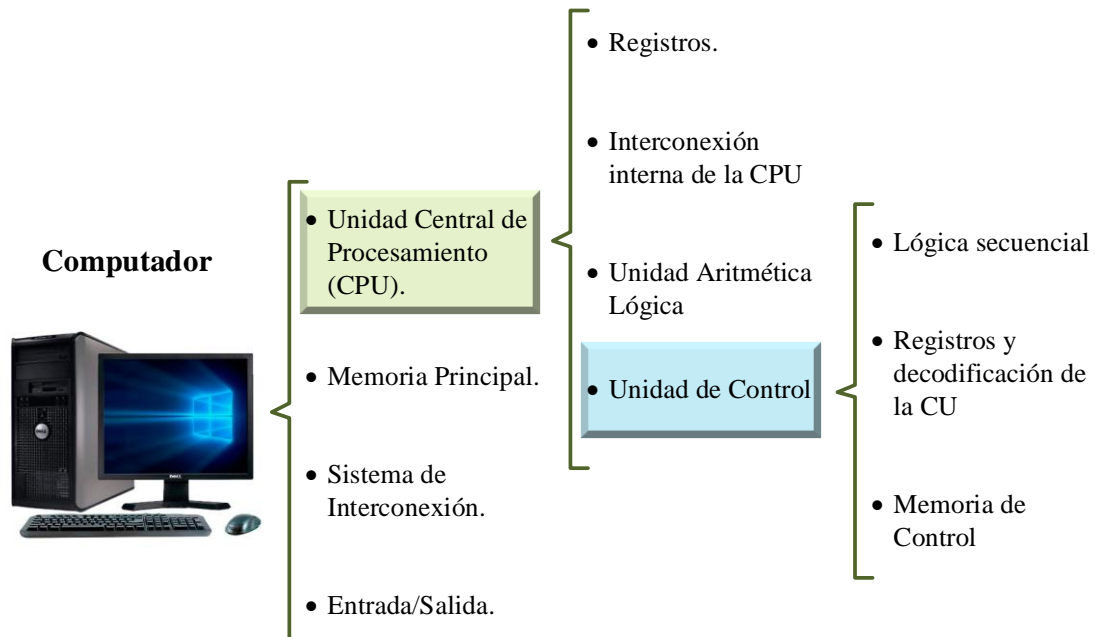


Figura 1.11: Estructura interna de la unidad de control(Top-Dow)

¿Sabía qué?

Los dispositivos de E/S son diversos. Hay tres características que son útiles para organizar esta amplia variedad:

- Comportamiento
- Interlocutor
- Velocidad de datos

1.3.2.2 Estructura a nivel superior

El computador cuenta con cuatros componentes fundamentales:

Memoria principal: contiene las instrucciones y datos que se están procesando. La memoria se puede considerar como una tabla compuesta por miles de casillas numeradas (0, 1, 2, ...) en las que se almacena un número de un determinado rango (suponga un número del rango 0-200). Cada una de las casillas es una posición de memoria. Por lo tanto, las instrucciones y datos están codificados como una secuencia de números (Garrido, 2006).

Unidad central de procesamiento (CPU): sigue las instrucciones y realiza el procesamiento indicado (Garrido, 2006).

Sistema de interconexión: mecanismo que permite la comunicación entre la CPU, el sistema de memoria y las interfaces de los periféricos (López & García, 2007).

Entrada/Salida: Consiste en la transferencia de información desde el periférico, a través de su interfaz, al sistema de memoria (López & García, 2007).

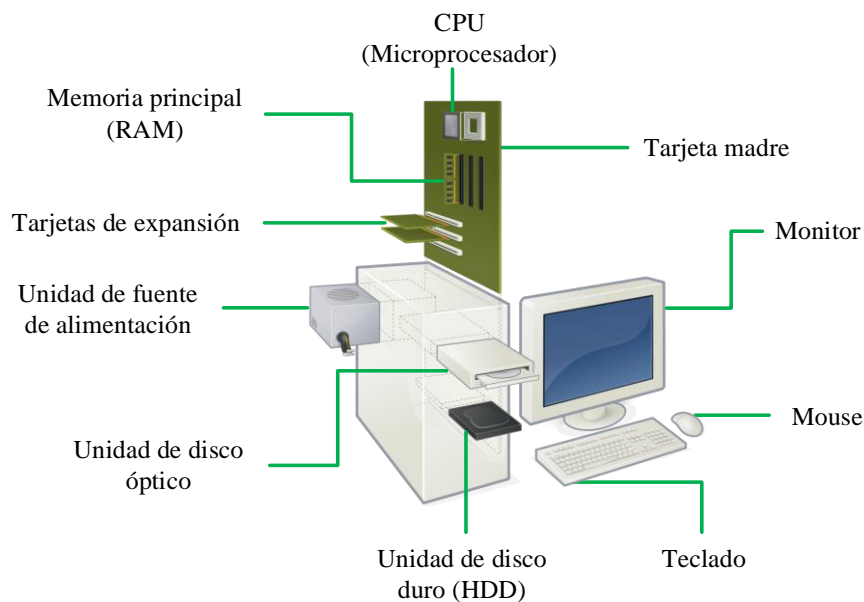


Figura 1.9: Computador estructura a nivel superior

La figura 1.9 muestra la estructura de un computador a nivel superior; sin embargo, se realiza una exploración más a fondo de los componentes que integren al computador, tal como se representa.

1.3.2.2.1 Estructura de la CPU

Según Sanchis (2002) la estructura interna de un CPU contiene los siguientes bloques funcionales. Ellos se muestran en la figura 1.10.

1. Unidad Aritmética-Lógica (ALU): su función es realizar las operaciones aritméticas y lógicas. La operación por realizar, la indica la unidad de control. Los operandos se guardan en registro al igual que el resultado.
2. Unidad de Control (UC): la tarea de la unidad de control es generar señales de control necesarias para organizar los flujos de información externos e internos entre la CPU y el resto del sistema.
3. Registros: son elementos de memoria que sirven para guardar información importante y necesaria para la CPU.
4. Interconexión interna de la CPU: son mecanismos que proporcionan comunicación entre la Unidad de Control, ALU y Registros.

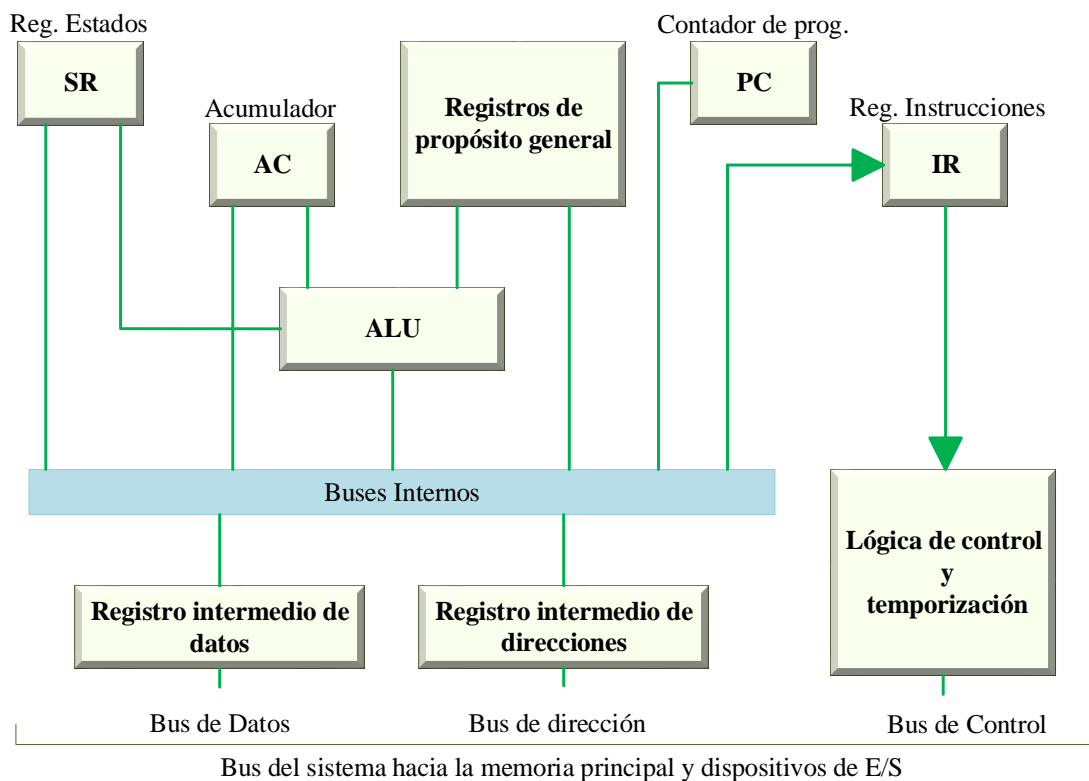


Figura 1.10: Estructura interna de la CPU (Unidad Central de Procesamiento)

¿Sabía qué?

La Unidad de Control (UC) es el <<cerebro>> del ordenador gobernando el funcionamiento global del sistema.

A continuación, se presenta en la (figura 1.11), la arquitectura y organización de un CPU, en la cual se puede visualizar cada uno de los componentes internos y externos.

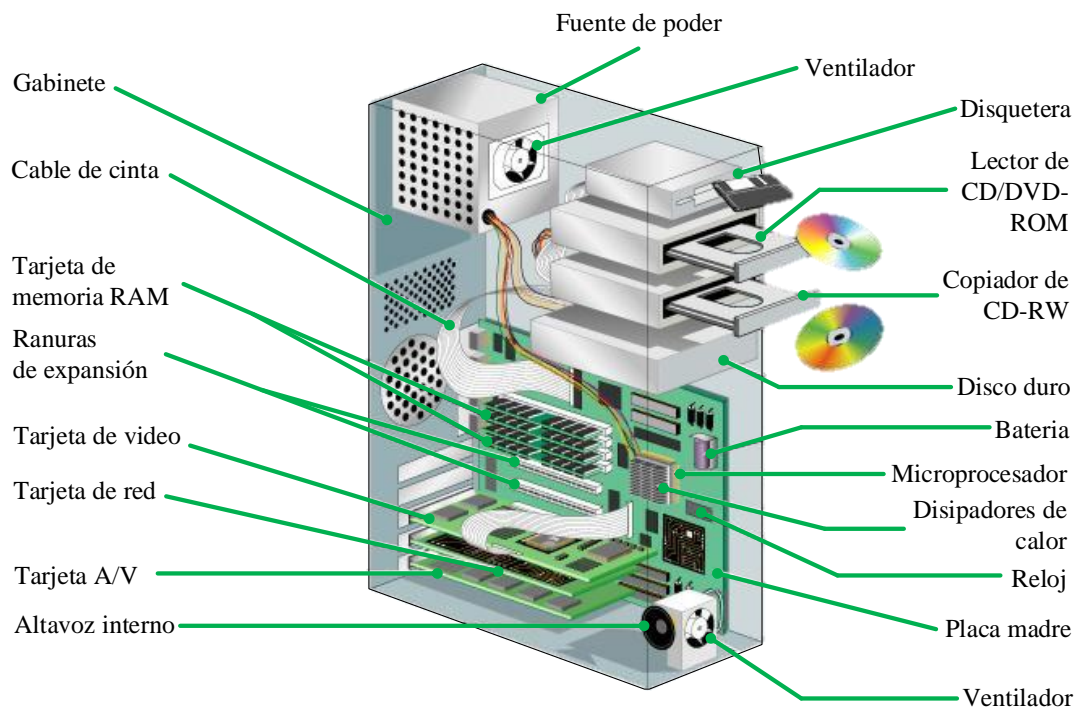


Figura 1.11: Partes internas y externas del CPU

Actividades



1.- RESPONDER A LAS SIGUIENTES PREGUNTAS DE REPASO DE LA UNIDAD 1

- ¿Qué es Arquitectura?
- ¿Qué es Organización?
- ¿Explique el funcionamiento de un computador?
- ¿Qué es Estructura?
- Mencione las 4 funciones básicas generales del computador

2.- REALIZAR LAS SIGUIENTES ACTIVIDADES PROPUESTAS (TRABAJO EN EQUIPO – CONSULTE ARTÍCULOS CIENTÍFICOS)

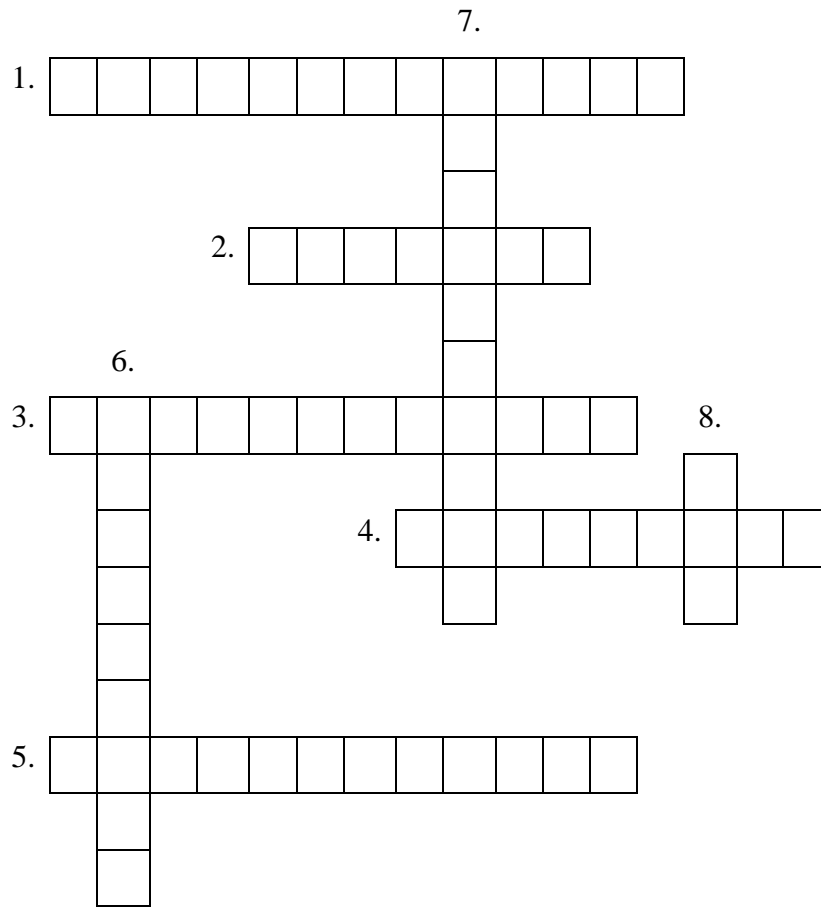
- Realizar con su compañero/a de aula 5 definiciones de organización y 5 definiciones de arquitectura, luego escoger la tendencia de cada definición y compartan sus tendencias al aula.
- Con un grupo de 3 compañeros de aula, realizar un mapa conceptual sobre la estructura de la unidad de control del computador y explicar en clase.

3.- COMPLETA EL SIGUIENTE CRUCIGRAMA HORIZONTAL:

1. Mecanismo que permite la comunicación entre la CPU, el sistema de memoria y las interfaces de los periféricos, es un sistema de...
2. Unidad encargada de generar señales de control necesarias para organizar los flujos de información externos e internos entre la CPU y el resto del sistema.
3. Se determina como la estructura física o material que soportan la tecnología de información en la organización.
4. Memoria que almacena datos.
5. Consiste en la unidad de entrada, por medio de la cual se introducen datos e instrucciones.

VERTICAL:

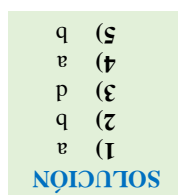
6. Son elementos de memoria que sirven para guardar información importante y necesaria para la CPU.
7. Modo en el que los componentes están interrelacionados.
8. Siglas de Unidad Central de Procesamiento.



QUIZ

Seleccionar la alternativa correcta.

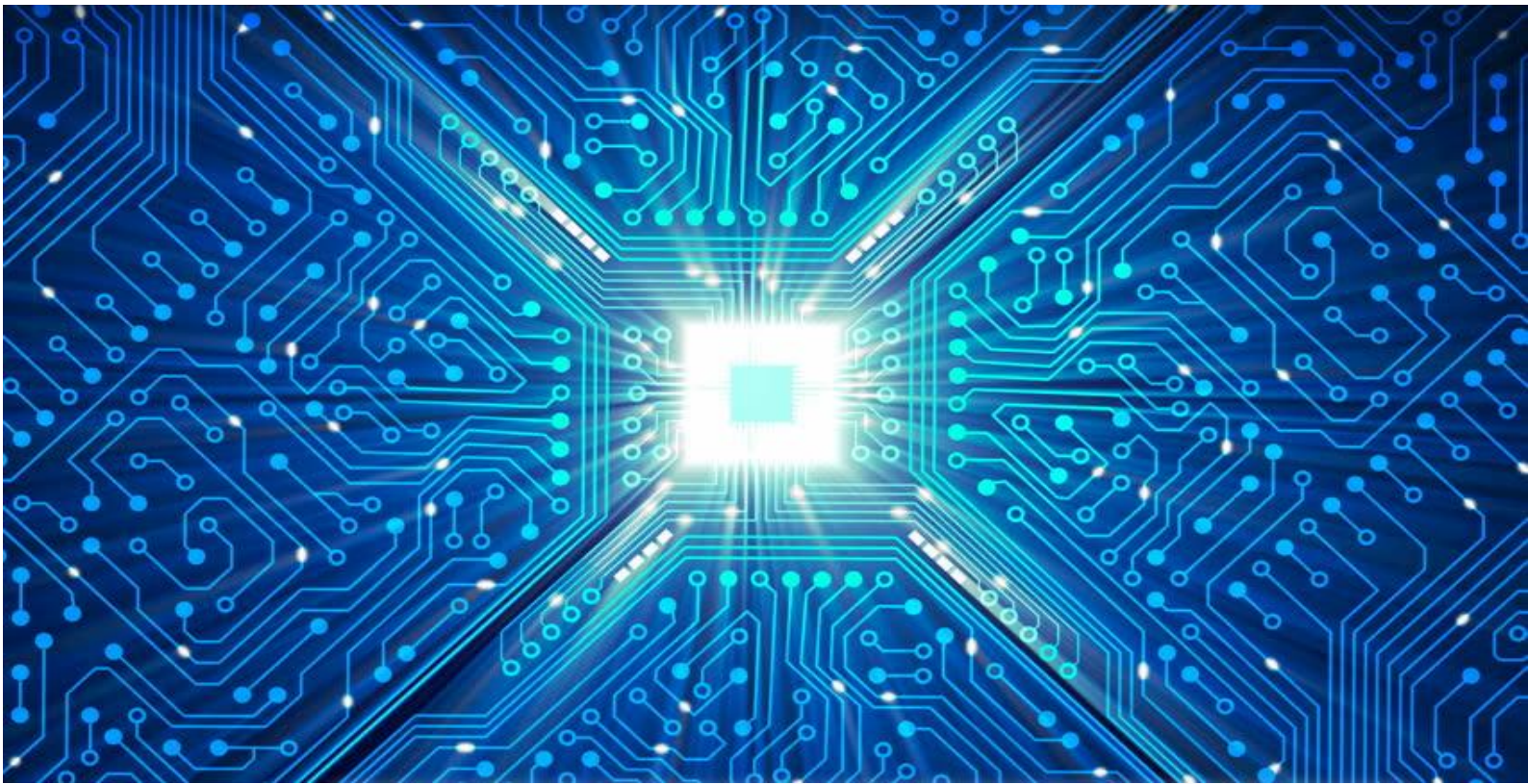
1. ¿Cuál es el elemento de memoria que sirve para guardar información importante y necesaria para la CPU?
 - a) Registro
 - b) Interconexión interna de la CP
 - c) Unidad de control
 - d) Unidad aritmética lógica
2. ¿Cómo se llama el mecanismo que permite la comunicación entre la CPU, el sistema de memoria y las interfaces de los periféricos?
 - a) Sistema computacional
 - b) Bus de datos
 - c) Sistema de interconexión
 - d) Bus de control
3. ¿Qué memoria contiene las instrucciones y datos que se están procesando?
 - a) Memoria auxiliar
 - b) Memoria secundaria
 - c) Memoria en la red
 - d) Memoria principal
4. Función necesaria para guardar los datos sin procesar después de realizar operaciones con ellos.
 - a) Almacenamiento de datos
 - b) Procesamiento de datos
 - c) Transferencia de datos
 - d) Control
5. Es un modelo de sistema dentro de un contexto específico que representa los componentes necesarios para desarrollar el sistema desde una perspectiva o punto de vista particular.
 - a) Organización
 - b) Arquitectura
 - c) Estructura
 - d) Funcionamiento



RESUMEN

En este capítulo se pudo visualizar la arquitectura y organización de las computadoras, y cuán importante es tener claro sus respectivas definiciones, así como la estructura y funcionamiento del computador. Se dieron a conocer las definiciones de las funciones básicas del computador, tales como, el procesamiento de datos, almacenamiento de datos y transferencia de datos, y en este mismo punto, encontramos las operaciones posibles del computador. En cuanto a la estructura, se abordó la definición Top-down, los componentes fundamentales del computador como: la memoria principal, unidad central de procesamiento, sistema de interconexión y entrada/salida. Por último se dio a conocer la estructura interna de la unidad de control y del CPU, así como sus partes.

CAPÍTULO #2



Evolución de las computadoras y microprocesadores

CONTENIDO

- Introducción
- Breve historia de los computadores
- Generaciones del computador
- Disco magnético
- Parámetros de un disco
- Cinta magnética
- Microprocesador
- Evolución de los procesadores
 - Velocidad en microprocesadores
 - Mejoras en la organización y arquitecturas de chips
 - Pentium
 - AMD
 - Avances actuales de los procesadores
- Actividades
- Quiz
- Resumen

CAPÍTULO 2

2. Evolución y prestaciones de las computadoras

2.1 INTRODUCCION

En este capítulo se presentará una pequeña historia acerca de las computadoras, sus cuatro generaciones, comenzando con los tubos de vacío, tal como indican Jara y Pérez (2005). El hardware de estas computadoras se caracterizaba por estar construido por bulbos, y su software era a base de lenguaje de máquina. Luego llegaron los transistores, según indica Barceló (2008) y los tubos de vacío fueron sustituidos por transistores como dispositivos para almacenar y procesar información. Después tenemos a los circuitos integrados, que se producían imprimiendo cientos, y posteriormente miles de diminutos transistores en pequeños trozos de silicio. Y finalmente, tenemos a los circuitos integrados VLSIC, que como indica Amaya (2010) contienen varios de miles, y a menudo millones de circuitos por chip. Con la tecnología VLSIC, la memoria, la lógica y el control de la computadora se pueden integrar en un solo chip; de ahí el nombre microprocesador.

También se conocerá acerca de una evolución aproximada de microprocesadores, tanto de la empresa Intel como la de AMD.

2.2 BREVE HISTORIA DE LOS COMPUTADORES

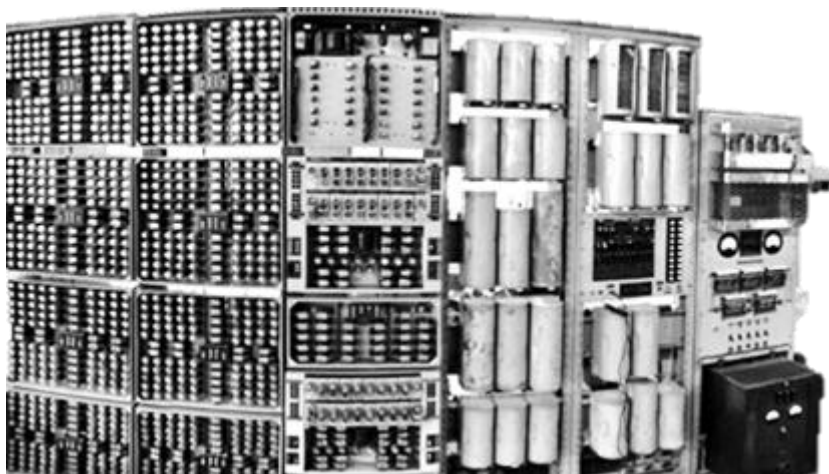


Figura 2.1. Historia de las computadoras

Según menciona Chacon (2002), el hombre por su misma condición innata de investigar y resolver problemas que lo rodean, ha sentido también la necesidad de hacer cálculos

que le permitan obtener rapidez, seguridad y confianza en las transacciones que realiza diariamente. Desde antes del siglo XIX, esta necesidad de cálculos la experimentó el hombre en una forma muy rudimentaria, pero muy eficaz, utilizando los diez dedos de las manos, que le permitían realizar multiplicaciones y divisiones en una forma fácil y efectiva.

1. El ábaco: es la máquina para calcular más antigua que se conoce, fue usado por los egipcios, romano y chinos. Todavía es usado en algunas escuelas, para iniciar el mundo de la matemática en los niños (Pérez, 2013).
2. La pascalina: su funcionamiento era manual y permitía que, al girar completamente una rueda sobre su eje, hiciera avanzar un grado o paso a la siguiente, en caso de la suma, o de manera inversa en caso de la resta. Cada rueda representaba una posición decimal (unidades, decenas, centenas, entre otras) más dos ruedas destinadas para el punto decimal (Seas, Castro y Corrales, 2004).
3. Tarjeta perforada: cuando ya se empieza a hablar de papel y de tinta digitales, el soporte más utilizado para la entrada y salida de datos en la informática ha sido, casi durante un centenar de años, la clásica tarjeta perforada (Barceló, 2008).

2.3 GENERACIONES DEL COMPUTADOR

Las computadoras han sido divididas en cuatro generaciones, las cuales se muestran a continuación.

2.2.1 Primera generación

Tubos de vacío (1946 - 1956)

Como indican Jara y Pérez (2005) el hardware de estas computadoras se caracterizaba por estar construido por bulbos y su software era a base de lenguaje de máquina.

Los tubos o bulbos de vacíos eran usados para almacenar y procesar información, como se indica en la figura 2.2. Estos tubos eran de un tamaño colosal, consumían gran cantidad de electricidad, tenían una vida corta y generaban intenso calor. Las computadoras de la primera generación tenían una capacidad de memoria y procesamiento muy limitada. El tamaño máximo de memoria era de aproximadamente 2000 bytes (Amaya, 2010).

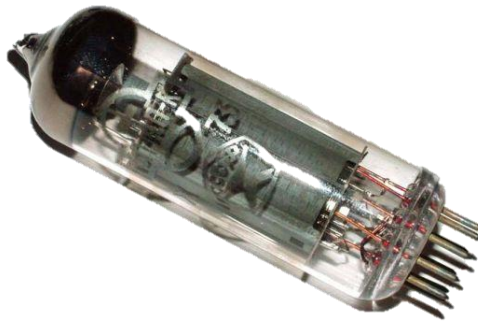


Figura 2.2. Tubo de vacío

¿Sabía qué?

Las características principales de esta generación eran:

- Usaban tubos al vacío para procesar información.
- Tarjetas perforadas para entrar los datos y los programas.
- Cilindros magnéticos para almacenar información e instrucciones internas.
- Eran sumamente grandes, utilizaban gran cantidad de electricidad, generando gran cantidad de calor y eran muy lentas.
- Utilizó el sistema binario para representar los datos.

La figura 2.3 indica 3 de las computadoras más representativas de esta generación.

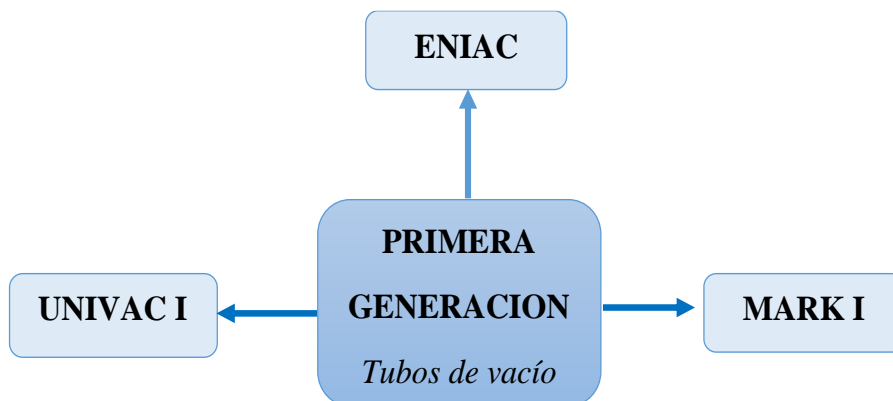


Figura 2.3. Ejemplos de la primera generación de computadoras

2.2.1.1 ENIAC

La ENIAC (Electronic Numerical Integrator and Computer) fue lanzada al público el 14 de febrero de 1946, por la universidad de Pensilvania. Este fue el primer ordenador de propósito general totalmente digital, es decir, ejecutaba sus procesos y operaciones mediante instrucciones en lenguaje máquina. Cuando el ENIAC requería

modificaciones, se tardaban semanas en su instalación y reprogramación, debido a todo esto se realizaba de forma manual. El 2 de octubre de 1955 fue desactivada para siempre (Osuna y Busón, 2007).

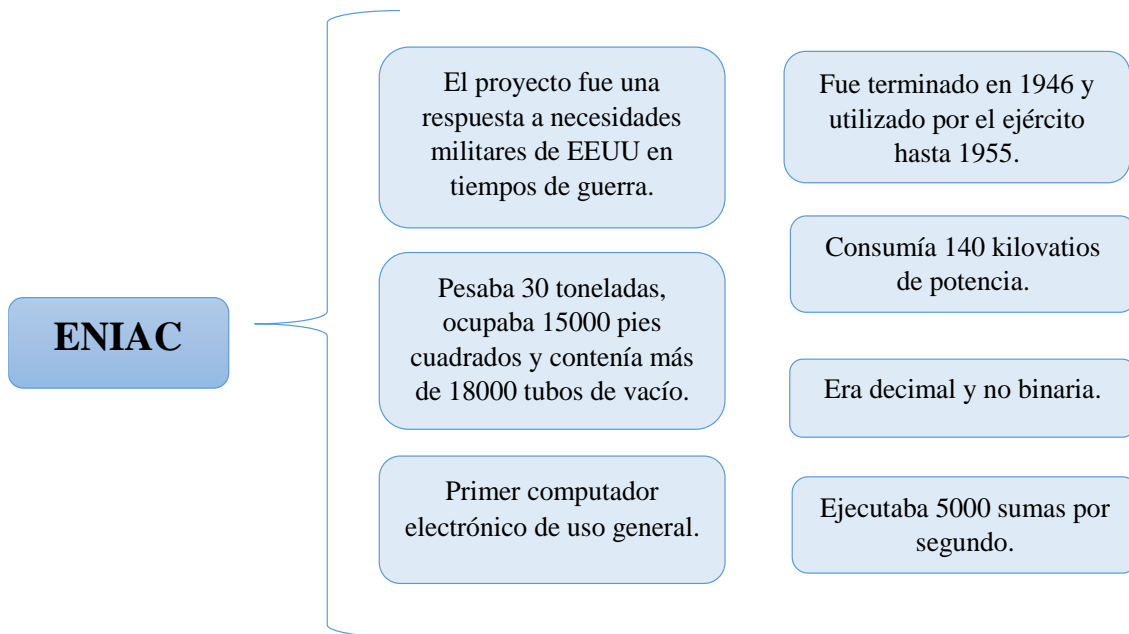


Figura 2.4. Características del ENIAC

2.2.1.2 UNIVAC I

Según indica Barceló (2008) Univac I fue el primer computador que se fabricó con expectativa de comercialización, fuera del ámbito militar. Utilizaba aritmética decimal en serie, una memoria de líneas de retraso de mercurio (todavía no se habían inventado las memorias de núcleo de ferrita) y utilizaba cintas magnéticas. También fue la primera máquina que disponía de un compilador.

Por otro lado, Alonso (1996) señala que, en 1951 la UNIVAC I estaba constituida por 18000 tubos de vacíos, pesaba 30 toneladas y costaba medio millón de dólares, este ordenador marcó el inicio de la primera generación de ordenadores y de la era de la Informática.

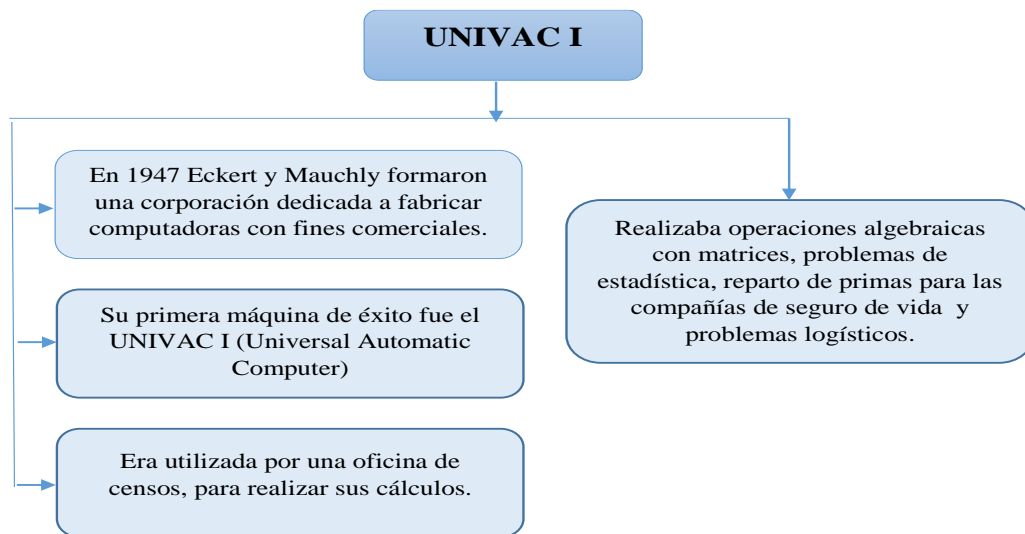


Figura 2.5. Características del UNIVAC I

2.2.1.3 MARK I

Como señala Barceló (2008) la máquina diseñada por Howard H. Aiken en Harvard y desarrollada conjuntamente con IBM, era una calculadora automática de secuencia controlada, que utilizaba elementos electromecánicos, tenía más de 7000 relés y 800 kilómetros de cable eléctrico.

El programa era introducido con una cinta de papel perforada, pero los datos se ingresaban con conmutadores manuales o con tarjetas perforadas. Tenía aritmética decimal e introducía la idea de un registro interno especializado.

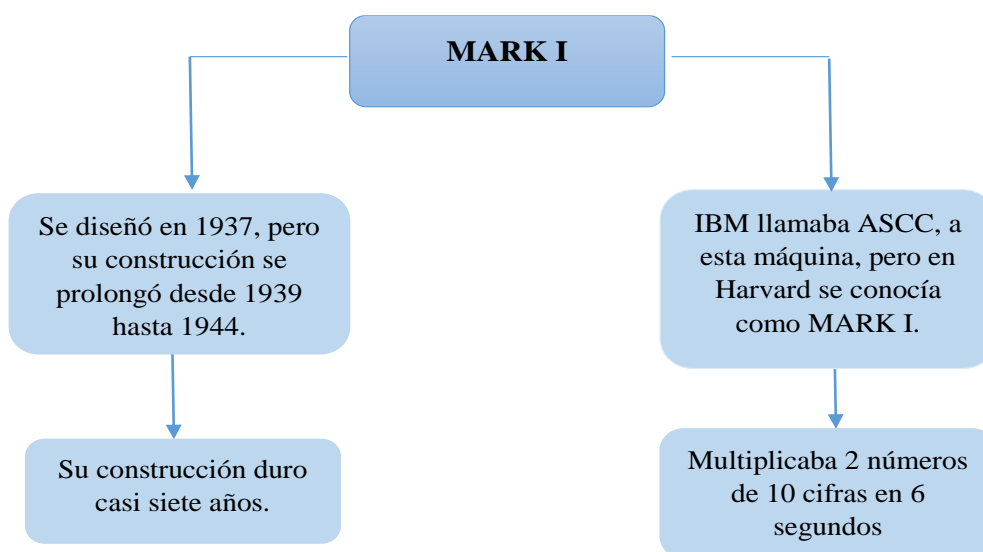


Figura 2.6. Características del MARK I

2.2.2 Segunda generación

Transistores (1957-1963)

Según indica Barceló (2008) en la segunda generación de computadoras los tubos de vacío fueron sustituidos por transistores como dispositivos para almacenar y procesar información, como indica la figura 2.7. Estos transistores eran más pequeños y más confiables que las válvulas, generaban menos calor y consumían menos electricidad.

Las computadoras de la segunda generación tenían hasta 32 kilobytes de RAM y sus velocidades alcanzaban de 200000 a 300000 instrucciones por segundo. Estas computadoras tenían suficiente capacidad de memoria y procesamiento para utilizarse ampliamente en aplicaciones científicas y de negocios (Amaya, 2010).

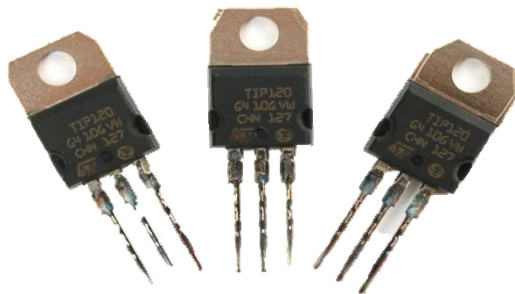


Figura 2.7. Transistores

¿Sabía qué?

Las características principales de esta generación eran:

- 200 transistores podían acomodarse en la misma cantidad de espacio que un tubo al vacío.
- Usaban pequeños anillos magnéticos para almacenar información e instrucciones, cantidad de calor/lentas.
- Se mejoraron los programas de computadoras que fueron desarrollados durante la primera generación.
- Se desarrollaron nuevos lenguajes de programación como COBOL y FORTRAN, los cuales eran comercialmente accesibles.
- Se usaban en aplicaciones de sistemas de reservaciones de líneas aéreas, control del tráfico aéreo y simulaciones de propósito general.
- La marina de los Estados Unidos desarrolla el primer simulador de vuelo, "Whirlwind I".

2.2.3 Tercera generación

Circuitos integrados (1964-1979)

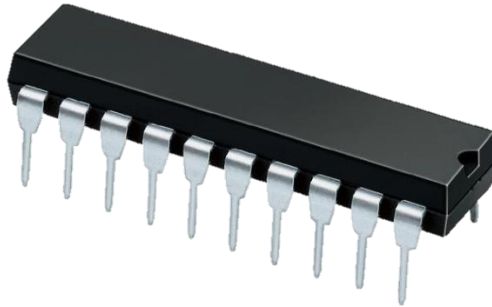


Figura 2.8. Circuitos integrados

Las computadoras de la tercera generación se basaban en circuitos integrados (CI) que se producían imprimiendo cientos, y posteriormente miles de diminutos transistores en pequeños trozos de silicio, como indica la figura 2.8. La capacidad de almacenamiento primario de las computadoras se expandió a dos megabytes de memoria RAM, y las velocidades aumentaron hasta cinco millones de instrucciones por segundo (Amaya, 2010).

Según menciona Marroquin (2010) las computadoras nuevamente se hicieron más pequeñas, más rápidas, desprendían menos calor y eran enérgicamente más eficientes. Los circuitos integrados permitieron a los fabricantes de computadoras incrementar la flexibilidad de los programas y estandarizar sus modelos.

¿Sabía qué?

Las características principales de esta generación eran:

- Estos dispositivos se llamaban semiconductores.
- Los circuitos integrados recuerdan los datos, ya que almacenan la información como cargas eléctricas.
- Surge la multiprogramación.
- Las computadoras pueden llevar a cabo tareas de procesamiento o análisis matemáticos.
- Emerge la industria del "software".
- Se desarrollan las minicomputadoras IBM 360 y DEC PDP-1.

2.2.4 Cuarta generación

Circuitos integrados a gran escala (1979-Presente)

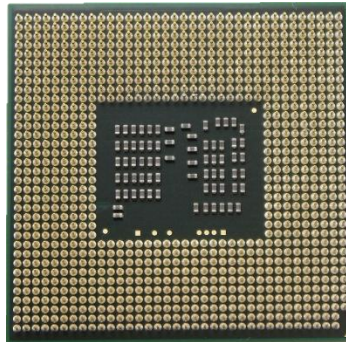


Figura 2.9. Circuitos integrados

Según menciona Amaya (2010), las computadoras de esta generación usan CI a gran escala VLSIC (very large scale integrated circuits), que contienen varios de miles, y a menudo millones de circuitos por chip. Con la tecnología VLSIC, la memoria, la lógica y el control de la computadora se pueden integrar en un solo chip; de ahí el nombre microprocesador, tal como indica la figura 2.9. El tamaño de la memoria de las computadoras ha alcanzado el orden de los gigabytes y las velocidades de procesamiento han rebasado los mil millones de instrucciones por segundo.

¿Sabía qué?

Las características principales de esta generación eran:

- Cada "chip" puede hacer diferentes tareas.
- Un "chip" sencillo actualmente contiene la unidad de control y la unidad de aritmética/lógica. El tercer componente, la memoria primaria, es operado por otros "chips".
- Se reemplaza la memoria de anillos magnéticos por la memoria de "chips" de silicio.
- Se desarrollan las microcomputadoras, o sea, computadoras personales o PC.
- Se desarrollan las supercomputadoras.

2.4 CINTA MAGNETICA



Figura 2.10. Cinta magnética

Cómo indica Beekman (1999) las unidades de cintas son dispositivos de almacenamiento comunes en la mayoría de los computadores centrales y algunos computadores personales. La cinta magnética es usada como unidad de almacenamiento. Una cinta puede almacenar enormes cantidades de información en un espacio pequeño y a un costo relativamente bajo.

La cinta magnética tiene una desventaja clara, es un medio de acceso secuencial, sea la información que la cinta contenga, el usuario debe pasar secuencialmente por la información, en el mismo orden en que fue grabada.

Las cintas usadas en los ordenadores son las cintas streamer y las data pack. Para usar estas cintas, se requiere instalar la unidad correspondiente de lectura/escritura (De la Puente, 1996).

2.5 DISCO MAGNÉTICO

Pardo (1993) señala que la idea del disco magnético surgió del tambor (cilindro en cuya superficie y en pistas paralelas se grababa la información), para aumentar, en algunos casos, su corta capacidad de almacenamiento y, en otros, por el deseo de reducir su masa.

En un principio, los discos fueron poco aceptados por ser un medio caro que presentaba un elevado índice de averías a causa de las deficiencias mecánicas que tenía el posicionamiento de las cabezas de lectura y grabación sobre la superficie de los platos.

Patterson y Hennessy (2000) mencionan que existen básicamente dos tipos de discos magnéticos, los flexibles y los duros. Ambos tipos se basan en un plato rotatorio cubierto por una superficie magnética, y usan una cabeza de lectura/escritura movable

para acceder al disco. El almacenamiento en los discos es no volátil, es decir, la información permanece aun cuando se desconecta la alimentación. Gracias a que los platos de los discos duros son de metal, estos tienen ventajas significativas sobre los discos flexibles:

1. Un disco duro puede ser más grande porque es más rígido.
2. El disco duro puede tener una mayor densidad porque puede controlarse con mayor precisión.
3. El disco duro tiene una mayor velocidad de acceso a los datos porque puede rotar más rápido.
4. Los discos duros pueden incorporar más de un plato.

La figura 2.11 muestra las partes en que está compuesto un disco duro.

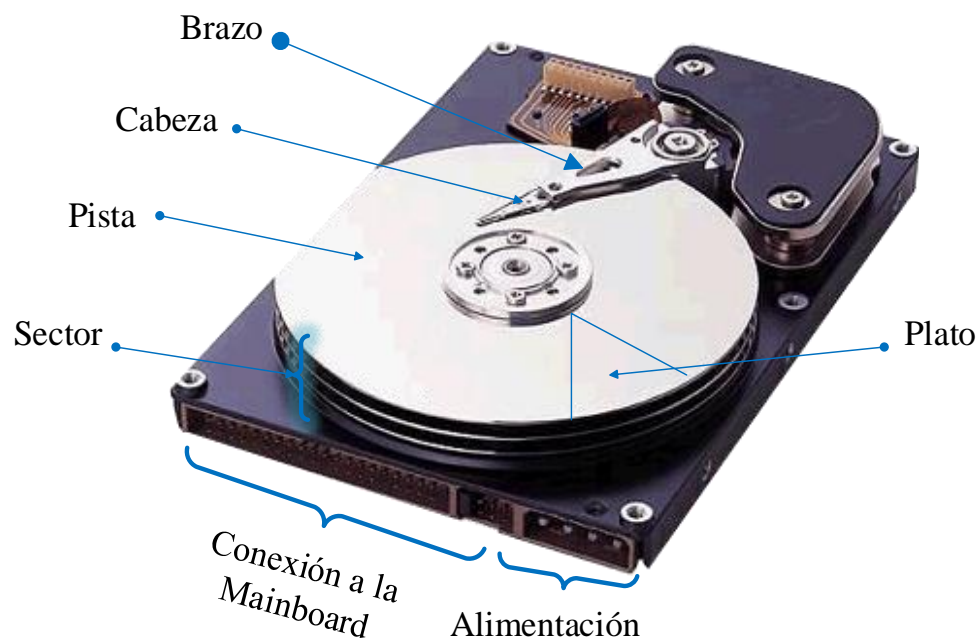


Figura 2.11. Partes del disco duro

2.6 PARÁMETROS DE UN DISCO

Tipo de disco	<ul style="list-style-type: none">• Indica la tecnología y estructura física del mismo.
Capacidad	<ul style="list-style-type: none">• Indica el contenido en octetos (bytes) que es capaz de almacenar el disco.
Tamaño	<ul style="list-style-type: none">• Indica el diámetro del plato donde se encuentran las superficies magnetizables.
Tiempo medio de acceso	<ul style="list-style-type: none">• Es el tiempo medio en que la cabeza lectora/grabadora tarda en acceder a un sector determinado.
Velocidad de transferencia	<ul style="list-style-type: none">• Indica el número de bytes que se transfieren por unidad de tiempo entre el ordenador central y el dispositivo o viceversa.
Velocidad de rotación	<ul style="list-style-type: none">• Es el número de revoluciones por minuto a que gira el plato que contiene la superficie magnetizable.
Número de superficies	<ul style="list-style-type: none">• Es el número de superficies gravables.
Número de cabezas	<ul style="list-style-type: none">• Es el número de cabezas lectoras/grabadoras de que consta la unidad.
Número de pistas	<ul style="list-style-type: none">• Es el número de circunferencias gravables. Se suele indicar el número de pistas por superficie.
Número de sectores por pistas	<ul style="list-style-type: none">• Es el número de bloques o registros físicos que hay en una pista.
Número de palabras por sector	<ul style="list-style-type: none">• Es el número de palabras que pueden grabarse en un sector.
Bits por palabras	<ul style="list-style-type: none">• Indica el número de bits que utilizan las palabras grabadas.
Densidad máxima	<ul style="list-style-type: none">• Indica la densidad máxima de grabación en las pistas, es decir, la densidad de grabación en la pista más interior.
Código de grabación	<ul style="list-style-type: none">• Es el código usado para la grabación magnética de la información.

Tabla 1. Parámetros de un disco

2.7 MICROPROCESADOR

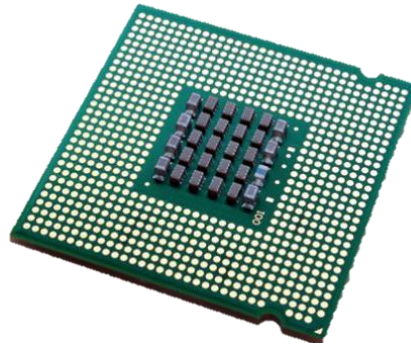
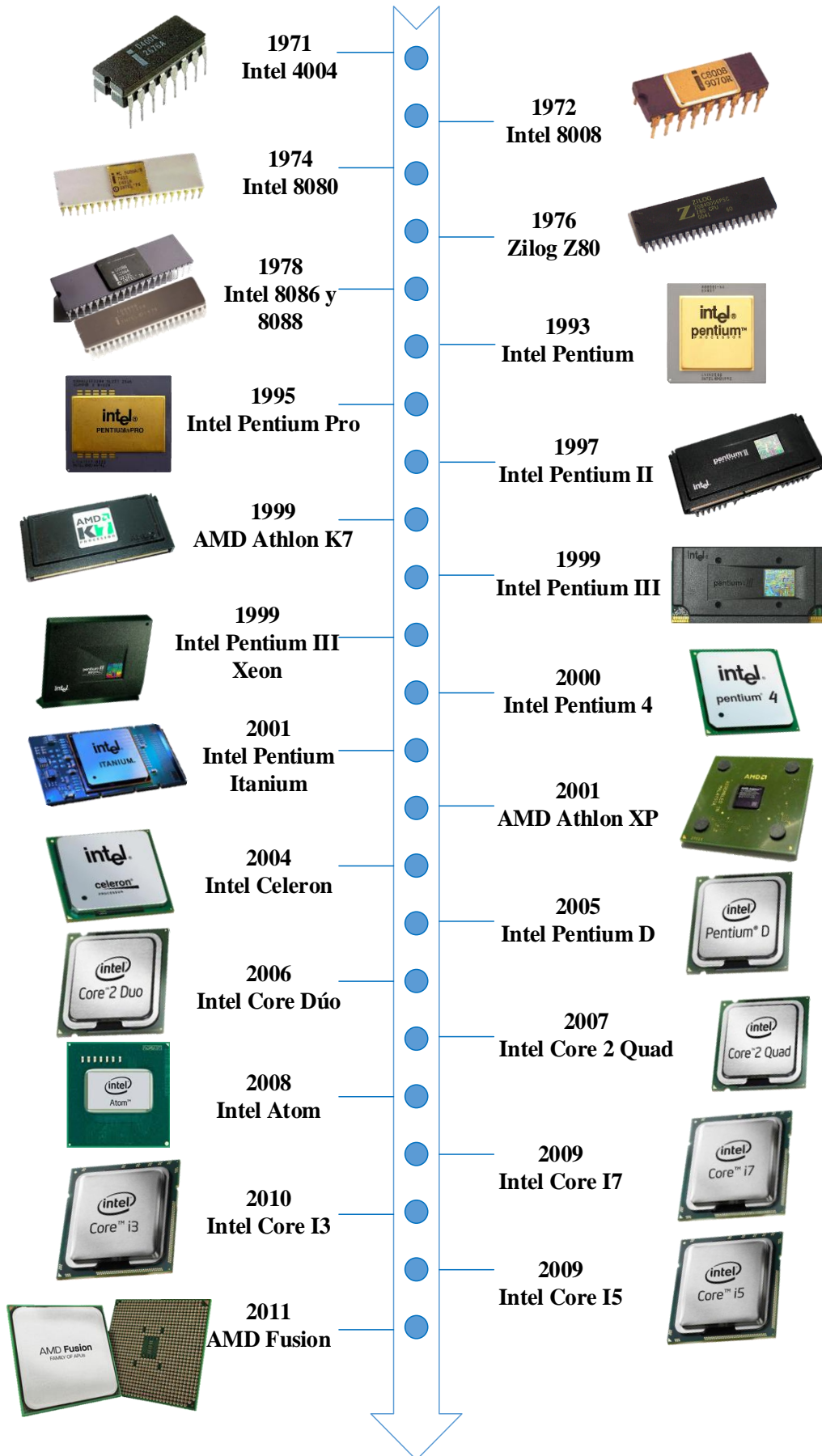


Figura 2.12. Microprocesador

Como mencionan Ramirez y Weiss (1986) el microprocesador es el desarrollo electrónico individual más importante desde el transistor y, al igual que este, ha revolucionado todas las industrias en toda su amplia gama de aplicaciones. Su popularidad se deriva de su bajo costo, la pequeña área que ocupa, su bajo consumo de energía y su alto nivel de confiabilidad. Estas características han fomentado nuevas aplicaciones, tanto en la industria, como en el hogar. Se han lanzado al mercado cientos de paquetes de software listos para usarse, los que simplifican la programación y reducen el costo de los sistemas.

2.8 EVOLUCIÓN APROXIMADA DE LOS MICROPROCESADORES



1971: Intel 4004

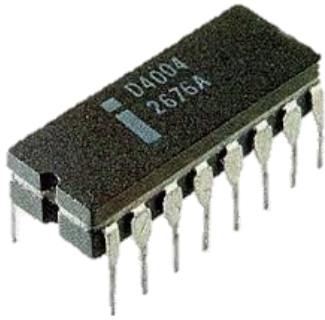


Figura 2.14. Microprocesador Intel 4004

En el año de 1971, Federico Faggin Ingeniero Eléctrico y Físico italiano, quien trabajaba como Gerente en el departamento de Investigación y Desarrollo de Intel Corp, dirigió el diseño del primer microprocesador comercial en un simple chip de 4 bits.

Según asegura Ujaldon (2003) las características más importantes de este microprocesador eran:

- Disponía de 16 patillas en formato DIP.
- Dotado 2.300 transistores en un espacio físico de 12 mm².
- El bus de datos externo era de 4 bits.
- Trabajaba con una frecuencia de 750 KHz.
- Pesaba 20 gramos y costaba 200 dólares.
- Ofrecía una funcionabilidad muy similar a la del ENIAC.

1972: Intel 8008

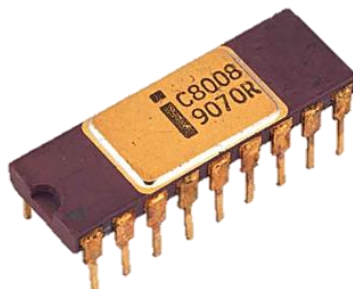


Figura 2.15. Microprocesador Intel 8008

Como señala Desongles (2005), en abril de 1972, Intel anunció una versión mejorada del 4004, que como principal novedad, contaba con un bus de 8 bits y la memoria direccionable se expande a los 16 kb. Además, contaba con 3500 transistores

incorporados, casi el doble que su predecesor. Se le considera como el antecedente del procesador del primer ordenador personal de esta compañía.

Dentro de las especificaciones técnicas se destacan:

- Reloj interno de 500KHz.
- Desarrollado con tecnología PMOS.
- Contaba con 48 instrucciones por 300.000 operaciones por segundo.
- Acceso a 8 puertos de entrada y 24 de salida.
- Capacidad de direccionamiento de 16KBytes.

1974: Intel 8080



Figura 2.16. Microprocesador Intel 8080

Según mencionan Rogers & Larsen (1986) este producto empezó como una pequeña modificación del 8008, pero solo eso ya requería un nuevo juego de máscaras, así que se decidió a rediseñar todo el microprocesador. La tecnología MOS (Metal Oxide On silicon) se encontraba en ese entonces en desarrollo, por ende, fue incorporada en el 8080.

Entre las características más importantes se encuentran:

- Microprocesador de 16 bits.
- Es uno de los microprocesadores más vendidos de todos los tiempos.
- Se empezó a vender en 360 dólares.
- Contiene 6.000 transistores.
- Zócalo(s) 40 pin DIP.
- Bus de dirección de 16 bits.
- Bus de datos de 8 bits.

¿Sabía qué?

El cofundador de Intel Gordon Moore, creó una ley en la que aproximadamente cada dos años se debería duplicar el número de transistores en un microprocesador. Desde entonces cada dos años un microprocesador es mejorado en su versión y componentes.

1976: Zilog Z80



Figura 2.17. Microprocesador Zilog Z80

Como señala Mathur (1989) este microprocesador estaba diseñado originalmente como una versión enriquecida del Intel 8080. El Zilog Z80 es un microprocesador nMOS de 8 bits. El Z80 tiene un conjunto de instrucciones mucho más grande y versátil que 8080, pero incluye todas las instrucciones del 8080 como un subconjunto. Por lo tanto, ejecuta programas de código de máquina 8080 directamente. Esto y su similitud con el 8080 lo convirtieron en un procesador muy popular.

Algunas de sus características más importantes son:

- Reloj de 8, 6, 4 y 2.5 MHz. Para el Z80H, Z80B, Z80A y Z80 CPU, resultando una rápida ejecución de instrucciones con la consecuente transferencia elevada de datos.
- El extenso set de instrucciones incluye operaciones con palabras, bit, byte y cadena de caracteres.
- Búsqueda y transferencias de bloques a la vez mediante indexado y direccionamiento relativo, resultando el más competente y poderoso procesador de datos en la industria de los microcomputadores.
- Set duplicado de registros de banderas y de propósito general.
- Dos registros índices de 16 bits.
- Contador de refresco de memoria dinámica.

1978: Intel 8086 y 8088



Figura 2.18. Microprocesador Intel 8086

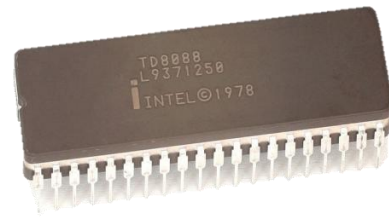


Figura 2.19. Microprocesador Intel 8088

Según mencionan Balderrama y otros (2016) el Intel 8086 y el Intel 8088 son los primeros microprocesadores de 16 bits diseñados por Intel. Fueron el inicio y los primeros miembros de la arquitectura x86. El trabajo de desarrollo para el 8086 comenzó en la primavera de 1976 y fue lanzando al mercado en el verano de 1978. El 8088 fue lanzado en 1979.

Dentro de las características técnicas se destacan:

- Bus de datos externo de 16 bits en el 8086.
- Bus de datos externo de 8 bits en el 8088.
- 1 MB de memoria principal.
- Velocidad de trabajo era 8 MHz.
- Ambos poseen un reloj interno.

En su momento, el 8086 junto con el 8088 fueron los microprocesadores más empleados dentro de su categoría, especialmente desde que IBM los adoptó para la construcción de su computadora personal. Muchos fabricantes de microordenadores utilizaron esta familia microcomputadora para fabricar equipos de tipo profesional. Hoy en día, la utilización del 8086 es más reducida, quedando principalmente orientado a la enseñanza, como base de los microprocesadores de la última generación.

1993: Intel Pentium



Figura 2.20. Microprocesador Intel Pentium

Según mencionan Balderrama y otros (2016) el primer Pentium se lanzó al mercado el 22 de marzo de 1993, con velocidades iniciales de 60 y 66 MHz, 3.100.000 transistores, cache interno de 8 Kb para datos y 8 KiB para instrucciones. Intel no lo llamó 586 debido a que no es posible registrar una marca compuesta solamente de números.

Esta máquina contaba con un máximo de memoria de almacenamiento de 64 MB y con una velocidad de hasta 300 MHz.

1995: Intel Pentium Pro



Figura 2.21. Microprocesador Intel Pentium Pro

Según indica Desongles (2005) la potencia de este procesador no tenía comparación hasta entonces, gracias a la arquitectura de 64 bits y el empleo de una tecnología revolucionaria como lo es la de 0.32 micras, incluyendo cinco millones y medio de transistores en su interior.

Este procesador contaba con un segundo chip en el encapsulado que se encargaba de mejorar la velocidad de la memoria caché, lo que resultaba un incremento del rendimiento sustancioso.

Algunas características importantes de este microprocesador son:

- Optimizado para aplicaciones de 32 bits.
- El zócalo es específico para este modelo; zócalo 8.
- Carece del juego de instrucciones MMX.

1997: Intel Pentium II



Figura 2.22. Microprocesador Intel Pentium II

Según Balderrama y otros (2016) este microprocesador está basado en una versión modificada del núcleo P6, usado por primera vez en el Intel Pentium Pro. La velocidad de bus era originalmente de 66 MHz, pero en las versiones a partir de los 333 MHz se aumentó a 100 MHz. Poseía 32 KB de memoria caché de primer nivel repartida en 16 KB para datos y otros 16 KB para instrucciones. La caché de segundo nivel era de 512 KB y trabajaba a la mitad de la frecuencia del procesador. El Pentium II integra 7,5 millones de transistores. El voltaje que manejaba era de 2.5 / 2.0. Su memoria de almacenamiento con la cual contaba llegaba hasta los 64Mb.

1999: AMD Athlon K7



Figura 2.23. Microprocesador Intel Pentium II

Cómo indican Martín, Oliva, y Manjavacas (2014) AMD apostó por un microprocesador con una arquitectura completamente nueva, la cual le permitía ser el más rápido en todo tipo de aplicaciones.

En el K7 se incorporó una unidad de coma flotante que emplea técnicas pipeline, es decir, la ejecución de una instrucción se ha dividido en un determinado número de fases que son independientes las unas de las otras. De esta forma una instrucción puede encontrarse en una fase avanzada de ejecución, mientras que la siguiente instrucción puede encontrarse en la fase inicial de ejecución.

Entre las características más importantes se presentan:

- Soporta tecnología 3DNow!
- 128 KB de caché de primer nivel.
- Velocidades de bus de 200 o 266 MHz.

1999: Intel Pentium III



Figura 2.24. Microprocesador Intel Pentium III

Como lo dijeron Gómez y otros (2005) el procesador Intel Pentium III presenta varias funciones nuevas para un rendimiento, productividad y capacidad de gestión máximos. Una de las innovaciones más importantes son las extensiones “Streaming SIMD”. Tiene setenta instrucciones nuevas que incrementan el rendimiento y las posibilidades de aplicaciones 3D, el tratamiento de imágenes, sonido, video y reconocimiento de voz.

Según Berral (2010) algunas características del Pentium III eran:

- Posee 70 pines.
- Su frecuencia de reloj es de 133 MHz.
- Tensión de núcleo de 1,3 a 2v.
- Multiplicador de 3,5 a 9,5.

1999: Intel Pentium III Xeon



Figura 2.25. Microprocesador Intel Pentium III Xeon

Según indica Rafiquzzaman (2005) el procesador Intel Pentium III Xeon está diseñado para aplicaciones exigentes de la estación de trabajo, como la visualización en 3-D, la creación de contenido digital y el desarrollo dinámico de contenido de Internet. El Pentium III Xeon está disponible en varias versiones de caché L2, como 512 Kbytes, 1Mbyte o 2Mbyte (500 MHz); 512 Kbytes (550MHz) para satisfacer una variedad de requisitos de aplicaciones de Internet.

2000: Intel Pentium 4



Figura 2.26. Microprocesador Intel Pentium 4

Como lo plantearon Martin, Oliva, y Manjavacas (2014) con este procesador Intel abandona la arquitectura P6, y comienza a utilizar la arquitectura NetBurst.

El Pentium 4 está compuesto por 42 millones de transistores, un 66% más que el Pentium III. Asimismo, utiliza un nuevo bus, totalmente distinto al del Pentium III, que junto con la mayor cantidad de patillas y su distinta forma de colocación hacen inevitable el cambio de placa base. El encapsulado es similar al de los Pentium III, incluyendo la chapa metálica que permite una mayor superficie de contacto con el disipador, que además de permitir una mejor refrigeración, lo protege de roces y golpes.

2001: Intel Pentium Itanium



Figura 2.27. Microprocesador Intel Itanium

Según señalan Martos y otros.(2005) el procesador Itanium extiende el alcance de Intel al nivel más alto de la informática, posibilitando así potentes servidores y estaciones de trabajo de alta prestaciones que satisfarán las crecientes demandas que la economía basada en Internet está ejerciendo en las empresas electrónicas.

2001: AMD Athlon XP



Figura 2.28. Microprocesador AMD Athlon XP

Como señalan Martín, Oliva, y Manjavacas (2014) este procesador tiene casi las mismas características que el Thunderbird. Tiene un nombre polémico, no tiene nada que ver con el SO de Microsoft, ya que es una expresión derivada de Athlon eXtra Performance (rendimiento extra, en español).

El Athlon XP consume un 20% menos de energía, lo que lleva a disipar bastante menos el calor solventando momentáneamente el problema de sobrecalentamiento con su antecesor. Todo ello a pesar de seguir siendo fabricado a 0,18 nm.

2004: Intel Celeron



Figura 2.29. Microprocesador Intel Celeron

Según mencionan Martos y otros. (2005) el Intel Celeron, es la versión económica del Intel Pentium, esto es debido a que trae una menor caché interna. Se trata de un procesador enfocado a un mercado casero, de características técnicas similares a las de un Pentium, pero con distintos componentes y un número inferior de instrucciones, lo que hace que tenga un precio más económico, alcanzable por los usuarios.

2005: Intel Pentium D



Figura 2.29. Microprocesador Intel Pentium D

Como indican Martin, Oliva, & Manjavacas (2014) los Pentium D fueron introducidos por Intel en la primavera del 2005, un chip Pentium D consiste básicamente en dos procesadores Intel Pentium 4, con pequeñas mejoras internas, metidos ambos en un único encapsulado de silicio con un proceso de fabricación de 90 nm.

Existen 5 variantes del Pentium D variando su velocidad entre los 2,6 GHz y los 3,2 GHz. El modelo más avanzado, posee tecnología Hyper Treading.

Entre las características más destacables se mencionan:

- Todos los Pentium incluyen la tecnología EM64T.
- Incluyen soporte para tecnología Bit NX.

2006: Intel Core Dúo



Figura 2.30. Microprocesador Intel Core 2

Como aseguran Balderrama y otros. (2016) la marca Intel Core 2 se refiere a una gama de CPU comerciales de Intel de 64 bits de doble núcleo y CPU 2x2 MCM (Módulo Multi-Chip) de cuatro núcleos con el conjunto de instrucciones x86-64, basado en el Core microarchitecture de Intel, derivado del procesador portátil de doble núcleo de 32 bits Yonah. El CPU 2x2 MCM de cuatro núcleos tenía dos matrices separadas de dos núcleos (CPU) -uno junto al otro- en un paquete MCM de cuatro núcleos.

El Core 2 relegó la marca Pentium a un mercado de gama medio-bajo, y reunificó las líneas de sobremesa y portátiles, las cuales previamente habían sido divididas en las marcas Pentium 4, D, y M.

2007: Intel Core 2 Quad



Figura 2.31. Microprocesador Intel Core 2 Quad

Según mencionan Martin, Oliva, y Manjavacas (2010) son una serie de procesadores de Intel con 4 núcleos de 64 bits, según Intel, estos procesadores son 70% más rápidos que el Intel Core 2 duo.

Para crear este procesador se tuvo que incluir 2 núcleos Conroe bajo un mismo empaque y comunicarlos mediante el Bus del Sistema, para así totalizar 4 núcleos reales, a diferencia del AMD Phenom X4 que es un procesador de 4 núcleos, monolítico.

2008: Intel Atom



Figura 2.32. Microprocesador Intel Atom

Como indican Martin, Oliva, & Manjavacas (2010), en el 2008, Intel lanza una línea de procesadores de bajo consumo de energía y diseñados para dispositivos móviles con acceso a internet, los cuales conservaban compatibilidad con las instrucciones del Intel Core 2 duo.

Contienen en su interior 47 millones de transistores, los cuales son los más diminutos del mercado y alcanzan velocidades de hasta 1,8 GHz.

2009: Intel core i7



Figura 2.33. Microprocesador Intel Core i7

Intel Core i7 es una familia de procesadores 4 y 6 núcleos de la arquitectura Intel x86-64, lanzados al comercio en 2008. Los Core i7 son los primeros procesadores que usan la microarquitectura Nehalem de Intel y es el sucesor de la familia Intel Core 2. El identificador Core i7 se aplica a la familia inicial de procesadores con el nombre clave Bloomfield.

El pseudónimo Core i7 no tiene un significado concreto, pero continúa con el uso de la etiqueta Core. Estos procesadores, primero ensamblados en Costa Rica, fueron comercializados el 17 de noviembre de 2008, y actualmente es manufacturado en las plantas de fabricación que posee Intel en Arizona, Nuevo México y Oregón.

2010: Intel core i3



Figura 2.34. Microprocesador Intel Core i3

Core i3 es una nomenclatura que designa procesadores de gama media de la marca Intel. Evolución de la familia Intel Core i3.

- Intel Core i3 basados en la microarquitectura Nehalem. Es la primera generación de esta familia de procesadores, lanzada en 2010.
- Intel Core i3 basados en la microarquitectura Sandy Bridge. Es la segunda generación de esta familia de procesadores, lanzada en 2011.
- Intel Core i3 basados en la microarquitectura Ivy Bridge. Es la tercera generación de esta familia de procesadores, lanzada en 2012.
- Intel Core i3 basados en la microarquitectura Haswell. Es la cuarta generación de esta familia de procesadores, lanzada en 2013.

- Intel Core i3 basados en la microarquitectura Broadwell (microarquitectura). Es la quinta generación de esta familia de procesadores, lanzada en 2014.
- Intel Core i3 basados en la microarquitectura Skylake (microarquitectura). Es la sexta generación de esta familia de procesadores, lanzada en 2015.
- Intel Core i3 basados en la microarquitectura Kaby Lake. Es la séptima generación de esta familia de procesadores, lanzada en 2016.
- Intel Core i3 basados en la microarquitectura Coffee Lake. Es la octava generación de esta familia de procesadores, lanzada en 2017.

2010: Intel core i5



Figura 2.35. Microprocesador Intel Core i5

Core i5 es una nomenclatura que designa procesadores de gama media o media-alta de la marca Intel. Se caracterizan por un precio asequible y prestaciones decentes. Suelen emplearse en ordenadores preparados para ejecutar programas complejos o juegos que necesiten potencia ligeramente superior.

La familia i5 ofrece una velocidad de procesamiento media de unos 3.5 GHz y un caché de unos 8 MB.

Evolución de la familia Intel Core i5:

- Intel Core i5 basados en la microarquitectura Nehalem. Es la primera generación de esta familia de procesadores, lanzada a finales de 2009.
- Intel Core i5 basados en la microarquitectura Sandy Bridge. Es la segunda generación de esta familia de procesadores, lanzada en 2011 y descontinuada en 2012.
- Intel Core i5 basados en la microarquitectura Ivy Bridge. Es la tercera generación de esta familia de procesadores, lanzada en 2012.
- Intel Core i5 basados en la microarquitectura Haswell. Es la cuarta generación de esta familia de procesadores, lanzada en 2013.

- Intel Core i5 basados en la microarquitectura Broadwell. Es la quinta generación de esta familia de procesadores, lanzada en 2014.
- Intel Core i5 basados en la microarquitectura Skylake. Es la sexta generación de esta familia de procesadores, lanzada en 2015.
- Intel Core i5 basados en la microarquitectura Kaby Lake. Es la séptima generación de esta familia de procesadores, lanzada en 2016.
- Intel Core i5 basados en la microarquitectura Coffee Lake. Es la octava generación de esta familia de procesadores, lanzada en 2017.

2011: AMD Fusion



Figura 2.36. Microprocesador AMD Fusion

AMD *Accelerated Processing Unit*, anteriormente conocida como Fusion, es una serie de microprocesadores de AMD diseñada para actuar como CPU y acelerador gráfico (GPU) en un mismo circuito integrado.

AMD anunció la primera generación de las APU, llamo para dispositivos de altas prestaciones y Brazos para los de bajo costo en enero de 2011. La segunda generación, Trinity, para altas prestaciones y Brazos-2 para los de bajo costo fue anunciada en junio de 2012.

La tercera generación Kaveri para dispositivos de altas prestaciones fue lanzada en enero de 2014, mientras que Kabini y Temash para dispositivos de bajo costo fue anunciada a mediados de 2013.

Las videoconsolas de octava generación Sony PlayStation 4 y la Microsoft Xbox One usan las APU de bajo consumo de tercera generación parcialmente modificadas.



1.- RESPONDER A LAS SIGUIENTES PREGUNTAS DE REPASO DE LA UNIDAD 2

- Realice una comparación entre los discos flexibles y duros.
- ¿En qué año fue lanzado al mercado la primera generación de las computadoras?
- Mencione la generación donde las grandes computadoras pasaron a ser computadoras personales.
- ¿Quién diseñó el primer microprocesador de Intel?
- Mencione las diferencias entre el procesador Intel 8086 y el 8088.
- ¿Qué es MMX?
- ¿Qué es Hyper Treading?

2.- REALIZAR LA SIGUIENTE ACTIVIDAD (TRABAJO EN EQUIPO)

En parejas realizar un video sobre todas las generaciones de las computadoras y proyectarlo en clases.

Nota:

- El video debe durar máximo, 2 minutos.
- Grabar los audios de cada integrante del grupo.

QUIZ

Seleccionar la alternativa correcta.

1. ¿En qué año Faggin lanza al mercado el microprocesador de su autoría?
 - a) 1974
 - b) 1971
 - c) 1972
 - d) 1973

2. ¿Cuál de los siguientes microprocesadores está ambientado a un mercado casero?
 - a) Intel Celeron
 - b) Intel Pentium II
 - c) Intel Pentium
 - d) AMD K7

3. ¿Qué significan las siglas VLSIC?
 - a) very large scale integrated circuits
 - b) very long scaled internal circuits
 - c) very long scale internal circuits
 - d) very large scaled integrate circuits

4. ¿Cuál de los siguientes enunciados es verdadero?
 - a) El procesador Core I7 es una familia de procesadores de 4 y 8 núcleos
 - b) El procesador Core I7 es una familia de procesadores de 2 y 4 núcleos
 - c) El procesador Core I7 es una familia de procesadores de 2 y 6 núcleos
 - d) El procesador Core I7 es una familia de procesadores de 4 y 6 núcleos

5. ¿Con cuántos transistores contaba el procesador Intel 8080?
 - a) 8000
 - b) 7000
 - c) 6000
 - d) 5000

o (0)
p (6)
a (8)
e (7)
q (9)
SOLUCIONES

RESUMEN

En este capítulo se revisó una breve historia de las computadoras a través de sus generaciones. En la primera generación encontramos los tubos de vacío, la cual se consideró la característica más relevante a nivel de Hardware del computador. En la segunda generación se destacaron los transistores, los cuales sustituyeron a los tubos de vacío como dispositivos para almacenar y procesar información. En la tercera generación se dio paso al uso de circuitos integrados, lo que permitió extender la capacidad de almacenamiento y las velocidades del computador. En la cuarta generación se presentaron los circuitos integrados a gran escala, un gran cambio en el campo de la informática y en la vida del hombre, ya que estas computadoras aumentaron drásticamente el tamaño de almacenamiento en la memoria y las velocidades de procesamiento. En esta generación también se describe el concepto de microprocesadores y la evolución de los procesadores, se dio a conocer el año en que fueron lanzados cada uno de los procesadores hasta la actualidad, y se mostraron las características de mayor importancia.

CAPÍTULO #3



Organización y Arquitectura del Computador: Memoria

CONTENIDO

- Introducción
- Sistemas de memoria de computadores
 - Características de memoria
- Jerarquía de memoria
- Memoria principal semiconductor
 - Tipos de memorias semiconductoras
 - Organización de memoria
- Memoria Caché
- Actividades
- Quiz
- Resumen

CAPÍTULO 3

3. Organización y arquitectura del computador: Memorias

3.1 INTRODUCCIÓN

Uno de los componentes más importantes del computador, es la memoria, donde se almacenan todos los datos e información relevante y necesaria para luego ser consultada o usada. Para Orenga y Manonellas (2011), las características más importantes de los diferentes tipos de memoria son la localización, la capacidad, el método de acceso, la organización de los datos en una memoria, el tiempo de acceso y velocidad. También se da a conocer la jerarquía de las memorias del computador en el cual se encuentran los registros y sus tipos, caché, memoria principal, secundaria y terciaria, en la memoria principal semiconductora. García y Lopez (2007) indican que, el sistema de memoria de un computador tiene la misión de servir como almacén de las instrucciones y datos que constituyen los programas. Por lo tanto, este sistema debe ser enorme para almacenar varios programas grandes y con muchos datos.

3.2 SISTEMA DE MEMORIA DE COMPUTADORES

3.2.1 Características de la memoria

Para Orenga y Manonellas (2011), las características más importantes de los diferentes tipos de memoria son la localización, la capacidad, el método de acceso, la organización de los datos en una memoria, el tiempo de acceso y velocidad.

Localización de la memoria

Básicamente, se pueden distinguir de la siguiente manera:

- Memoria dentro del chip del procesador: están los registros y niveles de memoria caché.
- La memoria interna: corresponde a la memoria principal (RAM) alojada en la placa base.
- La memoria externa: como discos duros, unidades ópticas, unidades de cinta, entre otros.

Capacidad de la memoria

La capacidad hace su enfoque a la cantidad de información que se puede almacenar. La unidad usada para la capacidad de almacenamiento de informaciones el byte (1 byte = 8 bits).

Métodos de acceso

Cada tipo de memoria usa uno de los siguientes métodos para acceder a las posiciones de memoria:

1. Secuencial: se accede desde la última posición accedida, leyendo en orden todas las posiciones hasta llegar a la deseada.
2. Directo: la memoria se divide en bloques y cada bloque tiene una sola dirección a la cual se accede, y dentro se realiza un acceso secuencial hasta llegar a la posición deseada.
3. Aleatorio: se organiza a la memoria como un vector, donde cada elemento tiene una única dirección la cual se accede a la posición deseada.
4. Asociativo: el acceso, se lo realiza en el contenido y no en la dirección, es decir, se especifica el valor deseado y se compara con una parte del contenido de cada posición de memoria.

Organización de los datos en una memoria

Se enfoca en la organización de los datos en memorias que se encuentran en el chip del procesador y en la memoria interna. Se toman en cuenta los siguientes elementos:

1. Palabra de memoria: es una unidad de organización de memoria para un procesador, y el tamaño se especifica en bytes o bits.
2. Unidad de direccionamiento: se realiza una analogía de vector a la memoria interna, a la cual cada dato tiene una dirección y se especifica el tamaño de cada elemento del vector. Si tenemos n bits para las direcciones de memoria, el número máximo de elementos dirigibles será de 2^n .
3. Unidad de transferencia: es un acceso que se pueden leer o escribir uno o varios bytes.

En memoria externa se accede habitualmente a un bloque de datos de tamaño muy superior a una palabra. En discos es habitual transferir bloques del orden de los Kbytes.

Tiempo de acceso y velocidad

En memorias RAM, el tiempo de acceso, es el tiempo que transcurre desde que una dirección de memoria es visible para los circuitos de la memoria hasta que el dato está almacenado o está disponible para ser utilizado.

En memorias de acceso no aleatorio, se considera como tiempo de acceso, al tiempo necesario en el que se realiza la lectura o escritura.

En memorias de acceso aleatorio, el tiempo de un ciclo de memoria, se considera el tiempo de acceso, más el tiempo necesario antes de que pueda empezar otra tarea de acceso a la memoria.

La velocidad de transferencia es aquella que transcurre entre leer o escribir un dato en memoria. En las memorias RAM será el inverso de tiempo de ciclo.

3.3 JERARQUÍA DE LAS MEMORIAS

Garcia y Lopez (2007) indican que el sistema de memoria de un computador tiene la misión de servir como almacén de las instrucciones y datos que constituyen los programas. Por lo tanto, este sistema debe ser enorme para almacenar varios programas grandes y con muchos datos. Además, debe ser rápido, puesto que el CPU debe acceder a la memoria, al menos una vez por cada instrucción. Tal y como se ve en la Figura 3.1.

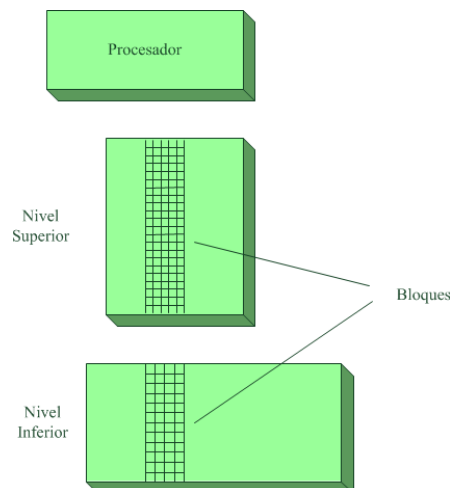


Figura 3.1: Ejemplos de los niveles y bloques de una Jerarquía de memoria

Debido a eso, Garcia, Carretero, Garcia, & Exposito (2015) señalaron que la memoria de un computador está organizada jerárquicamente por niveles de almacenamiento,

entre los cuales se mueve la información a medida que se necesitan los procesos durante su ejecución, como se indica en la figura 3.2.

Por otro lado, Tanenbaum (2000) denota que al bajar por la jerarquía, tres parámetros crecen.

1. El tiempo de acceso se alarga. Los registros pueden accederse en nanosegundos, la memoria caché en un múltiplo del tiempo de acceso de los registros; y los accesos a la memoria principal es nanosegundos, luego viene una mayor cantidad de tiempo, pues el acceso a discos es de 10 ms y las cintas ópticas en segundos.
2. La capacidad de almacenamiento aumenta al bajar la jerarquía. La capacidad de los registros es de 128 bytes; los cachés en megabytes; las memorias principales en decenas o miles de megabytes; y los discos magnéticos en gigabytes.
3. El número de bits que se obtiene por dólar invertido aumenta al bajar por la jerarquía.

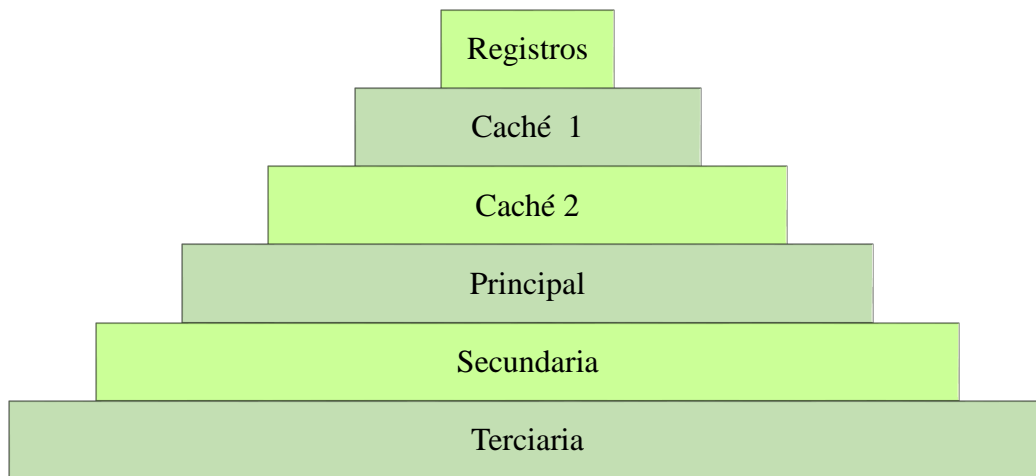


Figura 3.2: Niveles de jerarquía.

3.3.1 Los registros

La principal característica de los registros es que poseen una gran velocidad de acceso a los datos y permiten almacenar los datos rápidamente, pero cuentan con poca capacidad de almacenamiento, se encuentran en el microprocesador que guardan la información temporalmente.

Tipos de registros

Existen diversos tipos de registros, entre estos se mencionan:

1. Registro de datos: son usados para guardar números enteros
2. Registros de memoria: son usados para guardar direcciones de memoria
3. Registros de propósito general: son usados para guardar datos como direcciones
4. Registros de coma flotante: generalmente son usados por servidores para almacenar datos en formato de coma flotante.
5. Registros constantes: no son editables son solo de tipo lectura y son generados a partir de valores por hardware.
6. Registros de propósito específico: guarda información específica del estado del sistema, hardware y software también es encargado de supervisar el registro de estados de procesos.

3.3.2 Caché

La característica principal es su alta velocidad de acceso, mucho más rápida que la memoria primaria, pero con poca capacidad de almacenamiento para datos e información. La memoria caché esta interconectada con el microprocesador y buses de datos y direcciones.

3.3.3 Memoria primaria

La memoria primaria es aquella que esta interconectada con el procesador de la PC lo que hace que el tiempo de ejecución es decir el tiempo de acceso a datos sea demasiado rápido.

3.3.4 Memoria secundaria

La memoria secundaria es aquella que requiere estar interconectada mediante buses para poder acceder a los datos y comunicarse con la memoria primaria. La principal característica es poder almacenar la información, aun cuando el equipo este apagado o desconectado de la energía. Otra de las principales características es la gran capacidad de almacenamiento, pero poca velocidad frente a la memoria principal, lo que la hace una memoria muy lenta al momento de consultar la información guardada en ella.

3.3.4 Memoria terciaria

La memoria terciaria son todos los dispositivos de almacenamiento externos al computador, entre estos están los discos duros externos, los pendrive o USB, los discos ópticos, cintas magnéticas (aunque estas ya están en desuso), y muchas más.

A este tipo de memoria se le adiciona la nueva forma de guardar la información en Internet, es decir, el almacenamiento en la nube o cloud storage, este método de almacenamiento está en pleno auge debido a que la información puede ser subida a Internet y consultada en cualquier momento desde cualquier parte del mundo.

3.4 MEMORIA PRINCIPAL SEMICONDUCTORA

La memoria principal conocida como memoria central o interna es un tipo de memoria volátil, es decir, que la información se guarda temporalmente y es borrada una vez que se desconecta la PC. Su principal función es almacenar datos, parámetros y resultados que deben ser actualizados y que están sujetos a ser cambiados, primero lo coloca en la memoria y después lo empieza a leer o ejecutar. Esta memoria se comunica con el microprocesador a través del bus de datos y el bus de direcciones. Como un ejemplo se puede observar en la Figura 3.3 un núcleo de memoria semiconductor, bit dinámico con un transistor y un condensador.

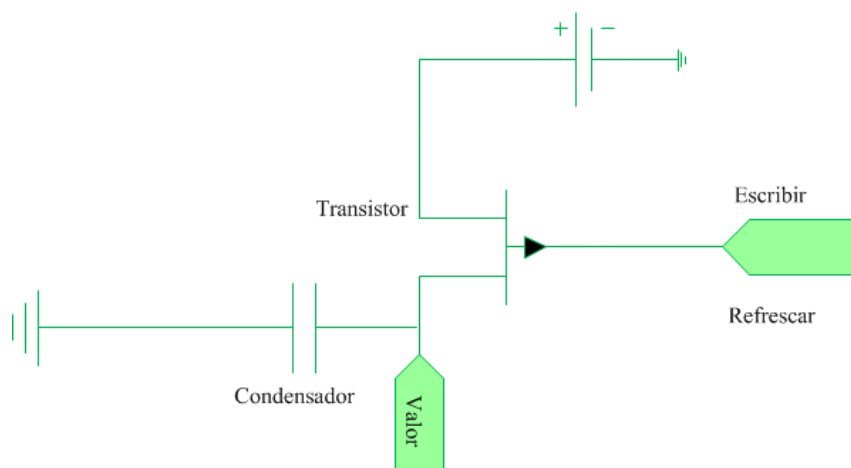


Figura 3.3: Ejemplo de núcleo de memoria semiconductor.

Para Morris (1994), el bus de direcciones es unidireccional desde el microprocesador a otras unidades. La información binaria que el microprocesador coloca en el bus de direcciones especifica una palabra de memoria particular en la RAM o ROM. El bus de datos transfiere los datos del microprocesador a la memoria, la cual es direccionada por

el bus de direcciones. El bus de datos es bidireccional, lo que significa que la información puede fluir en cualquier dirección.

De acuerdo con el ancho del bus se determinará la capacidad del microprocesador para la colocación de direcciones en memoria.

“El número de líneas disponibles en el bus de direcciones determina el tamaño máximo de memorias que puede ser acomodado en el sistema. Para n líneas, en el bus de direcciones puede especificar hasta $2n$ palabras de memoria” (Morris, 1994, p. 542).

A la memoria principal se la conoce también como memoria RAM, debido que contiene chips de este tipo de memoria, pero también contiene el chip CMOS, que almacena al programa BIOS del sistema, para conformar el subsistema de memoria de la computadora.

La CPU direcciona las posiciones de la memoria RAM para acceder a los datos almacenados en ella y para poder colocar los resultados de las operaciones realizadas. Los bloques RAM, las ROM y las memorias secundarias conforman el subsistema de memoria de una computadora.

“La memoria RAM se usa para almacenar datos, parámetros variables y resultados intermedios que están sujetos a cambio. La ROM consiste de CI y se usa para almacenar programas y tablas constantes que no están sujetas a cambios” (Morris, 1994, p. 542).

¿Sabía qué?

El contenido de las memorias no es otra cosa que dígitos binarios o bits (*binary digits*), que se corresponden con dos estados lógicos: el 0 (cero) sin carga eléctrica y el 1 (uno) con carga eléctrica.

3.4.1 Tipos de memoria semiconductoras de acceso aleatorio y clasificación de acuerdo con su almacenamiento

La memoria ROM, es donde se almacenaba el sistema operativo y el compilador de instrucciones y por otro lado la memoria RAM, es aquella donde se almacenaban los datos y programas introducidos netamente por el usuario.

En la actualidad el auge en la tecnología de fabricación de memorias permite contar o disponer de memorias tanto estáticas, dinámicas e incluso RAM no volátiles (NVRAM) como las memorias “Flash”, surgiendo así una mezcla entre las características de las

memorias RAM y las ROM. Debido a esto se puede establecer una clasificación según su almacenamiento entre memorias volátiles, no volátiles y dinámicas.

- Las memorias volátiles son aquella en la que la información se pierde una vez que se desconecte o apague el computador. Las memorias dinámicas son una subdivisión de las memorias volátiles, necesitan que el sistema actualice la información almacenada periódicamente para luego ser leída o escrita, entre estas tenemos: SRAM, DRAM, entre otras. Observar Tabla 3.1.

Nombre	Definición	Velocidad	Consumo	Integración	Precio
SRAM	Static RAM	+	-	-	+
DRAM	Dynamic RAM	-	+	+	-

Tabla 3.1 diferencia entre SRAM y DRAM

SRAM: la memoria SRAM constituye un gran arreglo de celdas de almacenamiento a las que se accede como registros. Una celda de memoria SRAM usualmente requiere entre cuatros y seis transistores por bit y retiene los datos almacenados en tanto esté encendida. Tal y como lo establece Parhami (2007).

La información se mantiene siempre y cuando este alimentada la PC a la corriente es por esto por lo que se considera como una memoria volátil, en este tipo de memorias la principal ventaja es la gran velocidad que poseen, otra característica es que están hechas a base de flip-flops tipo D, y no necesitan ser refrescadas o actualizadas como las DRAM.

“Un tiempo de acceso típico es de unos cuantos nanosegundos. Por esta razón, las SRAM son populares como memoria caché de nivel 2” (Tanenbaum, 2000, p.688).

¿Sabía qué?

Cuando la entrada y salida de datos de un chip SRAM se comparten o conectan a bus de datos bidireccional, la salida se debe deshabilitar durante las operaciones de escritura (Parhami, 2007).

DRAM: este tipo de memoria no está hecha a base de flip-flops como las memorias SRAM, sino, que su base es una matriz de celdas. La memoria DRAM debe refrescarse

o actualizarse paulatinamente (milisegundos) para prevenir que los datos o información se pierdan.

“Los tiempos de acceso a las DRAM se dividen en accesos a filas y accesos a columnas. Las DRAM disponen de un buffer de una fila de bits dentro de la DRAM para los accesos a las columnas” (Jhon& David, 1993, p. 827).

Diferencia entre memoria SRAM Y DRAM

La diferencia entre los dos tipos de memorias volátiles es el número de transistores que necesitan para almacenar un bit.

“DRAM requiere el uso de un transistor para almacenar un bit de datos, mientras que SRAM necesita muchos transistores por cada bit. Esta diferencia hace DRAM más densa y barata, pero también más lenta, que SRAM” (Parhami, 2007, p. 558).

Las memorias no volátiles conservan su contenido, aunque no haya fuente de energía, entre estas tenemos las memorias ROM, PROM, EPROM, EEPROM, memorias Flash, CPLD. Observar Tabla 3.2.

Nombre	Definición	Velocidad	Integración	Precio
MROM	Masked ROM	+	+	-
PROM	Programmable ROM	-	--	+
EPROM	Erasable PROM	-	-	+
EEPROM	Electrically EPROM	-	-	+
NOR	NOR Flash memory	+	+	-
NAND	NAND Flash memory	+	++	--

Tabla 3.2 Diferencias entre memorias de tipo ROM

ROM: es una memoria de tipo semiconductor que tiene como característica particular el estar fabricada solo para ser leídas. “Se programan por el fabricante y generalmente son de dos tipos según que el programa sea adecuado para un solo cliente en particular (CUSTOM) o que sean memorias de uso generalizado; también se llaman memorias nunca inscribibles (WRITE NEVER)” (Santamaría, 1993, p. 322).

PROM: este tipo de memoria es igual a la ROM, la única diferencia es que el contenido de la PROM se puede programar. “La programación de una PROM se realiza al

colocarla en un dispositivo especial y aplicar corrientes para quemar fusibles seleccionados” (Parhami, 2007, p. 558).

EPRM: es aquella memoria que puede ser borrable y programable cuantas veces uno desee. “Usa un transistor en cada celda que actúa como interruptor programable. Los contenidos de una EPRM se pueden borrar al exponer el dispositivo a luz ultravioleta durante algunos minutos” (Parhami, 2007, p. 558).

EEPROM: este tipo de borrado es más conveniente utilizarlo, se debe aplicar un voltaje adecuado en la celda correcta y con un transistor adecuado para hacer posible el borrado eléctrico.

NOR: tecnología Flash de alta velocidad que proporciona capacidades de acceso aleatorio que puede leer y escribir datos en ubicaciones específicas de la memoria sin tener que acceder a la memoria en modo secuencial.

NAND: Se encuentra comúnmente en unidades de disco duro de estado sólido, dispositivos de medios digitales de audio y video, cajas set-top, cámaras digitales, teléfonos celulares y otros dispositivos donde los datos se escriben o leen de manera secuencial. Puede recuperar o escribir datos como paginas sencillas, pero no puede recuperar bytes individuales.

3.4.2 Organización de memoria

En correspondencia con Morris (1982), las memorias semiconductoras cuentan con celdas binarias en donde se almacenará los bits de información que se procesan como un conjunto de palabra, como se muestra en la Figura 3.4. El número de celdas en cada palabra es establecido por la longitud de palabra y cada una contiene una dirección que corresponde a la localidad de memoria en donde fue almacenada dicha palabra.

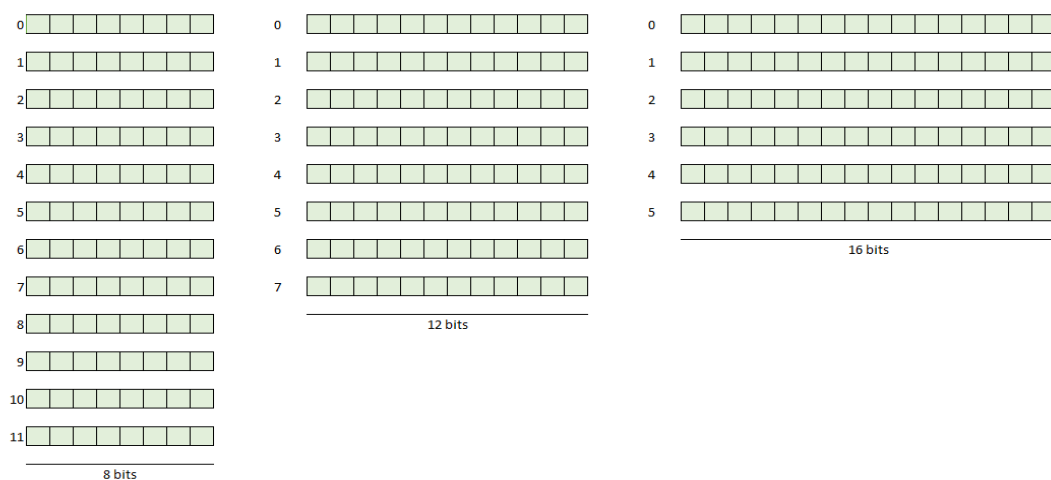


Figura 3.4: Tipos de celdas binarias de almacenamiento

Organizaciones principales

Como lo indican Pardo & Bailón (2006) existen dos tipos de organizaciones principales, son la organización 2D o lineal y la organización 3D o por coincidencia.

- ❖ La organización 2D o lineal: se denomina así porque existen tantos terminales de unión entre el decodificador y las posiciones de memoria como número de estas posee la memoria. Las variables de direccionamiento se decodifican mediante un único decodificador de 2^{n_2} variables de salida, como se indica en la figura 3.5.

Los terminales de entrada y salida de todas las posiciones se conectan entre sí, al igual que la señal que selecciona la escritura o lectura de la memoria. Al aparecer en las entradas de las variables de dirección una determinada combinación binaria, se activa una sola salida del decodificador y las células de la posición conectadas a ella son leídas o escritas según el estado de la señal de control de lectura/escritura.

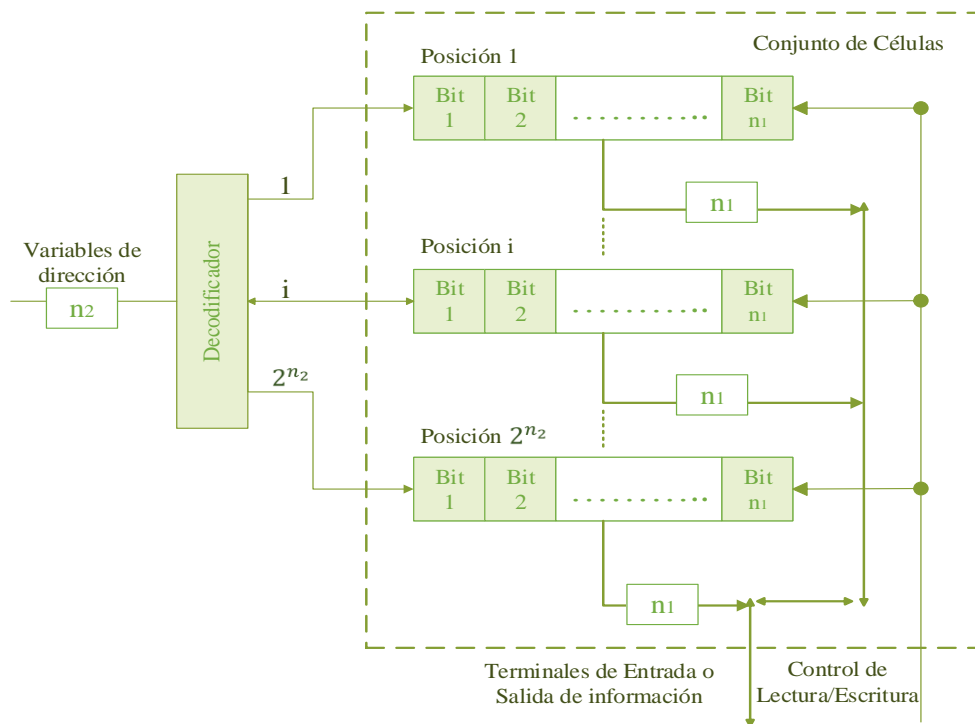


Figura 3.5: Organización 2D de una memoria

- ❖ La organización 3D o por coincidencia: reduce el número de conexiones entre las posiciones de memoria y el exterior, dividiendo las variables de dirección en dos grupos que se decodifican por separado y seleccionando las posiciones mediante dos salidas, una de cada decodificador. Puede demostrarse que el número mínimo de conexiones se obtiene cuando ambos decodificadores son

iguales, es decir, cuando cada uno decodifica la mitad de las variables de dirección.

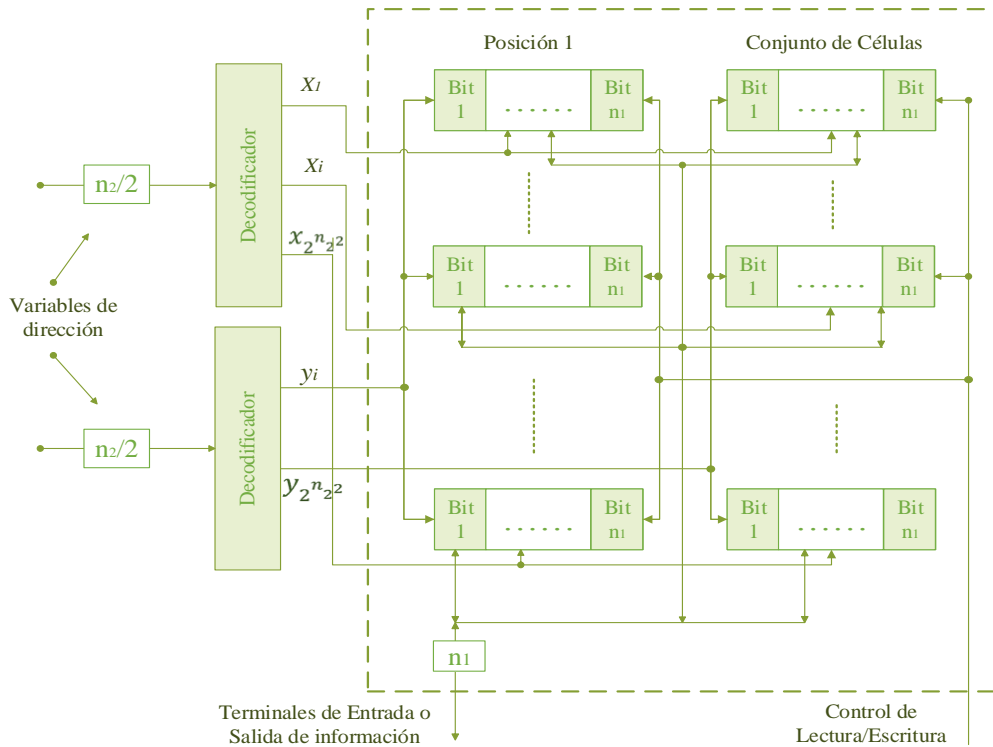


Figura 3.6: Organización 3D de una memoria

3.5 MEMORIA CACHÉ (PRINCIPIOS BÁSICOS)

García (2006) señaló que, la memoria caché es una memoria pequeña y rápida que se interpone entre la CPU y la memoria principal para que el conjunto opere a mayor velocidad. Para mantener en la caché aquellas zonas de la memoria principal con mayor probabilidad de ser referenciadas se usa la propiedad de localidad de referencia. El objetivo de la cache es lograr que la velocidad de la memoria sea lo más rápida posible.

Localidad de referencia: temporal y espacial

Patterson & Hennessy (2000) muestran que la localidad de referencia se puede tomar en dos sentidos: localidad temporal y localidad espacial.

- ❖ La localidad temporal de los programas es la tendencia por volver a utilizar en breve, datos a los que ya se ha accedido. Los datos accedidos más recientemente se mantienen cerca del procesador.
- ❖ La localidad espacial temporal de los programas es la tendencia por referenciar datos que están cerca de otros recientemente accedidos.

Como se observa en la figura 3.7, el bloque será la unidad de intercambio de información entre la memoria principal y la caché, mientras que entre la caché y la CPU, sigue siendo la palabra.

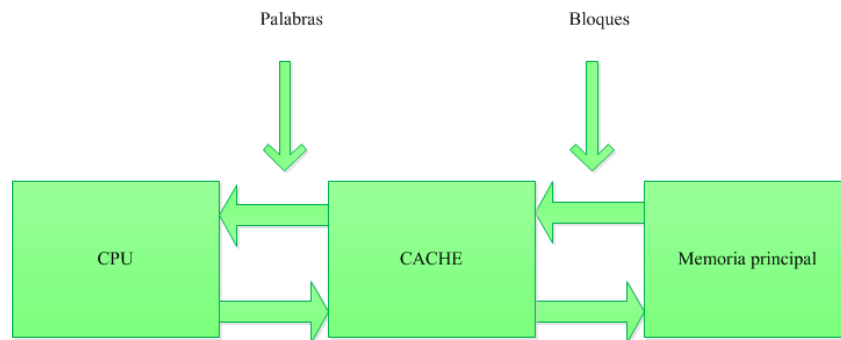


Figura 3.7: División por palabras y bloques

¿Sabía qué?

La memoria caché se encarga de acelerar las lecturas y escrituras que necesita el micro del sistema de memoria para conseguir así que todas tus aplicaciones funcionen más rápido.

El funcionamiento de la memoria caché se resume en la figura 3.8 con el diagrama de flujo en el que se describe el proceso de traducción de la dirección física procedente de la CPU en el dato ubicado en la posición de memoria determinada por aquella dirección.

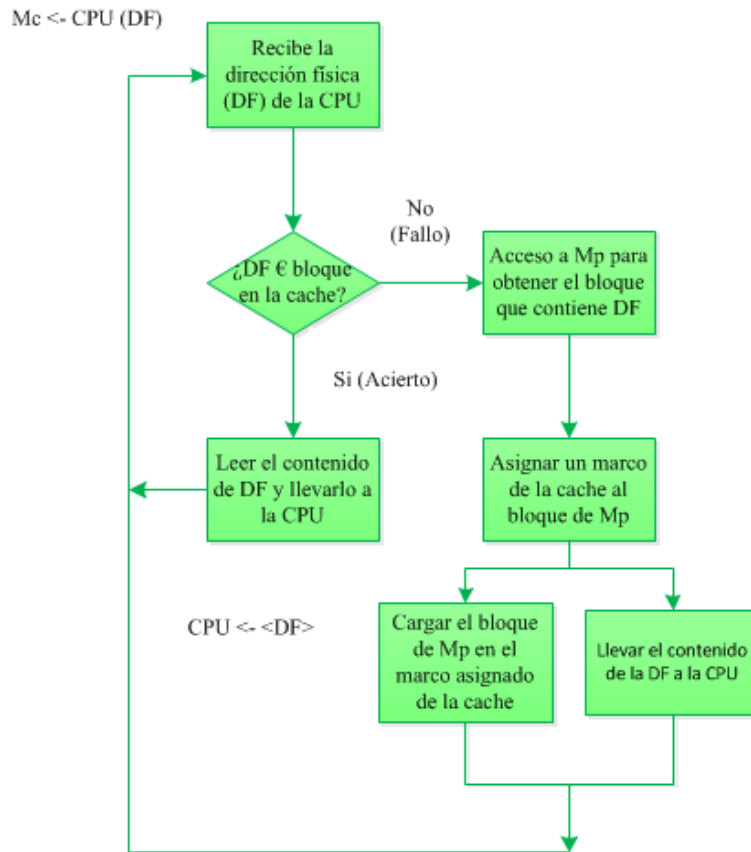


Figura 3.8 Diagrama de flujo con funcionamiento de la memoria caché

ACTIVIDADES

1. Realizar un video grupal, mostrando la evolución de las memorias, emplear realidad aumentada para representar los modelos de las memorias.

Especificaciones:

- ✓ Grupo de 2 personas.
 - ✓ El video debe durar como máximo 3 minutos.
 - ✓ Se calificará la buena presentación y la creatividad.
2. Realizar una síntesis del video “La Evolución de la memoria- Maravillas Modernas” https://www.youtube.com/watch?v=bPxfj5j_UpE

QUIZ

Seleccionar la alternativa correcta.

1. ¿Cuál de las siguientes opciones es una de las características principales de una memoria?
 - a) Localización de memoria
 - b) Memoria interna
 - c) Interrupciones
 - d) Asociativo
2. Mencione los dos tipos de organización de memorias
 - a) 2F y 3F
 - b) 2D y 3D
 - c) 2I y 3I
 - d) 2G y 3G
3. ¿Cuál es la característica principal de la memoria caché?
 - a) Interconexión
 - b) Acceso de datos
 - c) Alta velocidad de acceso
 - d) Interrupciones
4. Los tiempos de acceso a las DRAM se dividen en accesos a:
 - a) Alta velocidad
 - b) Interconexión
 - c) Memoria interna
 - d) Filas y columnas
5. Mencione los dos tipos de localidad por referencia
 - a) Interconexión
 - b) Acceso de datos
 - c) alta velocidad de acceso
 - d) Interrupciones

RESUMEN

Este capítulo cuenta con uno de los componentes más importantes del computador, la memoria. En ella es donde se almacenan todos los datos e información relevante y necesaria para luego poder consultada o usada. Por consiguiente, se encuentran los conceptos básicos sobre sistemas de memoria de computadores, donde se da lugar a las características, localización y capacidad de memoria, métodos de acceso, organización de los datos en una memoria, tiempo de acceso y velocidad. También se da a conocer la jerarquía de las memorias del computador en el cual se encuentran los registros y sus tipos, caché, memoria principal, secundaria y terciaria; en la memoria principal semiconductora se describen cada uno de los tipos de memorias volátiles y no volátiles con sus respectivas características. Por último, se presenta la organización de memorias con sus respectivos tipos, y la memoria caché la cual tiene como objetivo lograr que la velocidad de la memoria sea lo más rápida posible.

CAPÍTULO #4



Perspectiva de alto nivel del funcionamiento y de las interconexiones del computador

CONTENIDO

- Introducción
- Componentes del computador
 - Arquitectura Von Neumann
 - Detalles del computador IAS
- Funcionamiento del computador
 - Ciclos de captación, ejecución e interrupción
 - Funcionamiento de las E/S
 - Diagrama de estado de un ciclo de instrucción
 - Interrupciones
 - Las interrupciones y el ciclo de instrucción
 - Interrupciones múltiples
 - Ejercicio de interrupción múltiple
- Estructura de interconexión
- Interconexiones con buses
 - Estructura del bus
 - Funcionamiento del bus
 - Ranuras de expansión
 - Jerarquía de buses
- Actividades
- Quiz
- Resumen

CAPÍTULO 4

4. Perspectiva de alto nivel del funcionamiento y de las interconexiones del computador

4.1 INTRODUCCIÓN

En este capítulo se abordan los componentes del computador donde se encuentra al procesador. Garcia, Carretero, Garcia, & Exposito (2015) manifiestan que el procesador es el delegado dentro del computador, ejecuta las instrucciones que componen los programas. También se da a conocer la arquitectura de Von Neumann, que según Viso & Peláez (2007) es una organización que consta de una unidad central de procesamiento, constituido por una unidad aritmética lógica, una memoria central, una unidad de control, así como unidades de entrada y salidas.

Por consiguiente, se expone el concepto de interrupción, tal como lo manifiesta Eck (2009). Una interrupción es una señal enviada por otro dispositivo al CPU. Asimismo se presentan los tipos de interrupciones según Mano (1994) quien nos indica la existencia de tres tipos principales de interrupciones que producen una detención en la ejecución normal de un programa: las interrupciones externas, las interrupciones internas y las interrupciones de programa. Seguidamente, encontramos la estructura de interconexión, tomando como referencia a Tanenbaum (2000) que indica que un sistema de computación posee tres componentes principales: la UCP, las memorias (primaria y secundaria) y el equipo de E/S (entrada/salida, Input/Output) que incluye impresoras, escáneres y modem. Por último, se revela la interconexión con buses, lo que permitirá conocer la estructura, funcionamiento, jerarquía de buses y las ranuras de expansión.

4.2 COMPONENTES DEL COMPUTADOR

Un computador es un sistema electrónico capaz de ejecutar instrucciones almacenadas en su memoria. La mayoría de las computadoras utilizan la arquitectura de Von Neumann.

El procesador es el delegado dentro del computador, de ejecutar las instrucciones máquina que componen los programas. El procesador o unidad central de procesamiento (CPU) consta de tres componentes fundamentales: la unidad aritmética lógica (ALU), los registros del computador que sirven como almacenamiento temporal de los datos e instrucciones que residen en la memoria principal del computador, y finalmente, la unidad de control (García, Carretero, García, y Exposito, 2015).

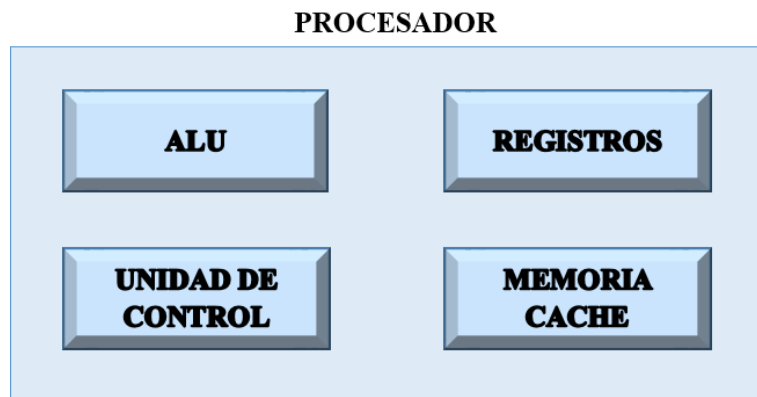


Figura 4.1. Componentes del procesador

4.2.1 Arquitectura Von Neumann

La arquitectura de Von Neumann, es una organización que consta de una unidad central de procesamiento. Está constituido por los siguientes elementos.

- Unidad aritmética lógica (ALU) en la que se ejecutan las operaciones aritméticas y de comparación (lógicas).
- Memoria central que se utiliza para almacenar datos, resultados intermedios y el programa a ejecutarse.
- Unidad de control es el encargado de leer las instrucciones en la memoria principal y luego ejecutarlas.
- Unidades de entrada y salidas sirven para darle a las computadoras los datos y recibir resultados (Viso y Peláez, 2007).

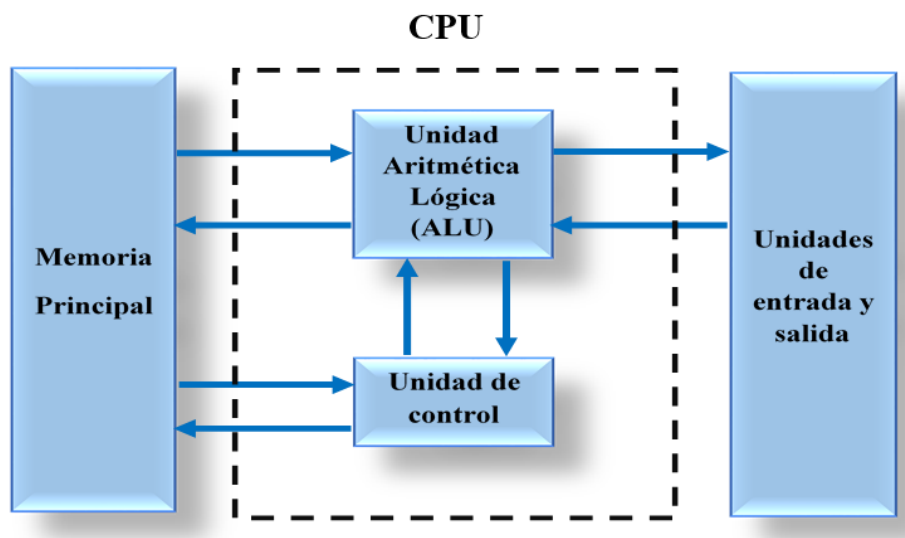


Figura 4.2. Arquitectura Von Neumann

4.2.2 Detalles del computador IAS

Como indican Patterson y Hennessy (2000) algunos detalles del IAS son:

- Construida por Julián Bigelow.
- Tenía un total de 1024 palabras de 40 bits.
- Era 10 veces más rápida que el ENIAC.

Por otro lado, Bermejo (2008) señala también un par de detalles:

- Tardaba 62 micro segundos en realizar una suma y 713 en multiplicar.
- Usaba un formato de complemento a 2, para representar números negativos.

¿Sabía qué?

El IAS Machine fue el primer computador digital construido por el *Institute for Advanced Study* en Princeton, Estados Unidos, y que el diseño del IAS fue editado por John Von Neumann, que en ese entonces, era profesor de Matemáticas, tanto en la Universidad de Princeton, como en el *Institute for Advanced Study*.

4.3 FUNCIONAMIENTO DEL COMPUTADOR

La función básica que realiza un computador es la ejecución de un programa constituido por un conjunto de instrucciones almacenadas en memoria. El procesador es precisamente el que se encarga de ejecutar las instrucciones especificadas en el programa.

Esta sección proporciona una revisión de los aspectos claves en la ejecución de un programa, que en su forma más simple, consta de dos etapas: el procesador lee (capta) la instrucción de memoria, y la ejecuta. La ejecución del programa consiste en la repetición del proceso de captación de instrucción y ejecución de instrucción.

Por otro lado, Beekman (1999) indica que un computador, es una máquina diseñada para aceptar un conjunto de datos de entrada, procesarlos y obtener como resultado un conjunto de datos de salida.

Las computadoras simplemente realizan cuatro funciones:

1. Recibir entradas: aceptan la información del mundo exterior.
2. Procesar información: llevan a cabo operaciones aritméticas o lógicas (toma de decisiones) con la información.
3. Almacenar información: mueven y almacenan información en la memoria del computador.
4. Producir salidas: dan información al mundo exterior.

Con estas funciones los computadores pueden realizar todo lo que hacen.



Figura 4.4. Funciones del computador

4.3.1 Ciclos de captación, ejecución e interrupción

Según Chu (1975) cuando un ordenador de programa almacenado funciona, ejecuta continuamente el ciclo de control. El ciclo de control más simple consta de dos ciclos, un ciclo de captación (o ciclo de instrucción) y un ciclo de ejecución. El CPU ejecuta alternativamente el ciclo de captación y el ciclo de ejecución.

A fin de responder a sucesos imprevisibles, el CPU permite que se interrumpa el ciclo de control, una vez completado el ciclo de ejecución en curso.

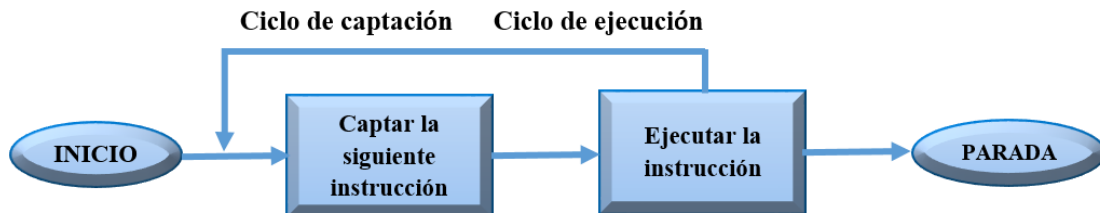


Figura 4.5. Ciclos del computador

En general, las instrucciones captadas pueden ser de cuatro tipos:

- Procesador-memoria: deben transferirse datos desde la CPU a la memoria, o desde la memoria a la CPU.
- Procesador-E/S: deben transferirse datos a/(o desde) el exterior, mediante transferencias entre la CPU y un módulo de E/S.
- Procesamiento de datos: la CPU ha de realizar alguna operación aritmética o lógica con los datos.
- Control: una instrucción puede especificar que la secuencia de ejecución se altere.

4.3.2 Funcionamiento de las E/S.

- Intercambian datos directamente con el procesador.
- Transforman la información externa en señales codificadas, permitiendo su transmisión, detección, interpretación, procesamiento y almacenamiento de manera espontánea.

- El procesador puede comenzar una lectura o escritura en memoria, detallando el curso de una aposición de ella.
- El procesador es capaz de leer o escribir datos de (o en) un módulo de E/S determinado. En algunos casos se permiten intercambios de E/S directamente a memoria, transfiriendo al procesador la autoridad para leer o escribir en memoria a un módulo de E/S, esto recibe el nombre de Acceso directo a memoria DMA (*Direct Memory Access*). Santamaria (1993, p. 129) indica que: “Esto se debe efectuar cuando las necesidades de transferencia sean muy frecuentes o cuando la máxima velocidad de transferencia por programa no sea suficiente para las necesidades del periférico”.

¿Sabía qué?

Para efectuar el acceso directo a memoria debe ser preciso que:

- el microprocesador se inhiba del gobierno de las líneas que serán utilizadas para el control de la transferencia, disponiendo las salidas de la CPU en estado de alta impedancia; y
- exista un hardware externo de control de la transferencia, para lo cual existen circuitos integrados controladores de DMA.

4.3.3 Diagrama de estado de un ciclo e instrucción

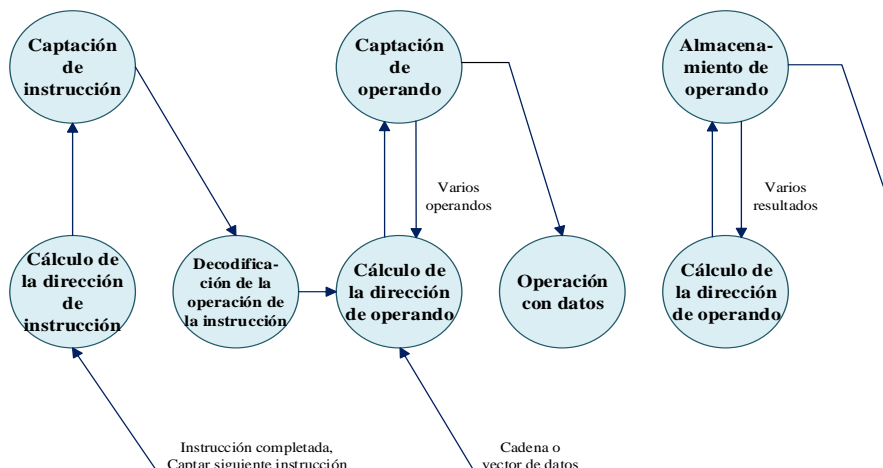


Figura 4.6. Diagrama de estados del ciclo de instrucción

Según Peplow & Shenouda (2010) los estados se pueden describir de la siguiente manera:

- Cálculo de la dirección de la instrucción (IAC, *Instruction Address Calculation*): determina la dirección de la siguiente instrucción a ejecutar. Normalmente, esto

implica añadir un número fijo a la dirección de la instrucción previa. Por ejemplo, si las instrucciones tienen un tamaño de 16 bits y la memoria se organiza en palabras de 16 bits, se suma 1 a la dirección previa. En cambio, si la memoria se organiza en bytes (8 bits) direccionables individualmente, entonces hay que sumar dos (2) a la dirección previa.

- Captación de instrucción (IF, *Instruction Fetch*): el procesador lee las instrucciones de su ubicación en memoria.
- Decodificación de la operación indicada en la instrucción (IOD, *Instruction Operation Decoding*): analiza la instrucción para determinar el tipo de operación que se realizará y los operandos que se utilizarán.
- Cálculo de la dirección del operando (OAC, *Operand Address Calculation*): si la operación implica la referencia a un operando en la memoria o variable a través de E/S, entonces determine la dirección del operando.
- Captación de operando (OF, *Operand Fetch*): recupera el operando de la memoria o se lee desde el dispositivo de E/S.
- Operación con los datos (DO, *Data Operation*): realiza la operación indicada en la instrucción.
- Almacenamiento de operando (OS, *Operand Store*): escribe el resultado en la memoria o fuera de un dispositivo de E/S.

4.3.4 Interrupciones

Una interrupción es una señal enviada por otro dispositivo al CPU. El CPU responde a una señal de interrupción dejando de hacer cualquier cosa que esté haciendo con la finalidad de responder la interrupción. Una vez que ha atendido la interrupción, retorna a lo que estaba haciendo antes de que la interrupción ocurriera (Eck, 2009).

“Los sistemas operativos realizan diversidad de operaciones y están preparados para aceptar gran variedad de interrupciones provenientes de los distintos periféricos” (Pérez & Morera, 2002, p. 228).



¿Sabía qué?

Las interrupciones:

- Mejoran la eficiencia del procesamiento
- Permiten al procesador ejecutar otras instrucciones mientras una operación de E/S está en proceso.

4.3.4.1 Tipos de interrupciones

Según Mano (1994) existen tres tipos principales de interrupciones que producen una detención en la ejecución normal de un programa.

1. Interrupciones externas
2. Interrupciones internas
3. Interrupciones de programa

Las interrupciones externas provienen de dispositivos de entrada y salida, de un dispositivo de temporización, de un circuito que monitorea la fuente de alimentación o de cualquier fuente externa. Las interrupciones internas surgen debido a la utilización ilegal o errónea de una instrucción o datos, las interrupciones internas también se denominan trampas. La interrupción de programa es una instrucción de solicitud especial que se comporta como una interrupción más, que como una solicitud de subrutina.

Interrupciones generadas por programa: son el resultado de una operación indebida por el programa en proceso; por ejemplo, una división por cero. Toda división por cero genera un número infinito de dígitos, lo cual causa un desbordamiento (*overflow*) en el registro de almacenamiento de los resultados (Mesa, 2005).

Interrupciones generadas por reloj: permite que el sistema operativo acceda a ejecutar de forma periódica. De esta manera se evita que un programa monopolice el uso del procesador y se permite que pueda ir alterando dentro del mismo la ejecución de varios programas (Carretero y otros, 2015).

Interrupciones generadas por Hardware: son generadas por dispositivos o tarjetas del computador en respuesta a algún evento, tal como la pulsación de una tecla, el movimiento del ratón, la activación del CD-ROM, la conexión de una impresora en el puerto USB (Mesa, 2005).

Interrupciones generadas por entrada-salida: son originados por los canales para avisar el final de una operación de entrada-salida, o de algún error en la transferencia (Santamaría, 1993).

4.3.5 Las interrupciones y el ciclo de instrucción

Según Pabón (2005, p. 17): “Con las interrupciones, el procesador se puede dedicar a la ejecución de otras tareas mientras una operación de entrada/salida está en proceso. Para dar cabida a las interrupciones, se añade un ciclo de interrupción al ciclo de instrucción”.

Considérese el flujo de control de las figuras 4.7 y 4.8, el programa principal realiza una serie de llamadas a imprimir, interpoladas con el procesamiento. Los segmentos de código 1, 2 y 3 hacen referencia a secuencias de instrucciones que no involucran E/S. Mientras que las llamadas a imprimir involucran: una operación 4, que incorpora la copia de datos hacia un buffer especial y una operación 5, que puede incorporar la verificación que apunte el éxito o fracaso de la operación.

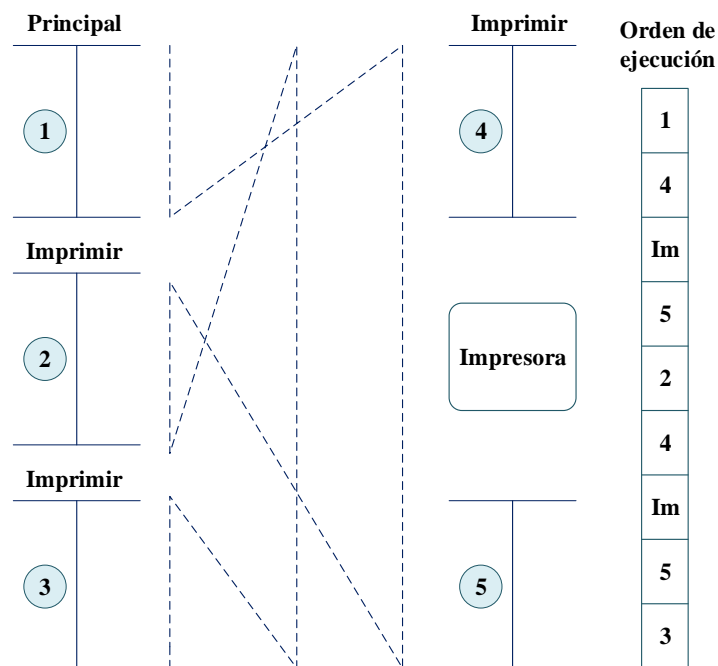


Figura 4.7. Sin interrupciones

Se puede visualizar en la figura 4.7, la orden concreta de E/S, la cual indica que el programa debe esperar que la impresora lleve a cabo su función.

Debido a que generalmente la operación de E/S puede demorar un tiempo aproximadamente grande, el programa principal puede quedar suspendido esperando a que culmine la operación.

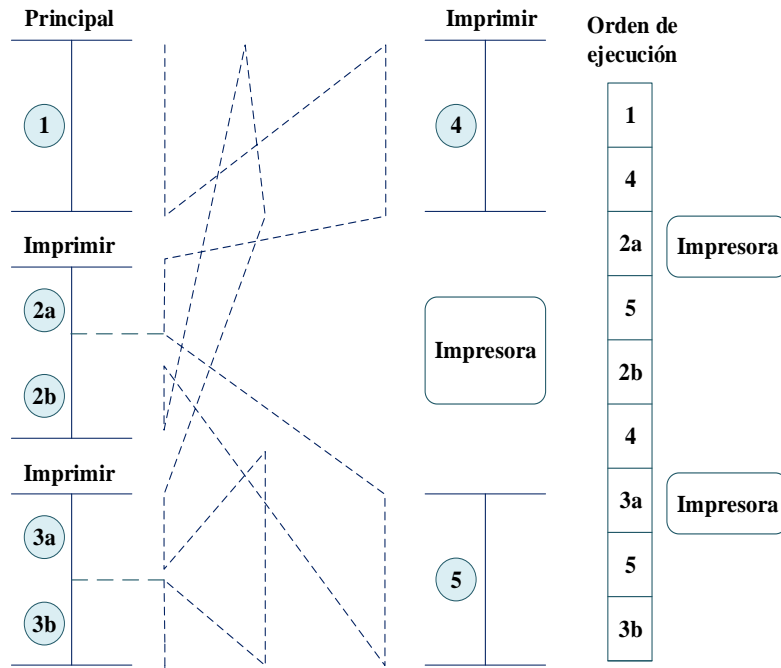


Figura 4.8. Sin interrupciones

Si el sistema manejara interrupciones como se puede visualizar en la figura 4.8, la cual muestra que durante el tiempo que la impresora hace su trabajo, el procesador realiza la operación dos; en el momento en que la impresora finaliza, ocasiona una interrupción al procesador para que “culmine” la ejecución del procedimiento imprimir, específicamente de la operación cinco.

Cuando finaliza la operación 2, se muestra un nuevo llamado a imprimir; cuando empieza nuevamente la impresora, pasa lo mismo y el procesador atiende el programa principal de la operación 3. En este caso el programa nunca tuvo que esperar debido a que el tiempo de retorno solo fue de siete segundos.

Cuando el proceso de la interrupción culmina, la ejecución continúa (Figura 4.9), lo cual hace que el programa de usuario no incluya ningún código especial para propiciar las

interrupciones; el procesador y el sistema operativo son los encargados de interrumpir el programa de usuario y después permitir que continúe en el mismo punto.

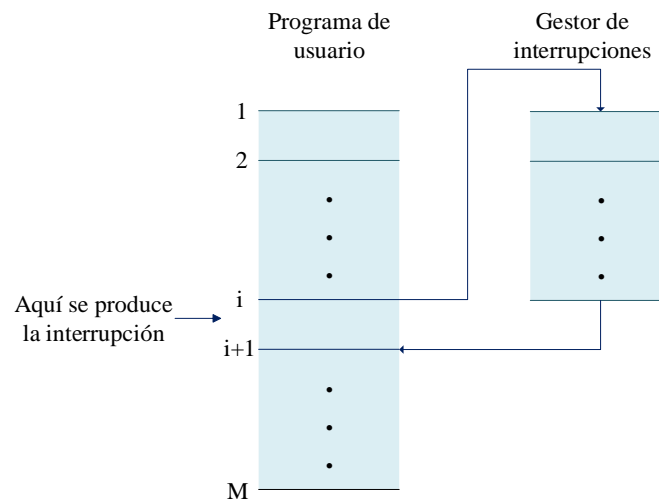


Figura 4.9. Transferencia de control debida a una interrupción

La figura 4.10 expone que una interrupción se solicita activando una señal que llega a la unidad de control. El tratamiento de las interrupciones por parte de la unidad de control obliga a modificar el ciclo de ejecución de instrucciones añadiendo una fase más, denominada ciclo de comprobación de interrupción.

Este ciclo se ejecuta siempre que las interrupciones estén habilitadas cuando termina la ejecución de la instrucción máquina en curso. El objetivo de este ciclo, es comprobar si se ha solicitado una interrupción y en caso afirmativo suspender la ejecución del programa en curso para pasar a ejecutar otro programa distinto denominado rutina de tratamiento de la interrupción que se encarga de atender y tratar la interrupción (Carretero y otros., 2015).

La rutina de tratamiento de la interrupción es considerada parte del sistema operativo, debido a razones de seguridad, para evitar que los programas que ejecuta un usuario puedan perjudicar a los datos o programas de otros usuarios (Silva, 2015).

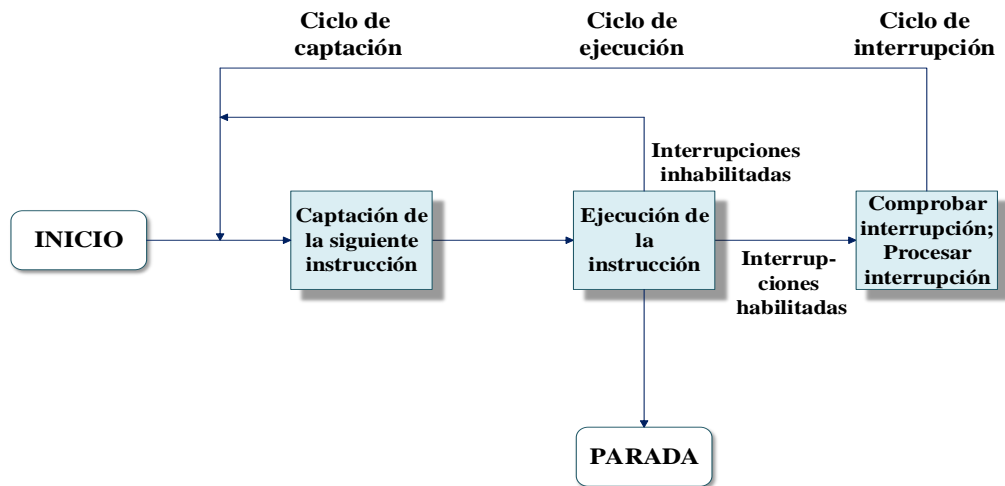


Figura 4.10. Ciclo de instrucción con interrupciones.

4.3.6 Interrupciones múltiples

Existen dos tratamientos para el caso en el cual se presenten interrupciones múltiples. El primero es inhabilitar las interrupciones, ignora las prioridades, es decir, se hace un tratamiento secuencial de esta, una a la vez. El segundo caso es definir prioridades para las interrupciones y permitir que una interrupción de prioridad más alta pueda interrumpir a la rutina de servicio de interrupción de prioridad más baja; se hace un tratamiento anidado de interrupciones (Pabón, 2005).

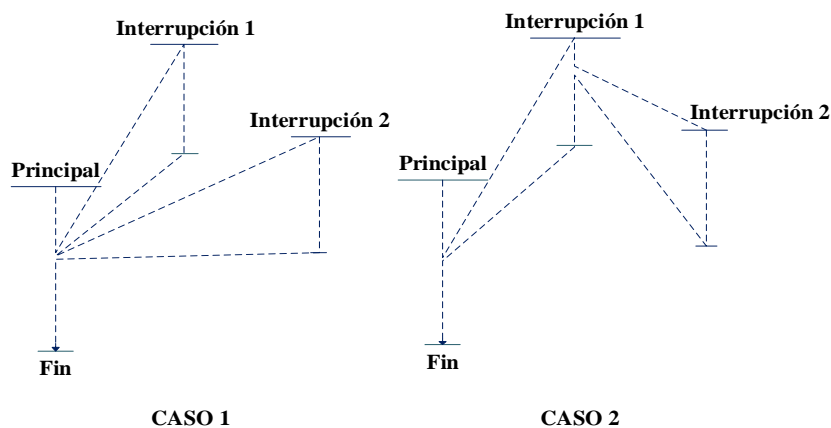


Figura 4.11. Casos de interrupciones múltiples

4.4 ESTRUCTURA DE INTERCONEXIÓN

Tanenbaum (2000) indica que un sistema de computación posee tres componentes principales: la UCP, las memorias (primaria y secundaria) y el equipo de E/S (entrada/salida, Input/Output) que incluye impresoras, escáneres y módem.

¿Sabía qué?

Se puede describir un computador si se conoce:

- 1- La estructura externa de cada componente, es decir, los datos y señales de control que intercambia con otros módulos.
- 2- La estructura de interconexión y las órdenes de control que se necesitan para gestionar su utilización.

La mayoría de los computadores actuales se basan en las ideas que el matemático Von Neumann desarrolló. Lo que se conoce como "Arquitectura de Von Neumann" se fundamenta en tres ideas claves:

- En la memoria del computador se almacenan simultáneamente datos e instrucciones.
- Se puede acceder a la información contenida en la memoria especificando la dirección donde se encuentra almacenada.
- La ejecución de un programa se realiza de forma secuencial pasando de una instrucción a la que le sigue inmediatamente.

El diseño de la estructura de interconexión dependerá de los intercambios que deban producirse entre los módulos. Se tendrá diferentes tipos de conexiones para los diferentes módulos.

- Unidad de Memoria (UM): está encargado de almacenar, de forma temporal, tanto los datos, como las instrucciones.

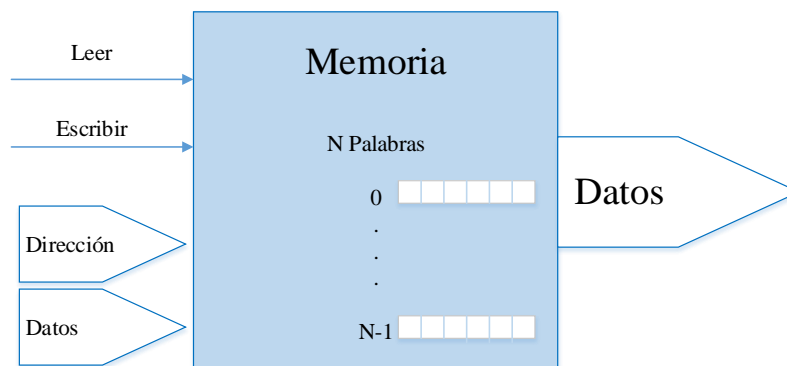


Figura 4.12. Diagrama de interconexión de memoria

Como muestra la Figura 4.12, el módulo de memoria está constituido por N palabras de la misma longitud. A cada palabra se le asigna una única dirección numérica ($0, 1, \dots, N - 1$). Una palabra de datos puede leerse o escribirse en la memoria. El tipo de operación se indica mediante las señales de control *Read* (leer) y *Write* (escribir). La posición de memoria para la operación se especifica mediante una dirección.

- Recibe y envía datos.
- Recibe direcciones.
- Recibe señales de control:
 - ✓ Lectura
 - ✓ Escritura
 - ✓ Reloj o tiempo
- Unidad de entrada/salida (E/S)

Contiene módulos para aceptar tanto datos como instrucciones y sacar los resultados al mundo exterior.

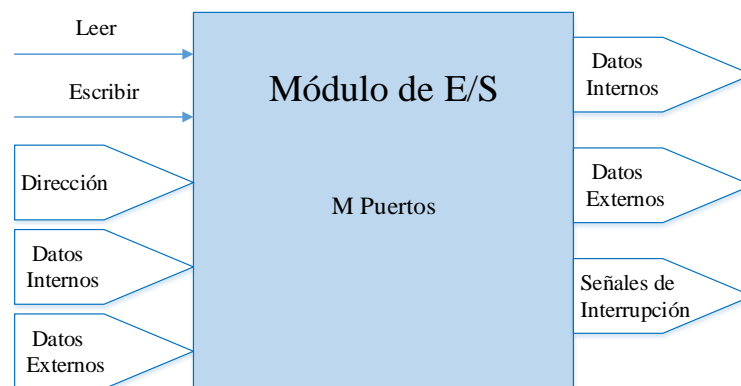


Figura 4.13. Diagrama de interconexión de un Módulo de E/S

Desde un punto de vista interno (al computador). La E/S es funcionalmente similar a la memoria. En la Figura 4.13 se muestra que hay dos tipos de operaciones: leer y escribir. Además, un módulo de E/S puede controlar más de un dispositivo externo. Se refiere a cada una de estas interfaces con un dispositivo externo con el nombre de puerto (*port*), y se le asignará una dirección a cada uno ($0, 1, \dots, M - 1$). Por otra parte, existen líneas externas de datos para la entrada y la salida de datos por un dispositivo externo. Por último, un módulo de E/S puede enviar señales de interrupción al procesado.

- Unidad central de procesos (UCP)

Contiene un intérprete de instrucciones que se denomina Unidad de control (UC) y un módulo de funciones lógicas y aritméticas de propósito general que se conoce como Unidad aritmético lógica (UAL).

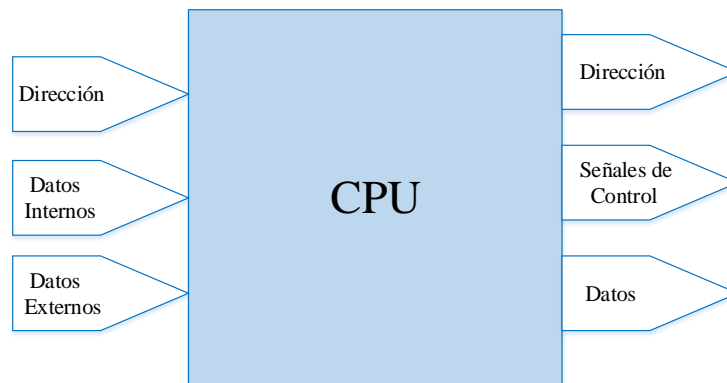


Figura 4.14. Diagrama de interconexión de una UCP

El procesador lee instrucciones y datos, escribe datos una vez los ha procesado y utiliza ciertas señales para controlar el funcionamiento del sistema. También puede recibir señales de interrupción. Tal y como se indicó en la figura 4.14.

Estructura de interconexión

La lista precedente especifica los datos que se intercambian. La estructura de interconexión debe dar cobertura a los siguientes tipos de transferencias.

- Memoria a procesador: el procesador lee una instrucción o un dato desde la memoria.
- Procesador a memoria: el procesador escribe un dato en la memoria.
- E/S a procesador: el procesador lee datos de un dispositivo de E/S a través de un módulo de E/S.
- Procesador a E/S: el procesador envía datos al dispositivo de E/S.
- Memoria a E/S y viceversa: en estos dos casos, un módulo de E/S puede intercambiar datos directamente con la memoria, sin que tengan que pasar a través del procesador, utilizando el acceso directo a memoria (DMA = *Direct Memory Access*).

En su modo de funcionamiento normal es la UCP quien tiene el control del computador y opera intercambiando datos con la memoria. Para hacer esto la UCP dispone de dos registros internos.

- Registro de dirección de memoria (RD): especifica la próxima dirección de memoria de donde se va a leer o donde se va a escribir.

- Registro de datos de memoria (RM): contiene el dato a escribir en la memoria o recibe el dato leído de la memoria.

4.5 INTERCONEXIÓN CON BUSES

En un sistema de computadores, los diversos subsistemas deben tener interfaces entre sí; por ejemplo, la memoria y la CPU necesitan comunicarse, también la CPU y los dispositivos de E/S. Esto, comúnmente, se realiza con un bus.

Hennessy y Patterson (1993) especificaron que el bus sirve como enlace de comunicación compartido entre los subsistemas. Las dos principales ventajas de la organización bus son el bajo coste y la versatilidad. Al definir un sencillo esquema de interconexión, se pueden añadir fácilmente nuevos dispositivos y los periféricos pueden, incluso, compartirse entre sistemas de computadores que utilicen un bus común. El coste es bajo, ya que un simple conjunto de cables es un camino múltiple compartido.

Un bus es un camino de comunicación entre dos o más dispositivos. Una característica clave de un bus es que se trata de un medio de transmisión compartido. Al bus se conectan varios dispositivos, y cualquier señal transmitida por uno de esos dispositivos está disponible para que los otros dispositivos conectados al bus puedan acceder a ella. Si dos dispositivos transmiten durante el mismo periodo de tiempo, sus señales pueden solaparse y distorsionarse. Consiguientemente, solo un dispositivo puede transmitir con éxito en un momento dado.

Usualmente un bus está constituido por varios caminos de comunicación o líneas. Cada línea es capaz de transmitir señales binarias representadas por 1 y por 0. En un intervalo de tiempo, se puede transmitir una secuencia de dígitos binarios a través de una única línea. Se pueden utilizar varias líneas del bus para transmitir dígitos simultáneamente (en paralelo).

Como forma de reafirmación Stallings (2006) indica que el bus que conecta los componentes principales del computador (procesador, memoria y E/S) se denomina Bus del sistema (*System bus*). Las estructuras de interconexión más comunes dentro de un computador están basadas en el uso de uno o más buses del sistema.

¿Sabía qué?



Existen dos tipos de transferencia en los buses:

Serie: El bus solamente es capaz de transferir los datos bit a bit, es decir, el bus tiene un único cable que transmite la información.

Paralelo: El bus permite transferir varios bits simultáneamente, por ejemplo, un dato de 8 bits puede transmitir mediante 8 líneas del bus.

4.5.1 Estructura del bus

El bus del sistema está constituido, usualmente, por entre 50 y 100 líneas. A cada línea se le asigna un significado o una función particular. Aunque existen diseños de buses muy diversos, en todos ellos las líneas se pueden clasificar en tres grupos funcionales: líneas de datos, de direcciones y de control.

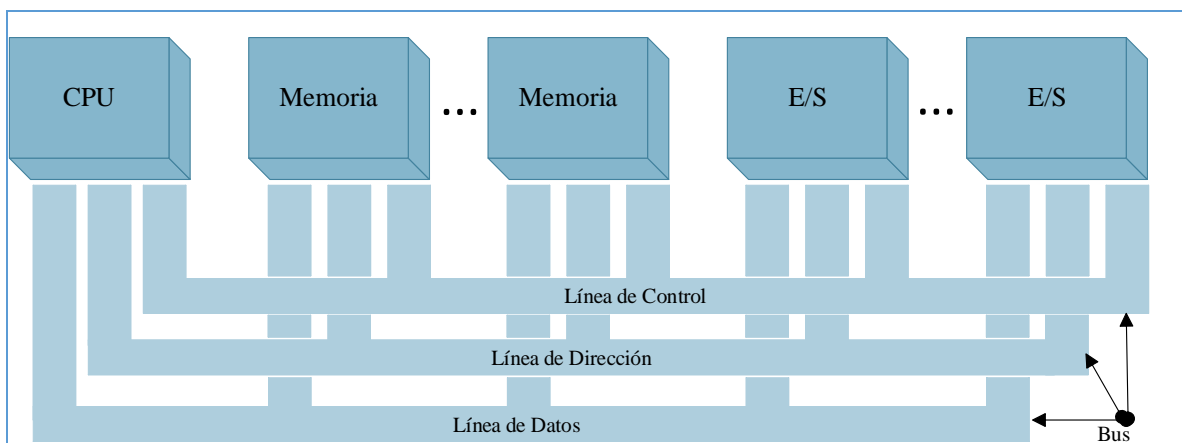


Figura 4.15. Diagrama de Estructura del bus

A cada línea (o conjunto) se le asigna una función en particular. Se pueden clasificar en tres grupos funcionales. Pueden existir además líneas de alimentación para suministrar energía a los módulos conectados al bus.

“Los tipos información que intervienen en un sistema basado en PC son: los datos, las direcciones y las señales de control. El bus de datos es bidireccional, el de direcciones es unidireccional y el de control puede ser de ambas clases en función del tipo de señales que intervengan en el sistema” (Sanchis, 2002, p. 32).

- Bus de datos

Las líneas de datos proporcionan un camino para transmitir datos entre los módulos del sistema. El conjunto constituido por estas líneas se denomina Bus de datos. El Bus de

datos generalmente consta de 8,16, 32 o 64 líneas distintas, cuyo número se conoce como Anchura del bus de datos.

Puesto que cada línea solo puede transportar un bit cada vez, el número de líneas determina cuantos bits se pueden transferir al mismo tiempo. Su anchura es un factor clave para determinar su performance: si es de 8 bits y las instrucciones son de 16 bits entonces el procesador debe acceder dos veces al módulo de memoria por cada instrucción.

- Bus de direcciones

El Bus de dirección se utiliza para designar la fuente o el destino del dato (o la instrucción) situado en el bus de datos. Por ejemplo, si el procesador desea leer una palabra (8, 16 o 32 bits) de datos de la memoria, sitúa la dirección de la palabra deseada en las líneas de direcciones.

Las líneas de direcciones, generalmente, se utilizan también como direccional de los puertos de E/S. Su anchura determina la máxima capacidad de memoria posible del sistema. Ejemplo: en el procesador 8080 su bus era de 16 bits, lo que permitía direccionar hasta 64k ($64 * 103 = 64,000$ posiciones) de memoria.

Se utilizan para designar la fuente o el destino del dato (o la instrucción) situado en el bus de datos. Ejemplo: si el procesador desea leer una palabra (dato o instrucción) situado en la memoria (o en un módulo de E/S) situará la dirección de la palabra en el bus de direcciones.

- Bus de Control

Las líneas de control se utilizan para controlar el acceso y el uso de las líneas de datos y de direcciones. Debido a que estas son compartidas por todos los componentes, debe existir una forma de controlar su uso.

Transmiten tanto órdenes como señales de temporización o sincronización entre los módulos del sistema.

- Las señales de temporización indican la validez de los datos y las direcciones.
- Las señales de órdenes indican la operación a realizar.

Líneas de control típicas

- *Memory write*: dato del bus se escribe en la posición direccionada.
- *Memory read*: dato de la posición direccionada se sitúa en el bus.
- *I/O write*: dato del bus se transfiere al puerto de E/S direccionado.
- *I/O read*: dato del puerto de E/S direccionado se sitúa en el bus.

- *Transfer ACK*: dato aceptado o situado en el bus.
- *Bus request*: indica que un módulo necesita disponer del control del bus.
- *Bus grant*: indica que se cede el control del bus a un módulo que lo había solicitado.
- *Interrupt request*: indica si hay una interrupción pendiente.
- *Interrupt ack*: señala que la interrupción pendiente se ha aceptado.
- *Clock*: sincroniza operaciones.
- *Reset*: coloca los módulos conectados al bus en su estado inicial.

4.5.2. Funcionamiento del bus

La función del bus es la de permitir la conexión lógica entre distintos subsistemas de un sistema digital, enviando datos entre dispositivos de distintos órdenes: desde dentro de los mismos circuitos integrados, hasta equipos digitales completos que forman parte de supercomputadoras.

La mayoría de los buses están basados en conductores metálicos por los cuales se transmiten señales eléctricas que son enviadas y recibidas con la ayuda de integrados que poseen una interfaz del bus dado y se encargan de manejar las señales y entregarlas como datos útiles. Las señales digitales que se transmiten son de datos, de direcciones o señales de control.

Todos los buses de computador tienen funciones especiales como las interrupciones y las DMA que permiten que un dispositivo periférico acceda a una CPU o a la memoria, usando el mínimo de recursos, como lo indica la Figura 4.16.

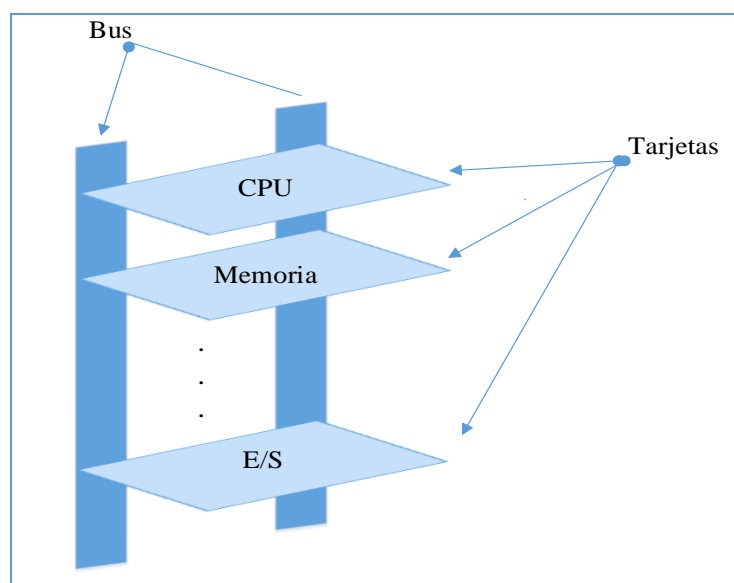


Figura 4.16. Diagrama de funcionamiento del bus

Para enviar un dato:

1. Obtener el uso del bus.
2. Transferir el dato a través del bus.

Para pedir un dato:

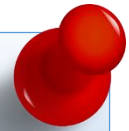
1. Obtener el uso del bus.
2. Transferir la petición al otro módulo mediante las líneas de control y dirección.
3. Esperar a que el segundo módulo envíe el dato.

¿Sabía qué?

Entre los problemas para un bus están:

- A mayor cantidad de dispositivos conectados, mayor retardo de propagación.
- Si el control del bus pasa de un dispositivo a otro, aumentan los retardos de propagación y las prestaciones disminuyen.

Solución: utilizar varios buses organizados jerárquicamente con diferentes capacidades.



4.5.3 Ranuras de expansión

En consideración de Areitio G. y Areitio A. (2009) se tiene en cuenta que, una ranura de expansión es un zócalo de plástico con aspecto lineal, que encontramos en la placa base, donde se insertaran las distintas tarjetas de circuitos que permite incorporar componentes a un PC. Las ranuras de expansión no son más que “puntos singulares” dentro de la placa base, especialmente preparados para la conexión con los buses de la placa base.

Estas tarjetas de expansión, al igual que el resto de los componentes de un ordenador, han sufrido una serie de evoluciones acordes con la necesidad de ofrecer cada vez unas prestaciones más altas.

Si bien es cierto que una de las tarjetas que más ha incrementado sus necesidades en este sentido, han sido las tarjetas gráficas, no solo son estas las que cada vez requieren mayores velocidades de transferencia.

ISA 8 (XT)

En 1981 IBM lanzó la PC XT por el cual se creó el bus ISA de 8 bits, es una de las ranuras más antiguas y trabaja con una velocidad muy inferior a las ranuras modernas, a una frecuencia de 4,77 Mhz como lo indicó Alloza (2009). Funcionaba con los primeros procesadores de Intel 8086 y 8088. Posteriormente, el 8086, amplió su bus de datos a 16

bits y esta ranura fue insuficiente. Los Slots eran unos conectores de borde de tarjeta de 62 contactos (31 por cara) como se puede notar en la figura 4.17.



Figura 4.17. Ranura ISA (8XT-16AT)

ISA 16 (AT)

Alloza (2009) también menciona que con el lanzamiento de la PC AT se realizó la mejora del bus ISA de 8 bit, a una ranura de expansión de 16 bits capaz de ofrecer hasta 16 MB/s de ancho de banda con una frecuencia de 8,33 Mhz. A los slots a diferencias de la XT se le añade un segundo conector de 36 contactos (18 por cara), fijarse en la Figura 4.17.

Los componentes diseñados para la ranura AT eran grandes y fueron de las primeras ranuras en usarse en las PC. Hoy en día es una tecnología obsoleta, por lo cual no se fabrican placas base con ranuras ISA. Estas ranuras se incluyeron hasta los primeros modelos del microprocesador Pentium III.

¿Sabía qué?

A partir de la llegada del inter 80386 el bus ISA se fue quedando obsoleto para requerimientos de ancho de banda del sistema, por lo que se buscaron alternativas y fue reemplazada en el año 2000 por la ranura PCI.

MCA (1987)

Es una arquitectura propietaria de IBM para la serie de computadoras PS/2, desarrolladas en 1987. Ancho en bits de 16 o 32 bits. Velocidad de transferencia de 40MB/s. El gran problema de este bus es que no era compatible con los anteriores y necesitaba de tarjetas de expansión.

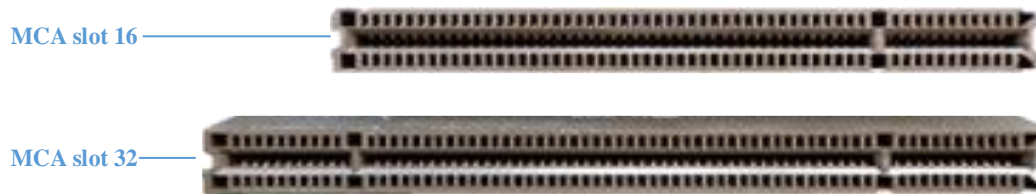


Figura 4.18. Ranura MCA 16-32

EISA

Es una arquitectura de bus para computadoras compatibles con la IBM PC. Tuvo un uso limitado en computadores personales 386 y 486 hasta mediados de los años 1990, cuando fue reemplazado por los buses locales tales como el VESA y el PCI.

EISA



Figura 4.19. Ranura EISA

Con respecto al bus ISA AT, las diferencias más apreciables son:

- Direcciones de memoria de 32 bits para CPU, DMA, y dispositivos de maestro de bus.
- Protocolo de transmisión síncrona para transferencias de alta velocidad.
- Traducción automática de ciclos de bus entre maestros y esclavos ISA y EISA.
- Soporte de controladores de periféricos maestros inteligentes.
- 33 MB/s de velocidad de transferencia para buses maestros y dispositivos DMA.
- Interrupciones compartidas.
- Configuración automática del sistema y las tarjetas de expansión (el conocido P&P).
- Las ranuras EISA tuvieron una vida bastante breve, ya que pronto fueron sustituidos por los nuevos estándares VESA y PCI.1.

VESA (1992)

En 1992 el comité VESA de la empresa NEC crea esta ranura para dar soporte a las nuevas placas de vídeo. Es fácilmente identificable en la placa base debido a que consiste en un ISA con una extensión color marrón, trabaja a 4 bits y con una frecuencia que varía desde 33 a 40 megahercios. Tiene 22,3 centímetros de largo (ISA más la extensión) 1,4 de alto, 1,9 de ancho (ISA) y 0,8 de ancho (extensión).

VESA



Figura 4.20. Ranura VESA

- Su estructura consistía en una extensión del ISA de 16 bits.
- Velocidad de transferencia de 40/64 MB/s.
- Ancho en bit 32/64.

PCI (1991)

Es un bus de expansión que se introdujo en la arquitectura del PC cuando surgió la cuarta generación de procesadores con el 80486. Fue creado por Intel en 1991, según planteó Alloza (2009).

A diferencia de los buses ISA, el bus PCI permite la configuración dinámica de un dispositivo periférico. En el tiempo de arranque del sistema, las tarjetas PCI y el BIOS interactúan y negocian los recursos solicitados por la tarjeta PCI. Esto permite asignación de las IRQ (interrupciones) y direcciones del puerto por medio de un proceso dinámico diferente del bus ISA, donde las IRQ tienen que ser configuradas manualmente usando jumpers externos.

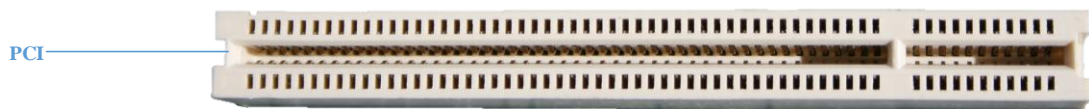


Figura 4.21. Ranura PCI

- Es un bus de comunicaciones de 32 bit.
- Trabaja a 33MHz, para conectar dispositivos periféricos directamente a su placa base.
- La tasa de transferencia hacia y desde la memoria RAM es de 133 Mbits/s.

AMR

Es una ranura para dispositivos de audio (como tarjetas de sonido) o módems lanzada en 1998 y presente en placas de Intel Pentium III, Intel Pentium IV y AMD Athlon. Fue diseñada por Intel como una interfaz con los diversos chipsets para proporcionar funcionalidad analógica de entrada/salida permitiendo que esos componentes fueran reutilizados en placas posteriores sin tener que pasar por un nuevo proceso de certificación de la Comisión Federal de Comunicaciones (con los costes en tiempo y económicos que conlleva).



Figura 4.22. Ranura AMR



¿Sabía qué?

Las AMR tecnológicamente han sido superadas por las tecnologías *Advanced Communications Riser (ACR)*, de VIA y AMD, y *Communication and Networking Riser (CNR)* de Intel, pero en general, todas las tecnologías en placas hijas (*riser card*) como ACR, AMR, y CNR, están hoy obsoletas en favor de los componentes embebidos y los dispositivos USB.

CNR

Es una ranura de expansión en la placa base para dispositivos de comunicaciones como módems o tarjetas de red, es un poco más grande que la ranura audio/módem riser. CNR fue introducida en febrero de 2000 por Intel en sus placas base para procesadores Pentium y se trataba de un diseño propietario por lo que no se extendió más allá de las placas que incluían los chipsets de Intel.



Figura 4.23. Ranura CNR

BUS AGP (1996)

Para Alloza (2009) el bus AGP, es una especificación de Intel aparecida en 1996 para tratar de paliar el cuello de botella que se estaba creando para los gráficos en el bus PCI, debido a que el sistema grafico siempre es el que más recurso necesita en los sistemas multimedia modernos. Es un puerto (puesto que solo se puede conectar un dispositivo, mientras que en el bus se pueden conectar varios), solo tiene un slot para la tarjeta gráfica, en la Figura 4.24 se puede ver los distintos modelos de AGP según su voltaje.

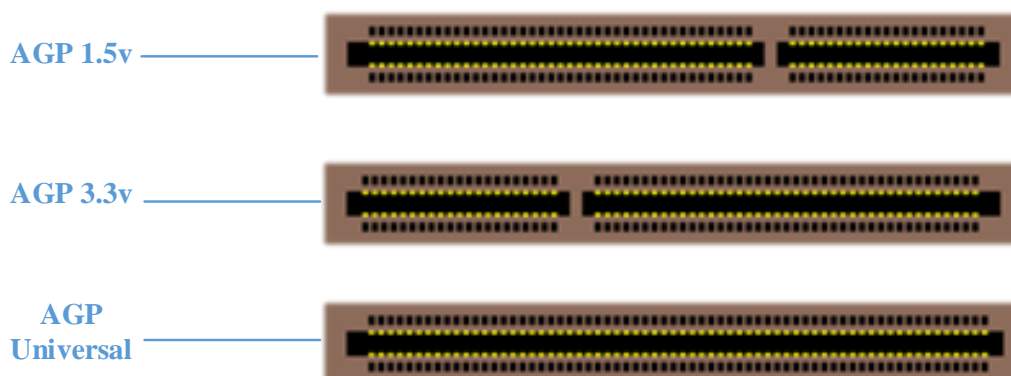


Figura 4.24. Ranura AGP (1.5v-3.3v-Universal)

- Bus que proporciona una conexión entre el adaptador de gráficos y la memoria.
- Número de dispositivos: admite 1 por cada ranura.
- Velocidad de transferencia de hasta 2133 MB/s.

A partir de 2006, el uso del puerto AGP ha ido disminuyendo con la aparición de una nueva evolución conocida como PCI-Express, que proporciona mayores prestaciones en cuanto a frecuencia y ancho de banda. Así, los principales fabricantes de tarjetas gráficas, como ATI y nVIDIA, han ido presentando cada vez menos productos para este puerto.

PCI EXPRESS (2004)

PCI-Express, PCI-E, PCIE o PCIe (suelen utilizar erróneamente PCIX o PCI-X). Sin embargo, PCI-Express no tiene nada que ver con PCI-X que es una evolución de PCI, en la que se consigue aumentar el ancho de banda mediante el incremento de la frecuencia, llegando a ser 32 veces más rápido que el PCI 2.1.

Como en sus otras explicaciones Alloza (2009), también denota que el PCI-Express es un desarrollo del bus PCI, pero basado en un sistema de comunicación serie mucho más rápido. Cada ranura de expansión lleva 1, 2, 4, 8, 16 ó 32 enlaces de datos entre la placa base y las tarjetas conectadas, por esa razón se requerían de más líneas eléctricas ocupando así mucho espacio, y a razón de ellos se comenzaron a utilizar enlaces serie.

El número de enlaces se escribe con una x de prefijo (x1 para un enlace simple y x16 para una tarjeta con dieciséis enlaces). 32 enlaces de 250 MB/s dan el máximo ancho de banda, 8 GB/s (250 MB/s x 32) en cada dirección para PCIE 1.1. En el uso más común (x16) proporcionan un ancho de banda de 4 GB/s (250 MB/s x 16) en cada dirección.

En comparación con otros buses, un enlace simple es aproximadamente el doble de rápido que el PCI normal. Una ranura de cuatro enlaces tiene un ancho de banda comparable a la versión más rápida de PCI-X 1.0, y ocho enlaces tienen un ancho de banda comparable a la versión más rápida de AGP.

No es todavía suficientemente rápido para ser usado como bus de memoria. Esto es una desventaja que no tiene el sistema similar Hyper Transport, que también puede tener este uso. Además, no ofrece la flexibilidad del sistema Infini Band, que tiene rendimiento similar, y además puede ser usado como bus interno/externo.

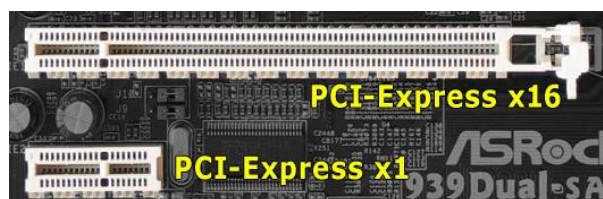


Figura 4.25. Ranura PCI Express

- Tipo de bus serie.

- Ancho en bits de 1 a 32 bits.
- Este bus está estructurado como carriles o líneas punto a punto, cada carril transporta 250 MB/s en cada dirección.
- Velocidad de transferencia.
 - PCI-Ex de un carril 1x (133Mhz), para dispositivos como tarjeta de sonido, de TV, etc.
 - PCI-Ex de 16 carriles 16x (2128Mhz) para las tarjetas gráficas.

¿Sabía qué?

En 2006 las PIC-E fueron percibidas como un estándar de las placas base para PC, especialmente, en tarjetas gráficas. Marcas como ATI Technologies y nVIDIA, entre otras, tienen tarjetas gráficas en PCI-Express permitiendo una mejor resolución.

4.5.4 Jerarquía de buses

Si se conecta un gran número de dispositivos al bus, las prestaciones pueden disminuir. Hay dos causas principales:

- 1) En general, a más dispositivos conectados al bus, mayor es el retardo de propagación. Este retardo determina el tiempo que necesitan los dispositivos para coordinarse en el uso del bus.
- 2) El bus puede convertirse en un cuello de botella a medida que las peticiones de transferencia acumuladas se aproximan a la capacidad del bus. Este problema se puede resolver en alguna medida incrementando la velocidad a la que el bus puede transferir los datos y utilizando buses más anchos.

La mayoría de los computadores utilizan varios buses, normalmente organizados jerárquicamente. Un bus local que conecta el procesador a una memoria caché, el bus de sistema, donde se conectan todos los módulos de memoria principal. Es posible conectar controladores de E/S directamente al bus de sistema. Una solución más eficiente consiste en utilizar uno o más buses de expansión.

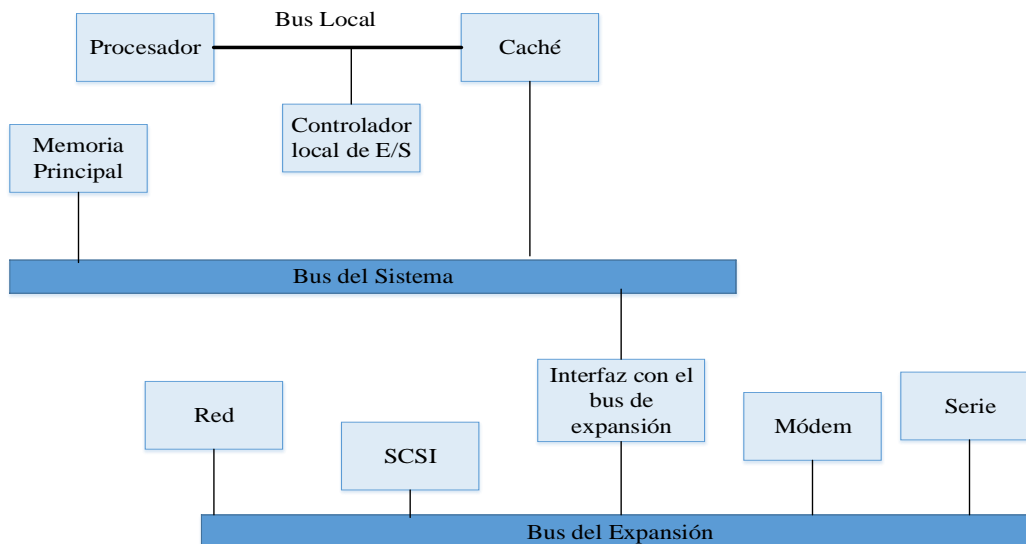


Figura 4.26. Diagrama de arquitectura del bus tradicional

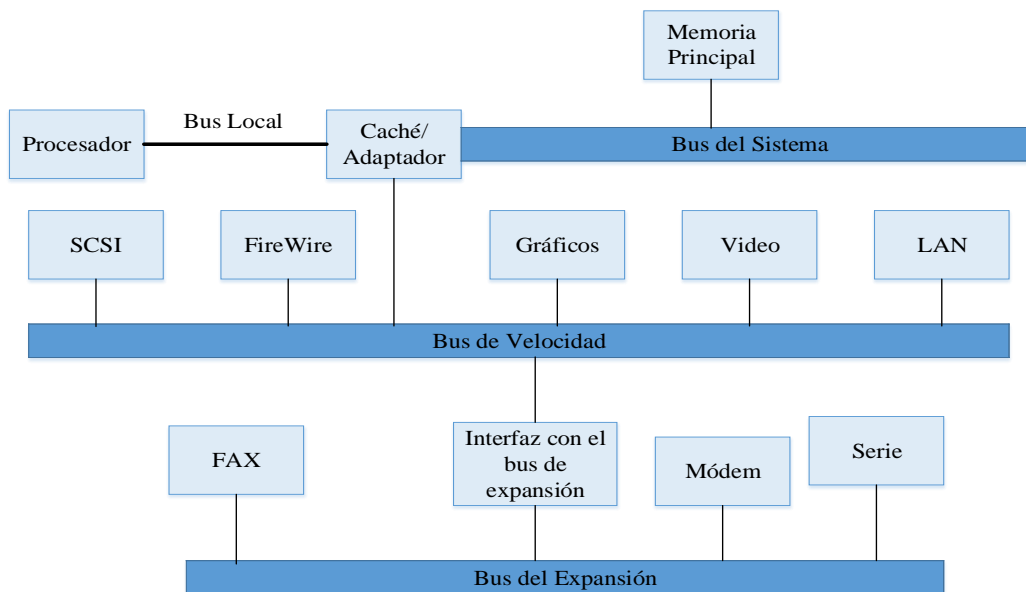


Figura 4.27. Diagrama de arquitectura del bus de altas prestaciones

Jerarquía de buses múltiples

Si se conecta un gran número de dispositivos a un bus, las prestaciones de este pueden disminuir, al aumentar el retardo de propagación debido al tiempo de coordinación de los diferentes dispositivos para el uso del bus y, además, se forma una congestión al estar los dispositivos continuamente esperando que sea su turno para usar el bus común. Se puede intentar controlar este problema aumentando el ancho de banda del bus, pero la solución más efectiva consiste en utilizar varios buses, de diferentes velocidades, y organizarlos de forma jerárquica.

- Buses de tipo 0: los buses de tipo 0 son los buses internos de las pastillas. La utilización de buses internos de gran ancho de palabra unido a la incorporación de memoria caché interna facilita que se puedan conseguir microprocesadores de grandes prestaciones.
- Buses de tipo 1: el bus de tipo 1 es el bus de interconexión de componentes de una placa o circuito impreso.
- Buses de tipo 2: estos buses sirven para interconectar las distintas placas de un módulo, formando lo que se llama el panel posterior. La práctica totalidad de los computadores actuales se componen de un solo módulo, por lo que no existe bus de nivel 3 y este bus se convierte en el bus del sistema.
- Buses de tipo 3 o bus del sistema: permite interconectar diversos módulos del computador. Hoy en día hay muy pocos sistemas que contengan varios módulos. Por lo que generalmente coinciden los buses de nivel 2 y 3. La gran diferencia entre los tipos 2 y 3 es la distancia que debe tener el bus, que puede llegar a los 10m en el tipo 3. Ello obliga a tratar este bus como una línea de transmisión. Además, es muy frecuente que el bus de tipo 3 exija unos repetidores o buffers, para pasar de un panel posterior a otro.
- Buses de tipo 4: Lo forman los buses paralelos para conexión de periféricos. En realidad, se pueden considerar 4 situaciones que a veces se pueden dar simultáneamente en el mismo computador. En la primera, los controladores de los periféricos se conectan directamente al bus del sistema (bus tipo 2 ó 3).

ACTIVIDADES

1. Realizar las distintas diagramaciones de las conexiones de los buses e indicar las diferencias entre cada una de ellas.
2. Realizar una presentación en realidad aumentada de la evolución e historia de las ranuras.

QUIZ

Seleccionar la alternativa correcta.

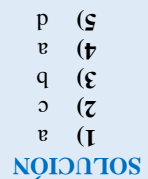
1. ¿Qué es el bus de tipo 1?
 - a) Es el bus de interconexión de componentes de una placa o circuito impreso.
 - b) Es el que sirve para interconectar las distintas placas de un módulo.
 - c) Son los buses internos de las pastillas.
 - d) Es el que permite interconectar diversos módulos del computador.

2. ¿Qué significa ALU?
 - a) Unidad alterna logística
 - b) Unidad alternativa de lazos
 - c) Unidad aritmética lógica
 - d) Unidad algorítmica logística

3. ¿Quién sustituyó al bus ISA?
 - a) inter 80485
 - b) inter 80386
 - c) inter 81389
 - d) inter 81346

4. ¿Cuáles son los dos tipos de casos de interrupciones múltiples?
 - a) Inhabilitar las interrupciones y definir prioridades
 - b) Inhabilitar prioridades y definir interrupciones
 - c) Ignorar prioridades y habilitar interrupciones
 - d) Ignorar interrupciones y habilitar prioridades

5. ¿En qué año se creó la ranura VESA?
 - a) 1995
 - b) 1990
 - c) 1994
 - d) 1992



RESUMEN

En este capítulo se presentaron los componentes del computador, la arquitectura de Von Neumann y los componentes de la Unidad central de procesamiento, así como las jerarquías de la memoria de un computador y su composición que sirve como almacén de las instrucciones y datos que constituyen los programas; el respectivo funcionamiento del computador; los ciclos de captación, ejecución e interrupción en donde encontramos cada una de sus especificaciones, los tipos de interrupciones con sus definiciones y el ciclo de instrucción.

Por lo consiguiente, se tiene la estructura de interconexión y los tipos de transferencias, el sistema de computación y sus componentes principales: UPC, memorias y el equipo de E/S, definición de interconexión, estructura y funcionamiento del bus. Por último, se mencionan las ranuras de expansión con sus respectivas características.

CAPÍTULO #5



Sistemas de numeraciones: conversiones y operaciones

CONTENIDO

- Introducción
- Sistemas de numeración
- Métodos de conversión de base
- Operaciones con sistemas de numeración
- Actividades
- Quiz
- Bibliografía

CAPÍTULO 5

5 Sistemas de numeración: conversiones y operaciones

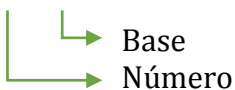
5.1 INTRODUCCIÓN

Los sistemas electrónicos digitales realizan operaciones con variables discretas que constituyen números o caracteres alfabéticos, tanto si se utilizan en procesos de datos en el caso de la informática, transmisión de información como en la Comunicación de datos o telemática; o en sistemas de control para el área de Electrónica Industrial. Los números pueden representarse en diversos sistemas de numeración, que se diferencian por su base. Para Mándalo (1998) la base de un sistema de numeración es el número de símbolos distintos utilizado para la representación de las cantidades en el mismo. El sistema de numeración utilizado en la vida cotidiana es de base 10, y existen 10 símbolos distintos, del 0 al 9.

5.2 SISTEMA DE NUMERACIÓN

Es un conjunto ordenado de números, símbolos llamados dígitos con leyes definidas para suma, resta y multiplicación. Para Lara y Tuñón (1866, p.7) el sistema de numeración es un “Conjunto de leyes, palabras y signos destinados a la enunciación y representación de los números”.

Con un enfoque similar Mándalo (1998) menciona, que los números pueden representarse en diversos sistemas de numeración, que se diferencian por su base. El sistema de numeración utilizado en la vida cotidiana es de base 10, el cual existen 10 símbolos distintos, del 0 al 9.

$$(N)_r = (\textit{Parte Entera}, \textit{Parte Fraccionaria})$$


Número: es la colección de varias unidades de la misma especie. Los números se forman por la agregación sucesiva de una unidad a otra. De que los números sean infinitos, ha nacido la necesidad de nombrarlos y escribirlos con un corto número de palabras o signos, de ahí nació lo que es la numeración (Lara & Tuñón, 1866).

Base: para Mándalo (1998) la base de un sistema de numeración es el número de símbolos distintos utilizado para la representación de las cantidades en el mismo. A su vez, Lara y Tuñón (1866) detallan que se llama base de un sistema de numeración al número de caracteres que se emplea, o también se define como el número que expresa

cuantas unidades de un orden se necesitan para formar el inmediato superior, como en el caso del 0 al 10, al pasar 10 dígitos, el inmediato superior que sigue del 9 es la repetición de la serie (00) → (10) el inmediato superior de 0 pasa a sumar 1.

Conviene recordar lo que dispuso Franco (2008) que los sistemas de numeración de estas civilizaciones no se basaban en el número 10, como hoy día, sino en otros números, tales como el 3, 4 ó 5, o números mayores como el 12 (sistema duodecimal de los romanos) o el 60 (sistema sexagesimal de los babilónicos). Incluso, algunas tribus en la antigüedad utilizaron un sistema muy simple, el binario.

5.3 MÉTODOS DE CONVERSIÓN DE BASE

$$N_{(x)} \rightarrow N_{(y)}$$

- Métodos por sustitución

Para este método se reemplaza directamente de base x a una en base y .

$$(1010)_2 = (10)_{10}$$

- Métodos de multiplicación y división sucesiva

-método de divisiones sucesivas: se divide el valor $N_{(x)}$ para la base y hasta que el residuo del $N_{(x)}$ sea menor que la base a la que se divide, al final la respuesta se dará desde el último valor hasta el primer valor encontrado.

-método de multiplicaciones sucesivas: se multiplica cada uno de los términos del valor $N_{(x)}$ para la base (y) elevada a un índice definido como se muestra a continuación en la figura 5.1.

(Parte Entera , Parte Fraccionaria)

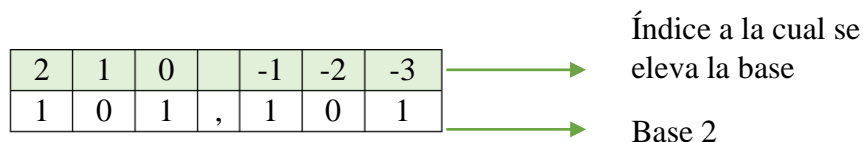


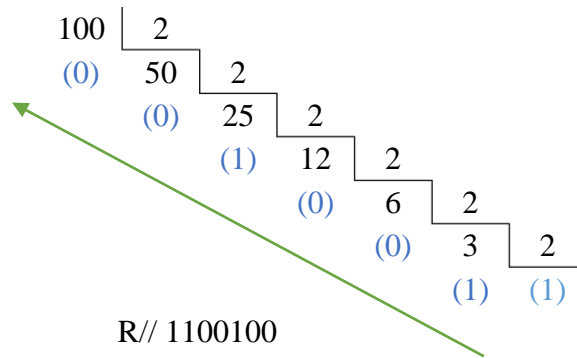
Figura 5.1. Colocación de un índice con parte entera y fraccionaria

Cada uno de estos métodos se va a explicar de manera explícita más adelante en las conversiones a continuación.

5.3.1 Decimal a binario

El sistema de numeración más utilizado en la realización de los sistemas digitales es el de base 2, o binario, en el cual existen solamente dos símbolos que son el 0 y el 1, estos a su vez reciben el nombre de bit que es la unidad mínima de expresión, según lo definió Mándalo (1998).

Para este caso se utilizará el método de divisiones sucesivas donde se divide el valor decimal para la base, en este caso base 2 hasta que el residuo sea 0 o 1, al final la respuesta vendrá dada desde el último valor hasta el primer valor encontrado de los residuos.



¿Qué sucede si se trata de un valor decimal fraccionario?

- 1) La parte entera se divide sucesivamente como en el ejemplo anterior hasta que el residuo sea 0 o 1.
- 2) La parte fraccionaria se multiplica por 2 repetidamente hasta que los dos números después del punto sean 0 o hasta que se llegue a un error de 5%.

Para tener una idea clara del momento en que llega a su fin se muestra lo siguiente:

12.001= fin de las sucesiones

12.101=se debe continuar

12.03= es menor a 0.05 (5%), por lo tanto las sucesiones concluyen en este punto.

Entonces, se coloca como respuesta la parte entera desde arriba hacia abajo sin olvidar que esto irá después del punto.

Ejemplo

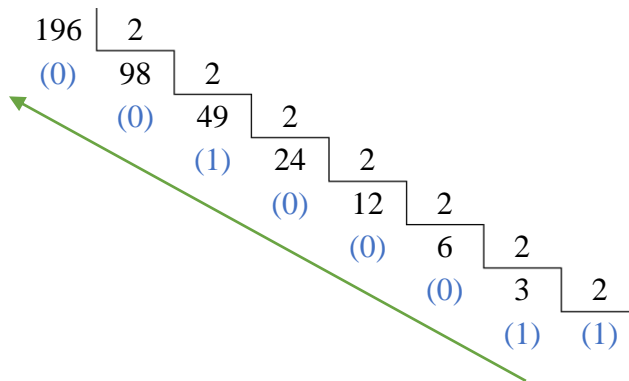
$$(0.198)_{10} = (0.00110010101100)_2$$

0.198 * 2 =	0.396	↓
0.396 * 2 =	0.792	
0.792 * 2 =	1.584	
0.584 * 2 =	1.168	
0.168 * 2 =	0.336	
0.336 * 2 =	0.672	
0.672 * 2 =	1.344	
0.344 * 2 =	0.688	
0.688 * 2 =	1.376	
0.376 * 2 =	0.752	
0.752 * 2 =	1.504	
0.504 * 2 =	1.008	
0.008 * 2 =	0.016	
0.016 * 2 =	0.032	

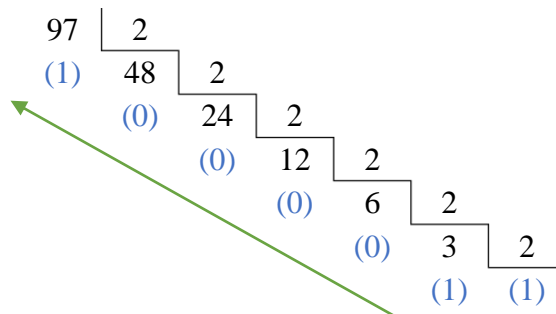
EJERCICIOS DE COMPLEMENTACIÓN

- Conversiones de parte entera

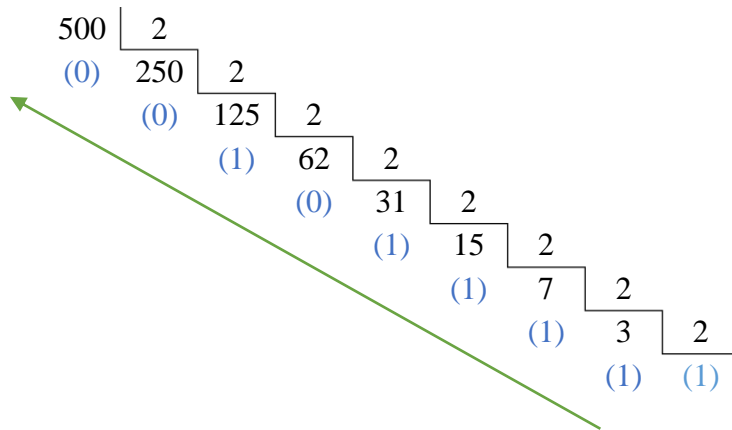
$(196)_{10} = 11000100_2$



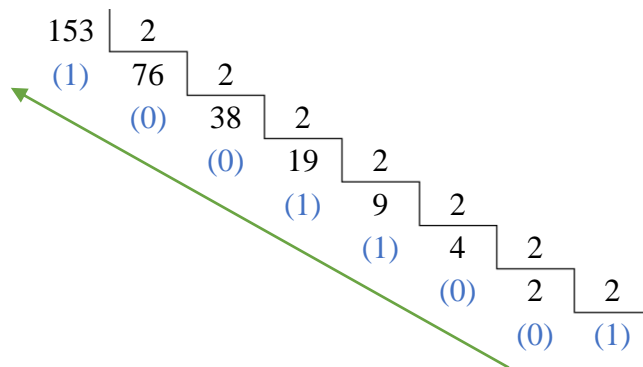
$(97)_{10} = 1100001_2$



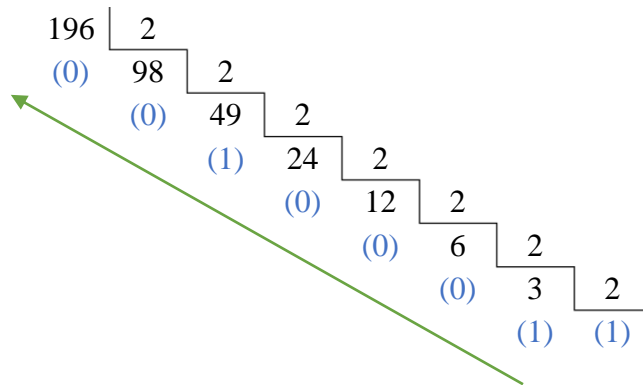
$(500)_{10} = 111110100_2$



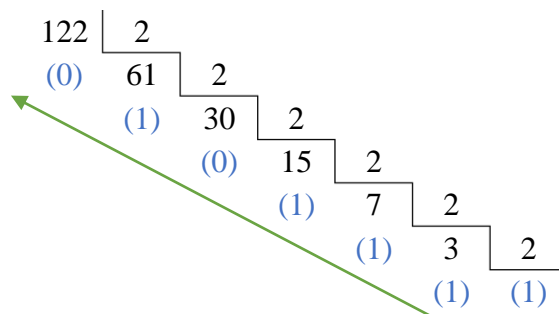
$(153)_{10} = 10011001_2$



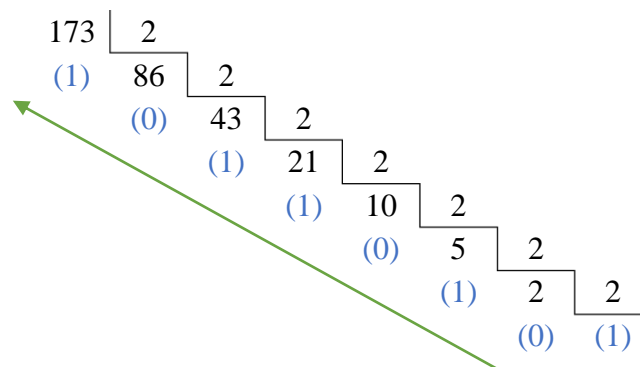
$(196)_{10} = 11000100_2$



$(122)_{10} = 1111010_2$



$$(173)_{10} = 10101101_2$$



- Conversiones de parte decimal

$$(0.875)_{10} = 0.1110_2$$

$$\begin{aligned} 0.875 * 2 &= 1.75 \\ 0.75 * 2 &= 1.50 \\ 0.50 * 2 &= 1.00 \\ 0.0 * 2 &= 0.00 \end{aligned}$$



$$(0.125)_{10} = (0.0010)_2$$

$$\begin{aligned} 0.125 * 2 &= 0.25 \\ 0.25 * 2 &= 0.50 \\ 0.50 * 2 &= 1.00 \\ 0.0 * 2 &= 0.00 \end{aligned}$$



$$(0.782)_{10} = 0.110010_2$$

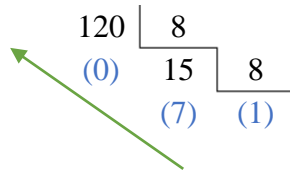
$$\begin{aligned} 0.782 * 2 &= 1.564 \\ 0.564 * 2 &= 1.128 \\ 0.128 * 2 &= 0.256 \\ 0.256 * 2 &= 0.512 \\ 0.512 * 2 &= 1.024 \\ 0.024 * 2 &= 0.048 \end{aligned}$$



5.3.2 Decimal a octal

La base de un sistema de números es igual al número de dígitos que se utilizan en el sistema. Por esas razones, Malvino y Leach (1988) mencionan que el sistema de números octales tiene base 8 a razón de que acepta dígitos del 0 al 7. Para la conversión decimal – octal, se utiliza el método octal de divisiones sucesivas, análogo al binario. En lugar de dividir para 2 (base de los números binarios), se divide para 8 (base de

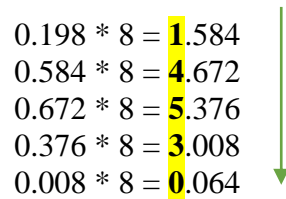
números octales), el residuo obvio que sea menor a 8 en orden inverso forma el número octal.



Para una cantidad fraccionaria se multiplica para 8 constantemente hasta que el resultado de la multiplicación sea un número entero o hasta llegar a un error de 5%.

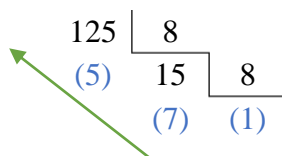
La respuesta se da de arriba hacia abajo.

$$(0.198)_{10} = (0.1453)_8$$

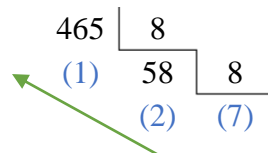


EJERCICIOS DE COMPLEMENTACION

$$(125)_{10} = (175)_8$$



$$(465)_{10} = (721)_8$$



- Comprobar si las conversiones hechas a continuación se encuentran bien realizadas:

$$(11)_{10} = (13)_8$$

$$(21)_{10} = (25)_8$$

$$(575)_{10} = (1077)_8$$

$$(7)_{10} = (7)_{10}$$

$$(49)_{10} = (64)_8$$

$$(9)_{10} = (11)_8$$

$$(3)_{10} = (3)_8$$

$$(161)_{10} = (241)_8$$

5.3.3 Decimal a hexadecimal

El sistema de numeración hexadecimal, para Mándalo (1998), es el de base 16, es decir, para la representación de las cantidades utiliza 16 símbolos diferentes que son los dígitos del 0 al 9 y las letras del alfabeto de la A a la F. Se puede ver a continuación en la Tabla 5.1 una mejor explicación de lo dicho.

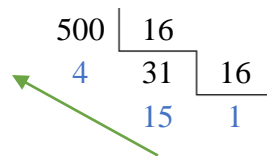
Decimal	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Hexadecimal	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F

Tabla 5.1. Decimal – Hexadecimal

De forma análoga como se dijo anteriormente, se divide la cantidad dada para 16 sucesivamente hasta que esto ya no sea posible (residuo menor a 16).

Ejemplo:

$$(500)_{10} = (1F4)_{16}$$

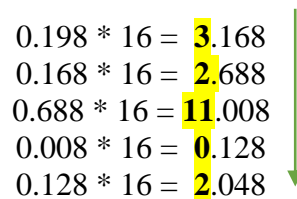


Nota: 15 es igual a F

En una cantidad fraccionaria se multiplica para 16 sucesivamente hasta que el resultado de la multiplicación sea un número entero o hasta llegar a un error de 5%. La lectura es desde la parte superior.

Ejemplo:

$$(0.198)_{10} = (0.32B02)_{16}$$



Nota: 11 es igual a B

EJERCICIOS DE COMPLEMENTACION

$$(1869)_{10} = (74D)_{16}$$

$$\begin{array}{r|l}
 1869 & 16 \\
 \hline
 13 & 117 \\
 & \hline
 & 4 \quad 1 \\
 \hline
 \end{array}$$

$$(500)_{10} = (1F4)_{16}$$

$$\begin{array}{r|l}
 500 & 16 \\
 \hline
 4 & 31 \\
 & \hline
 & 15 \quad 1 \\
 \hline
 \end{array}$$

$$(256)_{10} = (100)_{16}$$

$$\begin{array}{r|l}
 256 & 16 \\
 \hline
 0 & 16 \\
 & \hline
 & 0 \quad 1 \\
 \hline
 \end{array}$$

$$(394)_{10} = (18A)_{16}$$

$$\begin{array}{r|l}
 394 & 16 \\
 \hline
 10 & 24 \\
 & \hline
 & 8 \quad 1 \\
 \hline
 \end{array}$$

$$(483)_{10} = (1E3)_{16}$$

$$\begin{array}{r|l}
 483 & 16 \\
 \hline
 3 & 30 \\
 & \hline
 & 14 \quad 1 \\
 \hline
 \end{array}$$

$$(352)_{10} = (160)_{16}$$

$$\begin{array}{r|l}
 352 & 16 \\
 \hline
 0 & 22 \\
 & \hline
 & 6 \quad 1 \\
 \hline
 \end{array}$$

5.3.4 Binario a decimal

Para Franco (2008) es muy importante resaltar que los dos dígitos (0 y 1) tienen distinto valor, dependiendo de la posición ocupada que viene determinada por una potencia de base dos. Se pone de manifiesto que tal y como ocurre en el sistema decimal, la base de la potencia coincide con la cantidad de dígitos utilizados para representar los números. Un buen recurso consiste en presentar ejemplos de la formación de números en el sistema decimal, mostrando el significado de la unidad, decena, centena, entre otros, y

luego repetir el procedimiento, pero en el sistema binario. En la tabla 5.2 resulta interesante para conocer en base 10 el valor posicional del sistema de base 2.

<i>Notación exponencial</i>	2^{10}	2^9	2^8	2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0
<i>Resultado numérico</i>	1024	512	256	128	64	32	16	8	4	2	1

Tabla 5.2. Exponenciación de base 2

Para esta conversión se utilizará el método de multiplicaciones sucesivas, por ende, a cada dato binario se le colocará un índice que irá desde el 0 e irá aumentando.

Ej.

Considere $(10001)_2$

Se coloca el índice como en la figura 5.2.

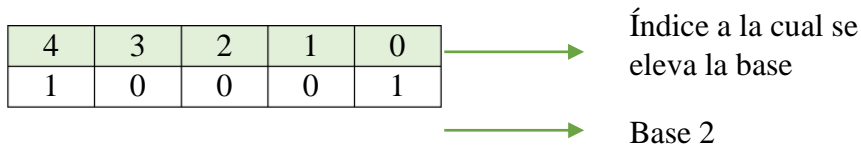


Figura 5.2. Colocación de un índice

Cada número binario se multiplicará por su base (2) elevado a su índice, posteriormente se sumarán los resultados.

$$\begin{aligned}
 &= 1 \cdot 2^4 + 0 \cdot 2^3 + 0 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0 \\
 &= 16 + 1
 \end{aligned}$$

La respuesta es: $= (17)_{10}$

EJERCICIOS DE COMPLEMENTACIÓN

$$(1110)_2 = (14)_{10}$$

$$\begin{aligned}
 &= 1 \cdot 2^3 + 1 \cdot 2^2 + 1 \cdot 2^1 + 0 \cdot 2^0 \\
 &= 8 + 4 + 2 \\
 &= (14)_{10}
 \end{aligned}$$

$$(1000000000)_2 = (1024)_{10}$$

$$\begin{aligned}
 &= 1 \cdot 2^{10} + 0 \cdot 2^9 + 0 \cdot 2^8 + 0 \cdot 2^7 + 0 \cdot 2^6 + 0 \cdot 2^5 + 0 \cdot 2^4 + 0 \cdot 2^3 + 0 \cdot 2^2 + 0 \cdot 2^1 + 0 \cdot 2^0 \\
 &= (1024)_{10}
 \end{aligned}$$

Entonces: $(011111)_2 = (37)_8$

5.3.6 Hexadecimal a binario

En la conversión hexadecimal a binario se puede especificar de dos formas, ya sea por el método de divisiones sucesivas, o bien por el método de sustitución directa.

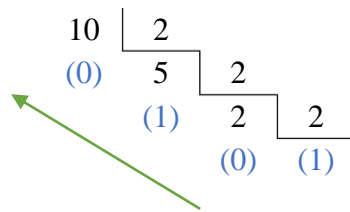
Al igual que el sistema de numeración octal, Tocci y Widmer (2003) define que, el sistema de numeración hexadecimal se usa principalmente como un método “taquígrafo” para representar números binarios. Es una tarea relativamente simple convertir un número hexadecimal a binario. En la conversión se denota el método de sustitución directa, puesto que a cada dígito hexadecimal se convierte a su equivalente binario de cuatro dígitos como se demuestra a continuación.

Convertir $(A4F2)_{16}$ a Binario

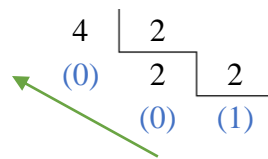
Cada uno de los dígitos se lo convertirá individualmente por el método de divisiones sucesivas:

Nota: F es igual a 15

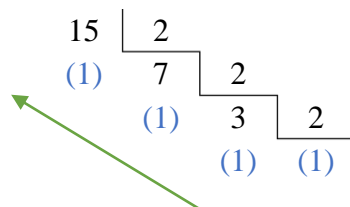
A= 1010



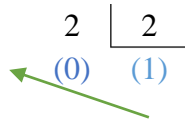
4= 0110



F= 1111



2= 0010



Respuesta

$$\mathbf{A4F2}_{(16)} = (1010\ 0100\ 1111\ 0010)_2$$

También se puede utilizar una tabla 5.4. Hexadecimal- Binario para hacer la conversión usando el método de sustitución directa.

Hexadecimal	0	1	2	3	4	5	6	7
Binario	0000	0001	0010	0011	0100	0101	0110	0111
Hexadecimal	8	9	A	B	C	D	E	F
Binario	1000	1001	1010	1011	1100	1101	1110	1111

Tabla 5.4: Hexadecimal - Binario

$\mathbf{A4F2}_{(16)}$

Se coloca la cantidad binaria a la que equivale cada dígito.

$$\begin{array}{cccc} \mathbf{A} & \mathbf{4} & \mathbf{F} & \mathbf{2} \\ 1010 & 0100 & 1111 & 0010 \end{array}$$

EJERCICIOS DE COMPLEMENTACION

$$(\mathbf{1F0C})_{16} = (0011\ 1110\ 0001\ 100)_2$$

$$(\mathbf{1F4})_{16} = (0001\ 1111\ 0100)_2$$

$$(\mathbf{FBC})_{16} = (1111\ 1011\ 1100)_2$$

$$(\mathbf{FFD94A})_{16} = (1111\ 1111\ 1101\ 1001\ 0100\ 1010)_2$$

$$(\mathbf{9F2})_{16} = (1001\ 1111\ 0010)_2$$

$$(\mathbf{3A6})_{16} = (0011\ 1010\ 0110)_2$$

5.3.6 Hexadecimal a decimal

$(\mathbf{37F})_{16}$

Se coloca el índice en cada uno de los elementos

$$\begin{array}{ccc} \mathbf{2} & \mathbf{1} & \mathbf{0} \\ \mathbf{3} & \mathbf{7} & \mathbf{F} \end{array}$$

Se multiplica cada uno de los dígitos por la base elevada al índice

$$3 \cdot 16^2 + 7 \cdot 16^1 + 15 \cdot 16^0$$

Se suman los resultados $768+112+15$

La respuesta es: $= (895)_{10}$

(64)₁₆

1 0
6 4

$$6 \cdot 16^1 + 4 \cdot 16^0$$

$$96 + 4 = (100)_{10}$$

(1E)₁₆

1 0
1 E

$$1 \cdot 16^1 + 14 \cdot 16^0$$

$$16 + 14 = (30)_{10}$$

(100)₁₆

2 1 0
1 0 0

$$1 \cdot 16^2 + 0 \cdot 16^1 + 0 \cdot 16^0$$

$$256 + 0 + 0 = (256)_{10}$$

Comprobar si las conversiones realizadas a continuación son exactas:

$$(1C)_{16} = (28)_{10}$$

$$(B2F8)_{16} = (45816)_{10}$$

$$(A85)_{16} = (2693)_{10}$$

$$(38A)_{16} = (906)_{10}$$

$$(33F)_{16} = (831)_{10}$$

$$(E5)_{16} = (229)_{10}$$

$$(CC)_{16} = (204)_{10}$$

$$(204)_{16} = (516)_{10}$$

5.3.7 Octal a decimal

Ejemplo: **(373)**₈

Se ingresa el índice correspondiente desde la derecha.

2 1 0

3 7 3

Se multiplica cada dígito con la base (8) elevado al índice.

$$3 \cdot 8^2 + 7 \cdot 8^1 + 3 \cdot 8^0$$

$$192 + 56 + 3$$

La respuesta es = $(251)_{10}$

$(36)_8$

1 0
3 6

$$3 \cdot 8^1 + 6 \cdot 8^0$$

$$24 + 6 = (30)_{10}$$

$(144)_8$

2 1 0
1 4 4

$$1 \cdot 8^2 + 4 \cdot 8^1 + 4 \cdot 8^0$$

$$64 + 32 + 4 = (100)_{10}$$

$(174)_8$

2 1 0
1 7 4

$$1 \cdot 8^2 + 7 \cdot 8^1 + 4 \cdot 8^0$$

$$64 + 56 + 4 = (124)_{10}$$

$(764)_8$

2 1 0
7 6 4

$$7 \cdot 8^2 + 6 \cdot 8^1 + 4 \cdot 8^0$$

$$448 + 48 + 4 = (500)_{10}$$

EJERCICIOS DE COMPLEMENTACIÓN

Comprobar si las conversiones realizadas a continuación son exactas:

$$(400)_8 = (256)_{10}$$

$$(732)_8 = (474)_{10}$$

$$(620)_8 = (400)_{10}$$

$$(612)_8 = (394)_{10}$$

$$(540)_8^0 = (352)_{10}$$

$$(743)_8 = (483)_{10}$$

Decimal	Binario	Hexadecimal	Octal
100	1100100	64	144
30	11110	1E	36
500	111110100	1F4	764
251	11111011	FB	373
0,198	0.00110010101100	0.32B02	0.1453
251,198	11111011.00110010101100	FB0.32B02	3730.1453

Tabla 5.5: Conversiones en varias bases

5.4. OPERACIONES CON SISTEMAS DE NUMERACIÓN

5.4.1 Suma binaria

A continuación se dan a conocer los pasos para realizar sumas binarias.

N1	N2	Respuesta de la suma
0	0	0
1	0	1
0	1	1
1	1	0 y llevo 1

Tabla 5.6: suma binaria

Resolver la siguiente suma

$$\begin{array}{r} 1\ 0\ 1\ 0 \\ 0\ 1\ 1\ 1 \\ \hline \end{array}$$

Según indica la tabla 5.6, se observa que en las operaciones de suma binaria $0+1=1$

Entonces:

$$1\ 0\ 1\ 0$$

$$\begin{array}{r} 0 \ 1 \ 1 \ 1 \\ \hline 1 \end{array}$$

Se continúa con el siguiente par de números; $1+1 = 0$ y llevo 1.

$$\begin{array}{r} 1 \\ 1 \ 0 \ 1 \ 0 \\ 0 \ 1 \ 1 \ 1 \\ \hline 0 \ 1 \end{array}$$

Se suma lo que se lleva anteriormente con el dígito inferior : $1+0 = 1$ y esta respuesta la vuelve a sumar con el número binario de abajo (1): $1+1=0$ y se lleva 1.

$$\begin{array}{r} 1 \\ 1 \ 0 \ 1 \ 0 \\ 0 \ 1 \ 1 \ 1 \\ \hline 0 \ 0 \ 1 \end{array}$$

Se repite el procedimiento anterior, y se continúa con el último par de números, esto da: $0+0=0$.

$$\begin{array}{r} 1 \\ 1 \ 0 \ 1 \ 0 \\ 0 \ 1 \ 1 \ 1 \\ 0 \ 0 \ 0 \ 1 \end{array}$$

Al ya no existir más sumas, procedemos a bajar directamente el 1.

$$\begin{array}{r} 1 \ 0 \ 1 \ 0 \\ 0 \ 1 \ 1 \ 1 \\ \hline 1 \ 0 \ 0 \ 0 \ 1 \end{array}$$

$$(1010)_2 + (0111)_2 = (10001)_2$$

Comprobar si las conversiones realizadas a continuación son exactas

$$11111111+1110= 100001101$$

$$1011110+10= 1100000$$

$$111010+110= 1000000$$

$$111001010+111= 111010001$$

$$1010101+111= 1011100$$

$$1000111110+101= 1001000011$$

$$1000000001+11= 1000000100$$

$$1110+111111= 10001101$$

$$111010+11101= 1010111$$

$$1010101010+101010= 1011010100$$

5.4.2 Resta binaria

N1	N2	Respuesta de la suma
0	0	0
1	0	1
1	1	0
0	1	1 y llevo 1

Tabla 5.7: restas binaria

Resolver la siguiente resta

$$\begin{array}{r} 1\ 1\ 0\ 0 \\ 1\ 0\ 1\ 1 \\ \hline \end{array}$$

Como podemos observar en la tabla 5.7, $0-1=1$ y llevo 1

$$\begin{array}{r} \mathbf{1} \\ 1\ 1\ \mathbf{0}\ 0 \\ 1\ 0\ 1\ 1 \\ \hline 1 \end{array}$$

Luego, procedemos a restar el siguiente número superior con el número que acarreamos $0-1=1$ y llevo 1, esta respuesta la volvemos a restar con el número inferior: $1-1=0$

$$\begin{array}{r} \mathbf{1} \\ 1\ \mathbf{1}\ 0\ 0 \\ 1\ 0\ 1\ 1 \\ \hline 0\ 1 \end{array}$$

Realizamos el mismo procedimiento anterior $1-1=0$ y $0-0=0$

$$\begin{array}{r} 1\ 1\ 0\ 0 \\ 1\ 0\ 1\ 1 \\ \hline 0\ 0\ 1 \end{array}$$

Finalmente realizamos la última resta, $1-1=0$

$$1\ 1\ 0\ 0$$

$$\begin{array}{r} 1\ 0\ 1\ 1 \\ \hline 0\ 0\ 0\ 1 \end{array}$$

$$(1100)_2 - (1011)_2 = (0001)_2$$

5.4.3 Multiplicación binaria

Antes de empezar a resolver multiplicaciones binarias, se tendrá en cuenta lo siguiente:

$$0 * 1 = 0 \text{ y viceversa}$$

$$1 * 1 = 1$$

Resolver la siguiente multiplicación binaria

$$\begin{array}{r} 1\ 0\ 1\ 1 \\ \times 1\ 0\ 1 \\ \hline \end{array}$$

En primer lugar, multiplicamos la fila superior por el primer número.

$$\begin{array}{r} 1\ 0\ 1\ 1 \\ \times 1\ 0\ 1 \\ \hline 1\ 0\ 1\ 1 \end{array}$$

Luego, hacemos lo mismo con el segundo número, y este resultado, se lo coloca debajo del resultado anterior, dejando siempre un espacio.

$$\begin{array}{r} 1\ 0\ 1\ 1 \\ \times 1\ 0\ 1 \\ \hline 1\ 0\ 1\ 1 \\ 0\ 0\ 0\ 0 \end{array}$$

Lo siguiente es repetir el proceso anterior, con el número faltante.

$$\begin{array}{r} 1\ 0\ 1\ 1 \\ \times 1\ 0\ 1 \\ \hline 1\ 0\ 1\ 1 \\ 0\ 0\ 0\ 0 \\ 1\ 0\ 1\ 1 \\ \hline \end{array}$$

Finalmente, se realiza la respectiva suma binaria, como se explicó anteriormente en este capítulo.

$$\begin{array}{r}
 1\ 0\ 1\ 1 \\
 1\ 0\ 1 \\
 \hline
 1\ 0\ 1\ 1 \\
 0\ 0\ 0\ 0 \\
 1\ 0\ 1\ 1 \\
 \hline
 1\ 1\ 0\ 1\ 1\ 1
 \end{array}$$

$$(1011)_2 * (101)_2 = (110111)_2$$

Comprobar si las conversiones realizadas a continuación son exactas:

$$11111111 * 1110 = 110111110010$$

$$1011110 * 10 = 1011110 * 10$$

$$111010 * 110 = 101011100$$

$$111001010 + 111 = 111010001$$

$$1010101 * 111 = 1001010011$$

$$111001010 * 111 = 110010000110$$

$$111010 * 11101 = 11010010010$$

$$1000111110 * 101 = 101100110110$$

$$1000000001 * 11 = 11000000011$$

$$1110 * 111111 = 1101110010$$

5.4.4 División binaria

Resolver

$$1\ 1\ 0 \overline{) 1\ 1}$$

Vemos si 11 cabe en el primer número del dividendo “1”. La respuesta es: no, entonces usamos las dos primeras cifras y observamos si 11 cabe en el dividendo 1. La respuesta es: sí, luego nos hacemos la siguiente pregunta ¿cuántas veces?

Cabe 1 vez: este 1 será nuestra primera respuesta.

$$\begin{array}{r}
 1\ 1\ 0 \overline{) 1\ 1} \\
 1\ 1\ 1 \\
 \hline
 0
 \end{array}$$

Luego se procede a bajar la siguiente cifra.

$$\begin{array}{r}
 1\ 1\ 0 \overline{) 1\ 1} \\
 1\ 1\ 1 \\
 \hline
 0\ 0
 \end{array}$$

Lo siguiente que se hará es preguntar ¿cuántas veces caben 11 en 0? La respuesta es: ninguna, así que esto se convertirá en la segunda respuesta.

$$\begin{array}{r}
 1 \ 1 \ 0 \ | \ 1 \ 1 \\
 1 \ 1 \ \ \ \ 1 \ 0 \\
 \hline
 0 \ 0
 \end{array}$$

$$(110)_2 * (11)_2 = (10)_2$$

Comprobar si las conversiones realizadas a continuación son exactas:

$$11111111/1110 = 10010$$

$$1011110/10 = 101111$$

$$111010/110 = 1001$$

$$111001010/111 = 1000001$$

$$1010101/111 = 1100$$

$$1000111110/101 = 1110010$$

$$111010/11101 = 10$$

$$1010101010/101010 = 10000$$

$$1000000001/11 = 101010101$$

$$1010101010/10 = 101010101$$

5.4.5 Suma octal

Antes de comenzar a resolver cualquier ejercicio de suma octal, se tendrá en cuenta que no se puede tener como resultado números mayores a 7, si esto ocurre, deberá restarle 8 a este número. A continuación se explicará más detalladamente.

Resolver la siguiente suma octal

$$\begin{array}{r}
 3 \ 7 \ 5 \\
 4 \ 3 \ 7 \\
 \hline
 \end{array}$$

Se empezará sumando $5 + 7 = 12$. Como este resultado es mayor a 7, se debe restar 8, entonces:

$$12 - 8 = 4$$

$$\begin{array}{r}
 3 \ 7 \ 5 \\
 4 \ 3 \ 7 \\
 \hline
 4
 \end{array}$$

Y se debe llevar siempre la cantidad de veces que se restó 8. Como solo se resta una vez 8, simplemente se lleva 1.

$$\begin{array}{r}
 1 \\
 3 \ 7 \ 5 \\
 4 \ 3 \ 7 \\
 \hline
 4
 \end{array}$$

$$1 + 7 + 3 = 11$$

La suma da como resultado 11, eso obliga a restarle 8, entonces:

$$11 - 8 = 3$$

Al ser 3 menor que 7, esta sería la respuesta correspondiente a la suma anterior, asimismo, como solo se restó una vez para 8, se debe de llevar 1.

$$\begin{array}{r} 1 \\ 3 \ 7 \ 5 \\ 4 \ 3 \ 7 \\ \hline 3 \ 4 \end{array}$$

Se continúa con la siguiente suma, $1 + 3 + 4 = 8$, al ser 8 mayor que 7, se vuelve a restar para 8.

$8 - 8 = 0$, asimismo, se debe llevar 1.

$$\begin{array}{r} 1 \\ 3 \ 7 \ 5 \\ 4 \ 3 \ 7 \\ \hline 0 \ 3 \ 4 \end{array}$$

No existen más sumas, aquello quiere decir que simplemente bajamos lo que llevamos.

$$\begin{array}{r} 3 \ 7 \ 5 \\ 4 \ 3 \ 7 \\ \hline \mathbf{1 \ 0 \ 3 \ 4} \end{array}$$

$$(375)_8 + (437)_8 = (\mathbf{1034})_8$$

5.4.6 Resta octal

$$(4327)_8 - (1541)_8$$

$$\begin{array}{r} 4 \ 3 \ 2 \ 7 \\ 1 \ 5 \ 4 \ 1 \\ \hline \end{array}$$

Lo diferente en este tipo de restas, se da cuando el resultado es mayor a 7, o cuando el minuendo que se está restando sea menor al sustraendo.

Comenzando:

$7 - 1 = 6$ Al ser un número que no es mayor a 7 no se realiza cambios.

$$\begin{array}{r} 4 \ 3 \ 2 \ 7 \\ 1 \ 5 \ 4 \ 1 \\ \hline 6 \end{array}$$

El minuendo 2 es menor al sustraendo 4, por lo tanto es indispensable sumarle la base (8) esto tendrá como consecuencia que en la siguiente columna se le reste 1 (negrita).

$$\begin{array}{r} \text{-1} \ 8 \\ 4 \ 3 \ 2 \ 7 \\ 1 \ 5 \ 4 \ 1 \\ \hline 6 \end{array}$$

Se suma la parte inferior= 2 – 5 (no es posible). Esto lleva a volver a sumarle la base 8 añadiendo el -1 que se llevaba en la siguiente columna.

$$\begin{array}{r} 8 \\ \text{-1} \ \text{-1} \ 8 \\ 4 \ 3 \ 2 \ 7 \\ 1 \ 5 \ 4 \ 1 \\ \hline 6 \ 6 \end{array}$$

Se continúa realizando las restas

$$8+(-1)=7$$

$$7+3=10$$

10-5=5, como no se obtiene un número mayor a 7, se procede a la siguiente resta

$$\begin{array}{r} \text{-1} \\ 4 \ 3 \ 2 \ 7 \\ 1 \ 5 \ 4 \ 1 \\ \hline 5 \ 6 \ 6 \end{array}$$

$$4+(-1)=3$$

$$3+1=2$$

$$\begin{array}{r} 4 \ 3 \ 2 \ 7 \\ 1 \ 5 \ 4 \ 1 \\ \hline 2 \ 5 \ 6 \ 6 \end{array}$$

$$(4327)_8 - (1541)_8 = (2566)_8$$

A continuación, se mostrará otro ejemplo:

$$(4327)_8 - (1541)_8 = (2566)_8$$

$$\begin{array}{r} 4 \ 3 \ 2 \ 7 \\ 1 \ 5 \ 4 \ 1 \\ \hline \end{array}$$

El minuendo (7) es mayor al sustraendo (1), por lo tanto, no se realiza nada.

$7-1=6$, no es mayor a 8, por lo cual queda igual.

$$\begin{array}{r} 4 \ 3 \ 2 \ 7 \\ 1 \ 5 \ 4 \ 1 \\ \hline 6 \end{array}$$

El minuendo (2) es menor al sustraendo (4) para continuar se debe sumar la base de este sistema (8).

$$\begin{array}{r} \ 8 \\ 4 \ 3 \ 2 \ 7 \\ 1 \ 5 \ 4 \ 1 \\ \hline 6 \end{array}$$

$8+2=10$, se procede a restar: $10-4=6$. Surge la pregunta ¿cuántas veces se suma la base (8)?

En este caso fue 1 vez, esto se acarrea como valor negativo.

$$\begin{array}{r} \ -1 \\ 4 \ 3 \ 2 \ 7 \\ 1 \ 5 \ 4 \ 1 \\ \hline 6 \ 6 \end{array}$$

$-1+3=2$, el minuendo (2) es menor al sustraendo (5) para continuar se debe sumar la base octal.

$$\begin{array}{r} \ 8 \\ \ -1 \\ 4 \ 3 \ 2 \ 7 \\ 1 \ 5 \ 4 \ 1 \\ \hline 6 \ 6 \end{array}$$

Se vuelve a calcular, $8-1=7 \Rightarrow 7+3=10 \Rightarrow 10-5=5$

Veces que se restó la base (8) = -1 (acarreo)

$$\begin{array}{r} \ -1 \\ 4 \ 3 \ 2 \ 7 \\ 1 \ 5 \ 4 \ 1 \\ \hline 5 \ 6 \ 6 \end{array}$$

-1+4=3, el minuendo (3) es mayor al sustraendo (1) por lo cual no se hace ningún paso adicional 3-1=2. De esta forma se obtiene la respuesta final de la resta.

$$\begin{array}{r} 4 \quad 3 \quad 2 \quad 7 \\ 1 \quad 5 \quad 4 \quad 1 \\ \hline 2 \quad 5 \quad 6 \quad 6 \end{array}$$

- Comprobar si las conversiones hechas a continuación se encuentran bien realizadas.

$$234-22 = 212$$

$$445-74 = 351$$

$$100-44 = 34$$

$$761-127 = 632$$

$$777-152 = 625$$

$$417-254 = 133$$

$$457-152 = 305$$

$$700-117 = 561$$

$$447-125 = 322$$

$$674-124 = 550$$

5.4.7 Multiplicación octal

x	1	2	3	4	5	6	7
1	1	2	3	4	5	6	7
2	2	4	6	10	12	14	16
3	3	6	11	14	17	22	25
4	4	10	14	20	24	30	34
5	5	12	17	24	31	36	43
6	6	14	22	30	36	44	52
7	7	16	25	34	43	52	61

Tabla 5.8: Multiplicación octal

Para realizar multiplicaciones y divisiones, es necesario disponer de una tabla de multiplicar números octales, tal como lo muestra la tabla 5.8.

Ejemplo:

$$(354)_8 * (23)_8 = (10604)_8$$

$$\begin{array}{r} 3 \quad 5 \quad 4 \\ \quad 2 \quad 3 \\ \hline \end{array}$$

4*3=12 => 12 es mayor a 7 (máximo que pueden tener los resultados octales), entonces se le resta la base (8), 12-8=4.

Veces que se resta la base=1, esto se le sumará al siguiente resultado.

$$\begin{array}{r}
 1 \\
 3 \ 5 \ 4 \\
 \underline{2 \ 3} \\
 4
 \end{array}$$

5*3=15, se suma lo que se llevaba anteriormente 15+1=16, 16 es mayor a 7, de manera tal que se resta la base octal (8) => 16-8=8, aún es posible restar la base (8) => 8-8=0. Veces que se resta 8= 2, será lo que se llevará en la siguiente columna.

$$\begin{array}{r}
 2 \\
 3 \ 5 \ 4 \\
 \underline{2 \ 3} \\
 0 \ 4
 \end{array}$$

3*3=9, se suma el 2 que quedó 9+2=11, 11 es mayor a 7, por ende 11-8=3. Veces que se resta 8=1.

$$\begin{array}{r}
 1 \\
 3 \ 5 \ 4 \\
 \underline{2 \ 3} \\
 3 \ 0 \ 4
 \end{array}$$

No quedan más operaciones, entonces se baja el 1.

$$\begin{array}{r}
 3 \ 5 \ 4 \\
 \underline{2 \ 3} \\
 1 \ 3 \ 0 \ 4
 \end{array}$$

Se repite el mismo proceso para toda la multiplicación para 2, lo cual quedaría:

$$\begin{array}{r}
 3 \ 5 \ 4 \\
 \underline{2 \ 3} \\
 1 \ 3 \ 0 \ 4 \\
 \underline{7 \ 3 \ 0} \\
 \hline
 \hline
 \end{array}$$

La suma octal ya fue explicada anteriormente.

La respuesta final es:

$$\begin{array}{r}
 3 \ 5 \ 4 \\
 \underline{2 \ 3} \\
 1 \ 3 \ 0 \ 4 \\
 \underline{7 \ 3 \ 0} \\
 \hline
 \mathbf{1 \ 0 \ 6 \ 0 \ 4}
 \end{array}$$

- Comprobar si las conversiones hechas a continuación se encuentran bien realizadas.

$$247 * 22 = 5676$$

$$467 * 100 = 46700$$

$$726 * 124 = 115070$$

$$345 * 454 = 206134$$

$$455 * 477 = 273423$$

$$547 * 236 = 156622$$

$$150 * 57 = 11430$$

$$123 * 456 = 60752$$

$$637 * 452 = 361426$$

$$222 * 333 = 76346$$

5.4.8 División octal

Ejemplo:

$$(73654)_8 / (34)_8 = (2106)_8$$

$$7 \ 3 \ 6 \ 5 \ 4 \ \underline{3 \ 4}$$

Se utilizarán todas las operaciones octales estudiadas anteriormente. Se encuentra la multiplicación que más se acerque a 73.

$$34 \times 2 = 70$$

$$7 \ 3 \ 6 \ 5 \ 4 \ \underline{3 \ 4}$$
$$2$$

Se realiza la resta octal y como residuo queda 3.

$$7 \ 3 \ 6 \ 5 \ 4 \ \underline{3 \ 4}$$
$$\underline{7 \ 0} \quad 2$$
$$3$$

Se baja la siguiente cifra y se vuelve a buscar una multiplicación que se acerque o dé exactamente 36, acto seguido se ejecuta la resta, y se baja la siguiente cifra.

$$7 \ 3 \ 6 \ 5 \ 4 \ \underline{3 \ 4}$$
$$\underline{7 \ 0} \quad 2 \ 1$$
$$3 \ 6$$
$$\underline{3 \ 4}$$
$$2$$

Como es posible observar, solo en este caso se debe bajar la siguiente cifra para continuar y colocar 0 en el cociente.

$$7 \ 3 \ 6 \ 5 \ 4 \ \underline{3 \ 4}$$
$$\underline{7 \ 0} \quad 2 \ 1 \ 0$$
$$3 \ 6$$
$$\underline{3 \ 4}$$
$$2 \ 5 \ 4$$

Se busca la multiplicación octal que tenga como respuesta 254 o una aproximación.

$$34 \times 6 = 250$$

Se resta el residuo y se tiene la respuesta final.

$$\begin{array}{r}
 7\ 3\ 6\ 5\ 4 \overline{) 3\ 4} \\
 \underline{7\ 0} \qquad \qquad \qquad \mathbf{2\ 1\ 0\ 6} \\
 3\ 6 \\
 \underline{3\ 4} \\
 2\ 5\ 4 \\
 \underline{2\ 5\ 0} \\
 0\ 0\ 4
 \end{array}$$

- Comprobar si las conversiones hechas a continuación se encuentran bien realizadas.

$$247/22 = 11.216$$

$$547/236 = 2.2325$$

$$467/100 = 4.67$$

$$150/57 = 2.154737$$

$$726/124 = 5.46060$$

$$123/456 = 0.214$$

$$345/454 = 0.606647$$

$$637/452 = 1.311$$

$$455/477 = 0.7430$$

$$222/333 = 0.5252$$

5.4.9 Suma Hexadecimal

La suma y resta en el sistema de numeración hexadecimal sigue las mismas reglas que en el sistema decimal. La tabla 5.9 presenta la suma de números hexadecimales.

+	2	3	4	5	6	7	8	9	A	B	C	D	E	F
2	4	5	6	7	8	9	A	B	C	D	E	F	10	11
3	5	6	7	8	9	A	B	C	D	E	F	10	11	12
4	6	7	8	9	A	B	C	D	E	F	10	11	12	13
5	7	8	9	A	B	C	D	E	F	10	11	12	13	14
6	8	9	A	B	C	D	E	F	10	11	12	13	14	15
7	9	A	B	C	D	E	F	10	11	12	13	14	15	16
8	A	B	C	D	E	F	10	11	12	13	14	15	16	17
9	B	C	D	E	F	10	11	12	13	14	15	16	17	18
A	C	D	E	F	10	11	12	13	14	15	16	17	18	19
B	D	E	F	10	11	12	13	14	15	16	17	18	19	1A
C	E	F	10	11	12	13	14	15	16	17	18	19	1A	1B
D	F	10	11	12	13	14	15	16	17	18	19	1A	1B	1C
E	10	11	12	13	14	15	16	17	18	19	1A	1B	1C	1D
F	11	12	13	14	15	16	17	18	19	1A	1B	1C	1D	1E

Tabla 5.9: Suma hexadecimal

Ejemplo:

$$(F3BC) + (9DD0) + (3A060) = (531EC)_{16}$$

$$\begin{array}{r}
 F\ 3\ B\ C \\
 9\ D\ D\ 0 \\
 3\ A\ 0\ 6\ 0 \\
 \hline
 C
 \end{array}$$

$$B + D + 6 \Rightarrow 11 + 13 + 6 = 30$$

La suma sobrepasa la base (16), entonces se resta 16 $\Rightarrow 30 - 16 = 14$, 14 no es mayor a la base hexadecimal (16), por lo tanto, este será la segunda cifra.

Nota: 14 en hexadecimal es igual a E.

Veces que se restó la base (16): 1, esto será el acarreo

$$\begin{array}{r}
 1 \\
 F\ 3\ B\ C \\
 9\ D\ D\ 0 \\
 3\ A\ 0\ 6\ 0 \\
 \hline
 1\ E\ C
 \end{array}$$

$$1 + 3 + D + 0 \Rightarrow 1 + 3 + 13 + 0 = 17$$

17 es mayor que la base por ende restamos 16 $\Rightarrow 17 - 16 = 1$

Veces que se restó la base (16): 1, esto será el acarreo.

$$\begin{array}{r}
 1 \\
 F\ 3\ B\ C \\
 9\ D\ D\ 0 \\
 \underline{3\ A\ 0\ 6\ 0} \\
 1\ E\ C
 \end{array}$$

$$1+F+9+A \Rightarrow 1+15+9+10 = 35$$

35 es mayor a la base hexadecimal (16) $\Rightarrow 35-16=19$, 35 es mayor a la base hexadecimal (16), se vuelve a restar $19-16=3$.

Veces que se restó la base (16):2

$$\begin{array}{r}
 2 \\
 F\ 3\ B\ C \\
 9\ D\ D\ 0 \\
 \underline{3\ A\ 0\ 6\ 0} \\
 3\ 1\ E\ C
 \end{array}$$

$3+2=5$, 5 no es mayor a la base hexadecimal (16), no se realiza nada más en esta suma.

$$\begin{array}{r}
 2\ 1\ 1 \\
 F\ 3\ B\ C \\
 9\ D\ D\ 0 \\
 \underline{3\ A\ 0\ 6\ 0} \\
 5\ 3\ 1\ E\ C
 \end{array}$$

- Comprobar si las conversiones hechas a continuación se encuentran bien realizadas.

$$34F + A5C = DAB$$

$$AA2 + CD = B6F$$

$$FEA + 007 = FF1$$

$$BACA + DE = BBA8$$

$$DEA + 225 = 100F$$

$$17A + 3C = 1B6$$

$$234F + AD = 23FC$$

$$FACBD + 0BACF = 10678C$$

5.4.10 Resta hexadecimal

Ejemplo:

$$(AF3BC)_{16} - (3A060)_{16} = (7535C)_{16}$$

$$\begin{array}{r}
 A\ F\ 3\ B\ C \\
 \underline{3\ A\ 0\ 6\ 0}
 \end{array}$$

$$C-0 \Rightarrow 12-0 = 12$$

$$\begin{array}{r} \text{A F 3 B C} \\ \text{3 A 0 6 0} \\ \hline \text{C} \end{array}$$

$$\text{B-6} \Rightarrow 11-6 = 5$$

$$\begin{array}{r} \text{A F 3 B C} \\ \text{3 A 0 6 0} \\ \hline \text{5 C} \end{array}$$

$$\text{3-0} = 3$$

$$\begin{array}{r} \text{A F 3 B C} \\ \text{3 A 0 6 0} \\ \hline \text{3 5 C} \end{array}$$

$$\text{F-A} \Rightarrow 15-10 = 5$$

$$\begin{array}{r} \text{A F 3 B C} \\ \text{3 A 0 6 0} \\ \hline \text{5 3 5 C} \end{array}$$

$$\text{A-3} \Rightarrow 10-3 = 7$$

$$\begin{array}{r} \text{A F 3 B C} \\ \text{3 A 0 6 0} \\ \hline \text{7 5 3 5 C} \end{array}$$

- Comprobar si las conversiones hechas a continuación se encuentran bien realizadas.

$$\text{D57-458} = 8\text{FF}$$

$$\text{CDA-278} = \text{F52}$$

$$\text{A27-A4} = 983$$

$$\text{17A-3C} = 13\text{E}$$

$$\text{D47-D5} = \text{C72}$$

$$\text{125-DC} = 49$$

$$\text{AAA-B} = \text{A9F}$$

$$\text{499-9A} = 3\text{FF}$$

$$\text{16BC1-A10F} = 0\text{CAB2}$$

$$\text{A5783D4-389FF5} = \text{A1EE3DF}$$

5.4.11 Multiplicación hexadecimal

Para realizar multiplicaciones y divisiones, es necesario disponer de una tabla de multiplicar números hexadecimales, tal como lo muestra la tabla 5.10.

De la misma forma que en la multiplicación octal, se resta si al multiplicar sobrepasa la base (16).

X	2	3	4	5	6	7	8	9	A	B	C	D	E	F
2	4	6	8	A	C	E	10	12	14	16	18	1A	1C	1E
3	6	9	C	F	12	15	18	1B	1E	21	24	27	2A	2D
4	8	C	10	14	18	1C	20	24	28	2C	30	34	38	3C
5	A	F	14	19	2E	23	28	2D	32	37	3C	41	46	4B
6	C	12	18	2E	24	2A	30	36	3C	42	48	4E	54	5A
7	E	15	1C	23	2A	31	38	3F	46	4D	54	4B	62	69
8	10	18	20	28	30	38	40	48	50	58	60	68	70	78
9	12	1B	24	2D	36	3F	48	51	5A	63	6C	75	7E	87
A	14	1E	28	32	3C	46	50	5A	64	6E	78	82	8C	96
B	16	21	2C	37	42	4D	58	63	6E	79	84	8F	9A	A5
C	18	24	30	3C	48	54	60	6C	78	84	90	9C	A8	B4
D	1A	27	34	41	4E	4B	68	75	82	8F	9C	A9	B6	C3
E	1C	2A	38	46	54	62	70	7E	8C	9A	A8	B6	C4	D2
F	1E	2D	3C	4B	5A	69	78	87	96	A5	B4	C3	D2	E1

Tabla 5.10: Multiplicación hexadecimal

Ejercicio:

$$\begin{array}{r}
 6 \ 7 \ D \ 3 \ 4 \\
 \hline
 \ 1 \ 2 \\
 \hline
 C \ F \ A \ 6 \ 8 \\
 6 \ 7 \ D \ 3 \ 4 \\
 \hline
 7 \ 4 \ C \ D \ A \ 8
 \end{array}$$

- Comprobar si las conversiones hechas a continuación se encuentran bien realizadas.

$$EE*22 = 1F9C$$

$$1228*A2 = B7D50$$

$$DEA*47A = 3E4984$$

$$87F*487 = 2676F9$$

$$87F*487 = 2676F9$$

$$A7*112 = B2BE$$

$$2E1*1C = 509C$$

$$A78*65 = 42158$$

$$5C2A*71D0 = 28F96C20$$

$$8AD*4E3 = 2A6567$$

5.4.12 División hexadecimal

Se utilizarán las operaciones anteriormente estudiadas (suma, resta, multiplicación hexadecimal).

$$(43AC21) / (A) = (6C469)_{16}$$

$$\begin{array}{r}
 43AC21 \overline{)A} \\
 \underline{3C} \\
 07A \\
 \underline{78} \\
 02C \\
 \underline{28} \\
 042 \\
 \underline{3C} \\
 061
 \end{array}$$

- Comprobar si las conversiones hechas a continuación se encuentran bien realizadas.

$$325 A/D1=3D$$

$$EAD/F= FA$$

$$458/C= 5C$$

$$AEE/9=136$$

$$EAE/AD=15$$

$$DAA/A=15D$$

$$A3A/A=6C$$

$$B78/27=4B$$

$$AAEAE/ADA=FC$$

$$F7A/CA= 13$$

5.4.13 Operaciones entre diferentes bases

$$(6B)_{16} + (234)_8 + (10111)_2 = (286)_{10}$$

$$96 + 11 = 107$$

$$\begin{aligned}
 234_8 &= 2 \times 8^2 + 3 \times 8^1 + 4 \times 8^0 \\
 &= 128 + 24 + 4 \\
 &= 156
 \end{aligned}$$

$$\begin{aligned}
 10111_2 &= 1 \times 2^4 + 1 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 \\
 &= 16 + 4 + 2 + 1 \\
 &= 23
 \end{aligned}$$

$$107 + 156 + 23 = 286$$

$$(1111)_2 + (1000)_2 + (1010)_2 = (1000)_2$$

$$\begin{array}{r} 1\ 1\ 1\ 1 \\ 1\ 0\ 0\ 0 \\ \hline 0\ 0\ 1\ 1\ 1 \end{array}$$

$$\begin{array}{r} 0\ 1\ 1\ 1 \\ 1\ 0\ 1\ 0 \\ \hline 1\ 0\ 0\ 0 \end{array}$$

$$(1111)_2 - (1000)_2 - (1010)_2 = (11101)_2$$

$$\begin{array}{r} 1\ 1\ 1\ 1 \\ 1\ 0\ 0\ 0 \\ \hline 0\ 1\ 1\ 1 \end{array}$$

$$\begin{array}{r} 0\ 1\ 1\ 1 \\ 1\ 0\ 1\ 0 \\ \hline 1\ 1\ 1\ 0\ 1 \end{array}$$

$$(6B)_{16} + (234)_8 + (10111)_2 = (10001110)_2$$

$$\begin{array}{r} 1\ 1\ 0\ 1\ 0\ 1\ 1 \\ 1\ 0\ 0\ 1\ 1\ 1\ 0\ 0 \\ \hline 1\ 0\ 0\ 0\ 0\ 0\ 1\ 1\ 1 \end{array}$$

$$\begin{array}{r} 1\ 0\ 0\ 0\ 0\ 0\ 1\ 1\ 1 \\ 1\ 0\ 1\ 1\ 1 \\ \hline 1\ 0\ 0\ 0\ 1\ 1\ 1\ 1\ 0 \end{array}$$

$$(1000)_2 \times (1111)_2 = (1111000)_2$$

$$\begin{array}{r} 1\ 0\ 0\ 0 \\ 1\ 1\ 1\ 1 \\ \hline 1\ 0\ 0\ 0 \\ 1\ 0\ 0\ 0 \\ 0\ 0\ 0 \\ 0\ 0 \\ \hline 1\ 1\ 0\ 0\ 0 \end{array}$$

$$(1f4)_{16} + (251)_8 = (1235)_8$$

$$\begin{array}{r} 7\ 6\ 4 \\ 2\ 5\ 1 \\ \hline 1\ 2\ 3\ 5 \end{array}$$

$$(AB)_{16} + (100)_8 = (010101011)_2$$

$$\begin{array}{r} 2\ 5\ 3 \\ 1\ 0\ 0 \\ \hline 3\ 5\ 3 \end{array}$$

$$(362)_{16} + (10101)_2 = (101101110111)_2$$

$$\begin{array}{r} 1\ 0\ 1\ 1\ 0\ 1\ 1\ 0\ 0\ 0\ 1\ 0 \\ 1\ 0\ 1\ 0\ 1 \\ \hline 1\ 0\ 1\ 1\ 0\ 1\ 1\ 1\ 0\ 1\ 1\ 1 \end{array}$$

$$(C34)_{16} + (350)_8 = (724768)_{10}$$

$$\begin{array}{r} 3\ 1\ 2\ 4 \\ 2\ 3\ 2 \\ \hline 7\ 2\ 4\ 7\ 6\ 8 \end{array}$$

$$(FC3)_{16} + (324)_8 = (4267)_8$$

$$(FC3)_{16} = (011111100011)_2$$

$$\begin{array}{r} 3\ 7\ 4\ 3 \\ 3\ 2\ 4 \\ \hline 4\ 2\ 6\ 7 \end{array}$$

$$(ABCD)_{16} + (3641)_8 = (131556)_{10}$$

$$(ABCD)_{16} = (001010101111001101)_2$$

$$\begin{array}{r} 1\ 2\ 5\ 7\ 1\ 5 \\ 3\ 6\ 4\ 1 \\ \hline 1\ 3\ 1\ 5\ 5\ 6 \end{array}$$

$$(A4B)_{16} + (4602)_8 = (1001111001101)_2$$

$$(101001001011)_2 + (100110000010)_2$$

$$\begin{array}{r} 1\ 0\ 1\ 0\ 0\ 1\ 0\ 0\ 1\ 0\ 1\ 1 \\ 1\ 0\ 0\ 1\ 1\ 0\ 0\ 0\ 0\ 0\ 1\ 0 \\ \hline 1\ 0\ 0\ 1\ 1\ 1\ 1\ 0\ 0\ 1\ 1\ 0\ 1 \end{array}$$

$$(FB8CF)_{16} + (100110101)_2 = (3735004)_8$$

$$(FB8CF)_{16} = (11111011100011001111)_2$$

$$\begin{array}{r}
 1\ 1\ 1\ 1\ 1\ 0\ 1\ 1\ 1\ 0\ 0\ 0\ 1\ 1\ 0\ 0\ 1\ 1\ 1\ 1 \\
 \hline
 1\ 0\ 0\ 1\ 1\ 0\ 1\ 0\ 1 \\
 \hline
 0\ 1\ 1\ 1\ 1\ 1\ 0\ 1\ 1\ 1\ 0\ 1\ 0\ 0\ 0\ 0\ 0\ 0\ 1\ 0\ 0
 \end{array}$$

$$(ABCDEF)_{16} + (500)_{16} = (52747743)_8$$

$$(ABCDEF)_{16} = (101010111100110111101111)_2$$

$$(500)_{16} = (764)_8$$

$$\begin{array}{r}
 5\ 2\ 7\ 4\ 6\ 7\ 5\ 7 \\
 7\ 6\ 4 \\
 \hline
 5\ 2\ 7\ 4\ 7\ 7\ 4\ 3
 \end{array}$$

$$(C41)_{16} + (746)_8 = (7047)_8$$

$$(C41)_{16} = (1100010000001)_2$$

$$\begin{array}{r}
 6\ 1\ 0\ 1 \\
 7\ 4\ 6 \\
 \hline
 7\ 0\ 4\ 7
 \end{array}$$

$$(667)_8 + (ACDC)_{16} = (44691)_{10}$$

$$\begin{aligned}
 (667)_8 &= 7X8^0 + 6X8^1 + 6X8^2 \\
 &= 7 + 48 + 384 \\
 &= 439
 \end{aligned}$$

$$\begin{aligned}
 (ACDC)_{16} &= 12X16^0 + 13X16^1 + 12X16^2 + 10X16^3 \\
 &= 12 + 208 + 3072 + 40960 \\
 &= 44252
 \end{aligned}$$

$$\begin{array}{r}
 4\ 4\ 2\ 5\ 2 \\
 4\ 3\ 9 \\
 \hline
 4\ 4\ 6\ 9\ 1
 \end{array}$$

$$(BFD)_{16} + (1110110111010)_2 = (24667)_8$$

$$(1110110111010)_2 = (1DBA)_{16}$$

$$\begin{array}{r}
 1\ D\ B\ A \\
 B\ F\ D \\
 \hline
 2\ 9\ B\ 7
 \end{array}$$

$$(29B7)_{16} = (010100110110111)_2$$

$$(010100110110111)_2 = (24667)_8$$

$$(11010)_2 * (1111)_2 = (110000110)_2$$

$$1\ 1\ 0\ 1\ 0$$

$$\begin{array}{r}
 \\
 \\
 \\
 \\
 \\
 \hline
 \mathbf{1100000110}
 \end{array}$$

$$(CF9)_{16} + (8C9)_{16} = (B200B)_{16}$$

$$\begin{array}{r}
 \\
 \\
 \hline
 \mathbf{B200B}
 \end{array}$$

$$(01100110)_2 * (77)_8 = (1100100011010)_2$$

$$(01100110)_2 = (146)_8$$

$$\begin{array}{r}
 \\
 \\
 \times \\
 \hline
 \mathbf{14432}
 \end{array}$$

$$(14432)_8 = (1100100011010)_2$$

$$(1997)_{16} * (1010011)_2 = (543733)_{10}$$

$$\begin{aligned}
 (1997)_{16} &= 7*16^0 + 9*16^1 + 9*16^2 + 1*16^3 \\
 &= 7 + 144 + 2304 + 4096 \\
 &= (6551)_{10}
 \end{aligned}$$

$$\begin{aligned}
 (1010011)_2 &= 1*2^0 + 1*2^1 + 0*2^2 + 0*2^3 + 1*2^4 + 0*2^5 + 1*2^6 \\
 &= 1 + 2 + 16 + 64 \\
 &= (83)_{10}
 \end{aligned}$$

$$(6551)_{10} * (83)_{10} = (543733)_{10}$$

$$(FFC)_{16} * (743)_8 = (196436)_{10}$$

$$\begin{aligned}
 (FFC)_{16} &= 15*16^2 + 15*16^1 + 12*16^0 \\
 &= 3840 + 240 + 12 \\
 &= 4092
 \end{aligned}$$

$$\begin{aligned}
 (743)_8 &= 7*8^2 + 4*8^1 + 3*8^0 \\
 &= 448 + 32 + 3 \\
 &= 483
 \end{aligned}$$

$$4092 * 483 = (196436)_{10}$$

Actividades



1. En parejas realizar conversiones de 2 ejercicios de cada una de las combinaciones de los sistemas de numeración.

Decimal- Binario

Decimal – Hexadecimal

Binario – Octal

Octal – Decimal

Octal – Hexadecimal

Hexadecimal – Binario

Decimal – Octal

Binario - Decimal

Binario – Hexadecimal

Octal – Binario

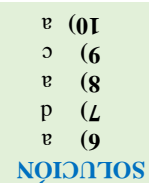
Hexadecimal - Decimal

Hexadecimal – Octal

QUIZ

Seleccionar la alternativa correcta.

1. ¿Cuál es el resultado de la siguiente conversión? $100101_2 \rightarrow ()_8$
 - a) 45
 - b) 87
 - c) 56
 - d) 39
2. ¿Cuál es el resultado de la siguiente multiplicación octal ($34_8 * 7_8$)?
 - a) 238
 - b) 300
 - c) 237
 - d) 304
3. ¿Cuál es el resultado de la siguiente suma octal ($100_8 + 5742_8$)?
 - a) 6042
 - b) 3782
 - c) 2742
 - d) 2222
4. ¿Cuál es el resultado de la siguiente resta octal ($77345_8 - 23455_8$)?
 - a) 54730
 - b) 43560
 - c) 53670
 - d) 34520
5. ¿Cuál es el resultado de la siguiente multiplicación hexadecimal ($67D34_{16} * 12_{16}$)?
 - a) 74CDA8
 - b) 72CDA8
 - c) 72CAD8
 - d) 74CAD8



REFERENCIA

- Alloza, J. M. (2009). *UF0465: Montaje de componentes y periféricos microinformáticos*. ic editorial. Obtenido de <https://books.google.com.ec/books?isbn=8416173532>
- Alonso, T. (1996). *Informática. Monografías profesionales*. Madrid: Ministerio de educación y cultura. Obtenido de <https://books.google.com.ec/books?id=AoYeAgAAQBAJ&pg=PA12&dq>
- Amaya, J. (2010). *Sistemas de Información Gerencial*. Bogotá, Colombia: Ecoe Ediciones. Obtenido de https://books.google.com.ec/books?id=mBc_CX92d88C&pg=PA8&dq
- Aranda, D. (2014). *Electrónica: Técnicas digitales y microcontroladores*. Autónoma de Buenos Aires, Argentina: Dalaga. Recuperado el 20 de Enero de 2018, de <https://books.google.com.ec/books?id=aQS5DQAAQBAJ&printsec=>
- Areitio, G., & Areitio, A. (2009). *Información, Informática e Internet: del ordenador personal a la Empresa 2.0*. España: Vision Libros. Recuperado el 31 de Diciembre de 2017, de <https://books.google.com.ec/books?isbn=8499835252>
- Ariza, E. (1993). Introducción a la informática. *Redalyc*(3), 402. Recuperado el 21 de Enero de 2018, de <http://www.redalyc.org/articulo.oa?id=26700324>
- Balderrama, M., Gonzales, J., Cruz, C., Peñafiel, K., Mamani, F., Zambrana, O., & Quitihuari, S. (2016). *Los Microprocesadores, Evolución y Futuro*. Bogota, Colombia: Illuminate. Obtenido de http://www.revistasbolivianas.org.bo/pdf/riei/v8n1/v8n1_a03.pdf
- Barceló, M. (2008). *Una historia de la informática*. Barcelona: UOC S.A. Obtenido de https://books.google.com.ec/books?id=8wwUowhAp_MC&pg=PA73&dq
- Beekman, G. (1999). *Introducción a la Computación*. México: Pearson. Obtenido de <https://books.google.com.ec/books?isbn=9684442823>
- Bermejo, M. R. (2008). *Dos abacos aos computadores*. Galicia: Universidade de Santiago de Compostela. Obtenido de <https://books.google.com.ec/books?isbn=849750917X>
- Berral, I. (2010). *Equipos microinformáticos*. Madrid, España: Editorial Paraninfo. Obtenido de https://books.google.com.ec/books?id=mqm-FYlidSMC&dq=intel+pentium+iii&source=gbs_navlinks_s
- Carretero y otros., E. G. (2015). *Problemas resueltos de estructura de computadores*. (C. L. Carmona, Ed.) Madrid, España: Paraninfo. Recuperado el 2018 de Enero de 7, de <https://books.google.com.ec/books?id=SwDsBgAAQBAJ&pg=PA145&dq>
- Chacon, L. (2002). *Automatización de la Biblioteca*. San José, Costa Rica: EUNED. Obtenido de <https://books.google.com.ec/books?id=sn17yKx4UwwC&pg=PA1&dq>
- Chu, Y. (1975). *Organización y microprogramación del ordenador*. Barcelona, España: Reverté S.A. Obtenido de <https://books.google.com.ec/books?isbn=8429126449>
- De Freitas, V., & Yáber, O. (1 de Marzo de 2015). Una propuesta de arquitectura para los Sistemas Informáticos de Gestión del Conocimiento en Instituciones de Educación Superior. *Revistas Espacios*, 36(10). Recuperado el 19 de Enero de 2018, de <http://www.revistaespacios.com/a15v36n10/153610E2.html>
- De la Puente, C. (1996). *SPSS/PC+: una guía para la investigación*. Madrid: Complutense. Obtenido de https://books.google.com.ec/books?id=K2zLIERd-mUC&dq=como+guarda+la+informacion+las+cinta+magnetica&source=gbs_navlinks_s
- Desongles, J. (2005). *Ayudante técnico de informática de la Junta de Andalucía: Temario*. (segunda ed., Vol. II). Sevilla, España: Editorial MAD. Obtenido de https://books.google.com.ec/books?id=CJnwTDObdgIC&dq=procesador+del+a%C3%B1o+1972+intel+8008&source=gbs_navlinks_s

- Eck, D. J. (2009). *Introducción a la programación usando Java* (Quinta ed.). (I. C. Luis E. Ramos, Trad.) Geneva, Nueva York, Estados Unidos. Recuperado el 1 de Enero de 2018, de <https://books.google.com.ec/books?id=vBDDAwAAQBAJ&pg=PA4&dq#v=onepage&q>
- García, F., Carretero, J., García, J., & Exposito, D. (2015). *Problemas resueltos de estructura de computadores*. Madrid, España: Paraninfo S.A. Recuperado el 1 de Enero de 2018, de <https://books.google.com.ec/books?isbn=8428337012>
- García, M. (2006). *Apuntes de organización de computadores*. (U. d. Oviedo, Ed.) Oviedo. Recuperado el 21 de Enero de 2018, de https://books.google.com.ec/books?id=d0IDESqB4wC&dq=memoria+cache&hl=es&source=gbs_navlinks_s
- García, M., & Lopez, J. (2007). *Apuntes de organización de computadores*. Asturias, España: Ediciones de la Universidad de Oviedo. Recuperado el 6 de Enero de 2018, de <https://books.google.com.ec/books?isbn=8483176068>
- Garrido, A. (2006). *Fundamentos de programación en C++* (Primera ed.). Las Rozas, Madrid, España: Publicaciones Delta. Recuperado el 21 de Enero de 2018, de <https://books.google.com.ec/books?id=OC17arE5xukC&pg=PA2&dq=>
- Gómez, D., Ania, J., Gassó, T., Del Castillo, L., Santos, M., Gonzales, J., . . . Silva, L. (2005). *Manual Del Auxiliar Administrativo de Instituciones Sanitarias*. (Vol. 1). Sevilla, España: MAD-Eduforma. Obtenido de https://books.google.com.ec/books?id=k19C9NmiDSMC&dq=intel+pentium+iii&source=gbs_navlinks_s
- Gutiérrez, J. (3 de Octubre de 2013). Perfil de la planificación y organización de las tecnologías de información y comunicación en la universidad. *REVISTA CIENTÍFICA IN CRESCENDO*, IV(2), 273. Recuperado el 19 de Enero de 2018, de <http://revistas.uladech.edu.pe/index.php/increscendo/article/view/4>
- Hennessy, J., & Patterson, D. (1993). *Arquitectura de computadoras Un enfoque Cuantitativo* (Primera Edición ed.). España: McGraw-Hill. Recuperado el 21 de Enero de 2018, de <https://www.freelibros.org/ingenieria/arquitectura-de-computadores-un-enfoque-cuantitativo-1ra-edicion-john-l-hennessy-david-a-patterson.html>
- Jara, S., & Perez, O. (2005). *Taller de computo, descubre construyendo*. Zapopan, Jalisco, Mexico: umbral. Obtenido de https://books.google.com.ec/books?id=v8MioUY_OSAC&pg=PT12&dq=
- López, J., & García, M. (2007). *Apuntes de organización de computadores*. Oviedo, España: Textos universitarios Ediuno. Recuperado el 21 de Enero de 2018, de <https://books.google.com.ec/books?id=d0IDESqB4wC&pg=PA240&dq=>
- Mancia, J. (2014). Relatos, Mapas Conceptuales y Arquitectura de Computadores. (D. d. Computadores, Ed.) *Enseñanza y Aprendizaje de Ingeniería de Computadores*(4). Recuperado el 19 de Enero de 2018, de https://atc.ugr.es/pages/actividades_extension/n4_revista_eaic_2014/%21
- Mano, M. M. (1994). *Arquitectura de computadoras* (Tercera ed.). (C. S. ARCHITECTURE, Trad.) Los Angeles, California: Pearson. Recuperado el 2 de Enero de 2018, de <https://books.google.com.ec/books?id=2wWZyKu60cAC&pg=PA299&dq>
- Marroquin, N. (2010). *Tras los pasos de un... Hacker*. Quito, Ecuador: NMC Research Cía Ltda. Obtenido de https://books.google.com.ec/books?id=tSdGxtSrlU8C&dq=tercera+generacion+circuitos+integrados&source=gbs_navlinks_s

- Martin, P., Oliva, J., & Manjavacas, C. (2010). *Montaje y mantenimiento de equipos* (primera ed.). Madrid, España: Editorial Paraninfo. Obtenido de https://books.google.com.ec/books?id=JLoKKnuTvTsC&source=gbs_navlinks_s
- Martin, P., Oliva, J., & Manjavacas, C. (2014). *Montaje y mantenimiento de equipos* (segunda ed.). Madrid, España: Editorial Paraninfo. Obtenido de https://books.google.com.ec/books?id=n3O6AwAAQBAJ&dq=MONTAJE+Y+MANTENIMIENTO+DE+EQUIPOS+2+oliva&source=gbs_navlinks_s
- Martos, F., Calvo, J., Gonzales, J., Salamanca, Roberto, Santos, M., . . . Milan, D. (2005). *Auxiliares Administrativos de la Universidad de Salamanca. Temario* (tercera ed.). Sevilla, España: MAD. Obtenido de https://books.google.com.ec/books?id=HuV9wJ1kp00C&dq=EL+Intel+Pentium+Itanium&source=gbs_navlinks_s
- Mathur, A. (1989). *Introduction to Microprocessors*. New Delhi: McGraw-Hill Education. Obtenido de https://books.google.com.ec/books?id=Gky_Gjk4De0C&dq=Zilog+Z80&source=gbs_navlinks_s
- Mesa, A. M. (2005). *Guía práctica para manejar y reparar el computador* (Onceava ed.). Medellín, Colombia. Recuperado el 6 de Enero de 2018, de <https://books.google.com.ec/books?id=eAsV2vaIenK&pg=PA103&dq>
- Morris, M. (1982). *Lógica digital y diseño de computadores*. (P. Educación, Ed.) Atlacomulco: reimpresión. Recuperado el 3 de Enero de 2018, de <https://books.google.com.ec/books?id=Jadk9JigJs4C&dq>
- Morris, M. (1994). *Arquitectura de computadoras* (Tercera Edición ed.). Pearson Educación. Recuperado el 21 de Enero de 2018, de <https://www.freelibros.org/tag/m-morris-mano>
- Orenga, M., & Manonellas, G. (2011). Sistema de memoria. *Fundació per a la Universitat Oberta de Catalunya*, 68. Recuperado el 3 de Enero de 2018, de [https://www.exabyteinformatica.com/uoc/Informatica/Estructura_de_computadores/Estructura_de_computadores_\(Modulo_4\).pdf](https://www.exabyteinformatica.com/uoc/Informatica/Estructura_de_computadores/Estructura_de_computadores_(Modulo_4).pdf)
- Osuna, S., & Busón, C. (2007). *Convergencias de medios : la integración tecnológica en la era digital*. Barcelona, España: Icaria Editorial. Obtenido de https://books.google.com.ec/books?id=6L2k_tj8j88C&dq=eniac+que+es&source=gbs_navlinks_s
- Pabón, H. O. (2005). *Sistemas Operativos Modernos* (Primera ed.). Medellín, Colombia: Sello. Recuperado el 1 de Enero de 2018, de <https://books.google.com.ec/books?id=3Hb6f3gyCxC&pg=PA19&dq>
- Pardo, D., & Bailón, L. (2006). *Fundamentos de electrónica digital* (Vol. 76). Salamanca, España: Universidad de Salamanca . Obtenido de https://books.google.com.ec/books?id=mrLBFwWQhM8C&dq=organizacion+2d&hl=es&source=gbs_navlinks_s
- Parhami, B. (2007). *Arquitectura de Computadoras De los Microprocesadores a las Supercomputadoras*. México: McGraw-Hill. Recuperado el 21 de Enero de 2018, de <https://www.freelibros.org/ingenieria/arquitectura-de-computadoras-de-los-microprocesadores-a-las-supercomputadoras-behrooz-parhami.html>
- Pardo, E. (1993). *Microinformática de gestión*. Oviedo, Asturias, España: Universidad de Oviedo . Obtenido de https://books.google.com.ec/books?id=RMDWpaaJ0m8C&dq=disco+magnetico&source=gbs_navlinks_s

- Patterson, D., & Hennessy, J. (2000). *Estructura y diseño de computadores: interficie circuitería-programación* (Vol. 2). Barcelona, España: Reverté S.A. Obtenido de https://books.google.com.ec/books?id=rEjaLxQ4bl8C&dq=disco+magnetico&source=gbs_navlinks_s
- Peplow & Shenouda. (2010). *Digital System Design - Use of Microcontroller*. Kwa-Zulu Natal, Sudáfrica: River Publishers. Recuperado el 2018 de Enero de 6, de <https://books.google.com.ec/books?id=dtvZtUfqEOMC&pg=PA174&dq>
- Perez, M. (2013). *Una historia de las matemáticas: retos y conquistas a través de sus personajes*. Madrid, España: Editorial vision libros. Obtenido de https://books.google.com.ec/books?id=6hBZBQAAQBAJ&dq=el+abaco+y+la+pascalina&source=gbs_navlinks_s
- Pérez & Morera. (2002). *Conceptos de sistemas operativos*. Madrid, España: Amábar, S.L. Recuperado el 1 de Enero de 2018, de https://books.google.com.ec/books?id=LY2P_VSuZ3cC&pg=PA229&dq
- Rafiqzaman, M. (2005). *Fundamentals of Digital Logic and Microcomputer Design* (Vol. 5). Pomona, California, EEUU: John Wiley & Sons. Obtenido de https://books.google.com.ec/books?id=1QZEawDm9uAC&dq=Intel+Pentium+III+Xeon&source=gbs_navlinks_s
- Ramirez, E., & Weiss, M. (1986). *Introducción a los microprocesadores: equipo y sistemas*. DF, Mexico: Limusa. Obtenido de <https://books.google.com.ec/books?id=Boih9s8uVP4C&dq>
- Rogers, E., & Larsen, J. (1986). *La fiebre del silicón valley*. Barcelona, España: Reverté S.A. Obtenido de https://books.google.com.ec/books?id=UTTA9_d0qX4C&dq=microprocesador+intel+8080&source=gbs_navlinks_s
- Sánchez, L. (2006). *Informática I: Un enfoque constructivista* (Primera ed.). (P. Guerrero, Ed.) México: Pearson. Recuperado el 20 de Enero de 2018, de <https://books.google.com.ec/books?id=AdZ5zLty3EkC&pg=PA18&dq=>
- Sanchis, E. (2002). *Sistemas electrónicos digitales: Fundamento y diseño de aplicaciones*. Aldaya, València, España: Publicacions de la Universitat de València. Recuperado el 21 de Enero de 2018, de <https://books.google.com.ec/books?isbn=8437055172>
- Santamaría, E. (1993). *Electrónica digital y microprocesadores* Madrid, España: Biblos Industria Gráfica, S.L. (Vol. 4). (U. P. Comillas, Ed.) Recuperado el 22 de Enero de 2018, de <https://books.google.com.ec/books?id=7dk7YCTu0HMC&pg=PA226&dq>
- Silva, M. (2015). *Sistemas Operativos* (Primera ed.). Buenos Aires, Argentina: Alfaomega. Recuperado el 6 de Enero de 2018, de <https://books.google.com.ec/books?id=N2MZDQAAQBAJ&pg=PT44&dq>
- Stallings, W. (2006). *Organización y Arquitectura de Computadores* (Séptima Edición ed.). Madrid: Pearson Educación, S.A. Recuperado el 15 de Enero de 2018, de <https://www.elsolucionario.org/organizacion-y-arquitectura-de-computadores-william-stallings-7ed/>
- Stallings, W. (2007). *Organización y arquitectura de computadores* (Séptima ed.). Madrid, España: PEARSON-PRENTICE HALL. Obtenido de <https://books.google.com.ec/books?isbn=8489660824>
- Seas, J., Castro, J., & Corrales, M. (2004). *Informática Educativa: Ampliando Escenarios Para El Aprendizaje*. San Jose, Costa Rica: EUNED. Obtenido de https://books.google.com.ec/books?id=7rH0Eq5GK4cC&dq=Informática+Educativa:+Ampliando+Escenarios+Para+El+Aprendizaje+año&source=gbs_navlinks_s

- Tanenbaum, A. S. (2000). *Organización de Computadoras un enfoque Estructurado* (Cuarta Edición ed.). México: Pearson Educacion. Recuperado el 21 de Enero de 2018, de <https://books.google.com.ec/books?isbn=9701703995>
- Toledo, M. (2010). *El resumen automático y la evaluación de traducciones en el contexto de la traducción especializada*. Peter Lang. Recuperado el 21 de Enero de 2018, de <https://books.google.com.ec/books?id=qD-SbLK71TcC&pg=PA100&dq=>
- Tomasi, W. (2003). *Sistemas de comunicaciones electrónicas* (Cuarta ed.). (V. G. Gloria Mata, Trad.) Arizona, Phoenix: Prentice Hall. Recuperado el 21 de Enero de 2018, de https://books.google.com.ec/books?id=_2HCio8aZiQC&pg=PA524&dq=
- Ujaldon, M. (2003). *Arquitectura del PC* (Vol. 1). Malaga, España: Editorial Megamultimedia S.L. Obtenido de https://books.google.com.ec/books?id=y-Bek3q8lYUC&dq=Intel+4004&source=gbs_navlinks_s

GLOSARIO

Almacenamiento: establecimiento que funciona como depósito.

Arquitectura: arte y técnica de diseñar, proyectar y construir edificios y espacios públicos.

Atributo: constituyente sintáctico que permite la expresión de alguna cualidad de un complemento, una preposición, un verbo sustantivado o un sustantivo.

Bit: en informática y otras disciplinas, unidad mínima de información, que puede tener solo dos valores (cero o uno).

Byte: conjunto de 8 bits que recibe el tratamiento de una unidad y que constituye el mínimo elemento de memoria direccionable de una computadora.

Chipset: un chipset es el conjunto de circuitos integrados diseñados con base en la arquitectura de un procesador, permitiendo que ese tipo de procesadores funcionen en una placa base.

Circuitería: base que usa para construir dispositivos electrónicos como torretas o módulos, y también para muchos explosivos.

Coprocesador: es un microprocesador de un ordenador utilizado como suplemento de las funciones del procesador principal (la CPU).

Cuantificar: expresar mediante números aspectos cualitativos de la realidad.

Datos: representación simbólica de un atributo o variable cuantitativa o cualitativa.

Disipar: hacer desaparecer una cosa de la vista poco a poco por la disgregación y dispersión de sus partes.

Eficiente: que realiza o cumple un trabajo o función a la perfección.

Estructura: conjunto de elementos que caracterizan un determinado ámbito de la realidad o sistema. Conjunto de relaciones que mantienen entre sí las partes de un todo.

Hito: acontecimiento puntual y significativo que marca un momento importante en el desarrollo de un proceso o en la vida de una persona.

Interconexión: conexión entre dos o más sistemas de producción y distribución de energía eléctrica para el intercambio de corriente.

Jerarquía: es un orden de elementos de acuerdo con su valor.

Mecanismo: elementos destinados a transmitir y/o transformar fuerzas y/o movimientos desde un elemento motriz (motor) a un elemento conducido (receptor), con la misión de permitir al ser humano realizar determinados trabajos con mayor comodidad y menor esfuerzo.

Micrones o micra: es una unidad de longitud equivalente a una millonésima parte de un metro.

Microordenadores: es una computadora de propósito general construida sobre la base de circuitos integrados y en cuya arquitectura el componente principal es un microprocesador

Multiplexado: es la combinación de dos o más canales de información en un solo medio de transmisión usando un dispositivo llamado multiplexor.

No enmascarable: es un tipo especial de interrupción usada en la mayoría de los microordenadores como el IBM PC y el Apple II.

Organización: grupo social formado por personas, tareas y administración, que interactúan en el marco de una estructura sistemática para cumplir con sus objetivos.

Overclocking: significa “sobre el reloj” y se usa en el mundo de la informática para describir el proceso de aumentar la velocidad del reloj de componentes como el CPU y el GPU para que corran más rápidamente de lo que fueron diseñados para funcionar.

Paralelismo: figura literaria y artística que consiste en repetir una misma estructura varias veces, pero alterando algún elemento.

Periférico: dispositivo electrónico físico que se conecta o acopla a una computadora, pero no forma parte de su núcleo básico (CPU, memoria, placa madre, alimentación eléctrica).

Predecesor: persona que precedió a otra en un empleo, ocupación, cargo o dignidad.

Procesamiento: ejecución de diversas instrucciones por parte del microprocesador, de acuerdo a lo que indica un programa.

Sistema: conjunto de elementos relacionados entre sí y que funcionan como un todo.

Transferencia: traspaso de información de diferente tipo de un determinado tipo de aparato a otro similar o de distinto tipo.

Transistores: es un dispositivo electrónico semiconductor utilizado para entregar una señal de salida en respuesta a una señal de entrada

Zócalo: banda horizontal de madera, azulejos, tela, papel pintado, etc., con que se adorna o protege la parte inferior de una pared, que puede levantar pocos centímetros o llegar a media altura.

SIGLAS

AGP: *Accelerated Graphics Port* (puerto de gráficos acelerados).

AMR: *Audio/Modem Riser*.

BIOS: (*Basic Input Output System*). Sistema básico de entrada y salida. Programa que contiene instrucciones detalladas que activan dispositivos periféricos.

Bit: unidad mínima de información, que puede tener solo dos valores (cero o uno).

CI: Circuito integrado.

CMOS: *Complementary Metal Oxide Semiconductor* (semiconductor complementario de óxido metálico). Sección de la memoria de un computador donde se guarda la información y los programas que ayudan en el arranque de la PC (BIOS).

CNR: *Communication and Networking Riser* (elevador de Comunicaciones y red).

CPLD: *Complex programmable Logic Device* (Dispositivo lógico programable complejo).

CPU: *Central processing unit*, (unidad central de proceso).

DF: Dirección física.

DMA: *Direct Memory Access* (memoria de acceso directo).

DRAM: *Dynamic Random Access Memory* (RAM Dinamica).

EEPROM: eléctricamente EPROM.

EISA: *Extended Industry Standard Architecture*.

EPROM: erasable PROM.

Mc: memoria caché.

MCA: *Micro Channel Architecture*.

Mp: Memoria principal.

NVRAM: *Non-volatile random access memory* (Memoria de acceso aleatorio no volatil) Memoria que no pierde sus datos e información, aunque se desconecte el ordenador.

PCI: *Peripheral Component Interconnect*.

PROM: Programable ROM.

RAM: *Random Access Memory* (Memoria de acceso Aleatorio).

ROM: *Read Only Memory*.

SRAM: *Static Random Access Memory* (RAM Estática).

USB: *Universal Serial Bus*.

VESA: *Video Electronics Standards Association*.