

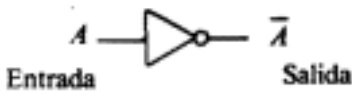
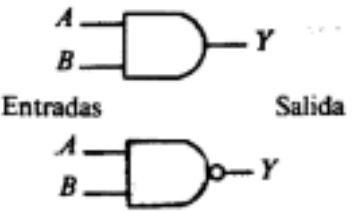
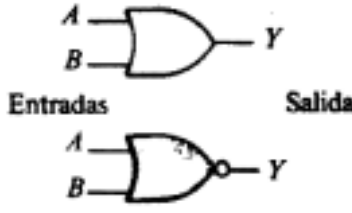
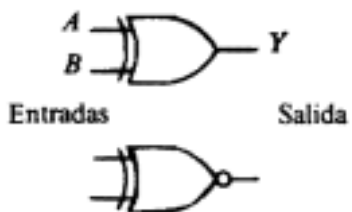
## **PUERTAS LÓGICAS**

Los circuitos utilizados para procesar señales digitales se denominan puertas lógicas. Para identificar estos circuitos se utilizan símbolos lógicos. Las siete puertas que los elementos lógicos fundamentales en los sistemas digitales aparecen en la tabla de abajo.

Los nombres de los siete elementos lógicos se dan en la columna izquierda de la tabla. Los símbolos lógicos estándares gráficos se ilustran en la segunda columna. La tercera muestra la acción exacta (salida) del circuito con entradas dadas. En la tabla de verdad, un 0 (cero) significa un nivel de tensión BAJO mientras que un 1 (uno) significa un nivel de tensión ALTO. La columna derecha da la expresión booleana para cada elemento lógico. Las expresiones booleanas son una especie de "taquigrafía" utilizada para representar una función lógica.

Observar que cada símbolo lógico de la tabla tiene una forma distintiva. Algunos fabricantes están comenzando a utilizar símbolos rectangulares para todos los dispositivos lógicos. Estos nuevos símbolos lógicos están basados en el no ensayado estándares (IEEE Standard 91-1984) desarrollado por el Instituto de Electricidad e Ingeniería Electrónica. Sin embargo, por ahora, todos los trabajadores de esta área reconocerán los símbolos lógicos dibujados en la tabla que estamos viendo.

**TABLA DE LAS SIETES FUNCIONES LÓGICAS COMPARADAS:**

Función lógica	Símbolo lógico de puerta	Tabla de verdad	Expresión booleana																								
Inversor	 <p>Entrada <math>A</math> Salida <math>\bar{A}</math></p>	<table border="1" data-bbox="933 451 1144 661"> <thead> <tr> <th>Entrada</th> <th>Salida</th> </tr> </thead> <tbody> <tr> <td><math>A</math></td> <td><math>\bar{A}</math></td> </tr> <tr> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> </tr> </tbody> </table>	Entrada	Salida	$A$	$\bar{A}$	0	1	1	0	$A = \bar{A}$																
Entrada	Salida																										
$A$	$\bar{A}$																										
0	1																										
1	0																										
AND  NAND	 <p>Entradas <math>A</math> <math>B</math> Salida <math>Y</math></p> <p>Entradas <math>A</math> <math>B</math> Salida <math>Y</math></p>	<table border="1" data-bbox="876 735 1201 1029"> <thead> <tr> <th colspan="2">Entradas</th> <th colspan="2">Salidas</th> </tr> <tr> <th><math>B</math></th> <th><math>A</math></th> <th>AND</th> <th>NAND</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	Entradas		Salidas		$B$	$A$	AND	NAND	0	0	0	1	0	1	0	1	1	0	0	1	1	1	1	0	$A \cdot B = Y$  $\overline{A \cdot B} = Y$
Entradas		Salidas																									
$B$	$A$	AND	NAND																								
0	0	0	1																								
0	1	0	1																								
1	0	0	1																								
1	1	1	0																								
OR  NOR	 <p>Entradas <math>A</math> <math>B</math> Salida <math>Y</math></p> <p>Entradas <math>A</math> <math>B</math> Salida <math>Y</math></p>	<table border="1" data-bbox="876 1113 1201 1407"> <thead> <tr> <th colspan="2">Entradas</th> <th colspan="2">Salidas</th> </tr> <tr> <th><math>B</math></th> <th><math>A</math></th> <th>OR</th> <th>NOR</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	Entradas		Salidas		$B$	$A$	OR	NOR	0	0	0	1	0	1	1	0	1	0	1	0	1	1	1	0	$A + B = Y$  $\overline{A + B} = Y$
Entradas		Salidas																									
$B$	$A$	OR	NOR																								
0	0	0	1																								
0	1	1	0																								
1	0	1	0																								
1	1	1	0																								
OR exclusiva  NOR exclusiva	 <p>Entradas <math>A</math> <math>B</math> Salida <math>Y</math></p> <p>Entradas <math>A</math> <math>B</math> Salida <math>Y</math></p>	<table border="1" data-bbox="876 1480 1201 1774"> <thead> <tr> <th colspan="2">Entradas</th> <th colspan="2">Salidas</th> </tr> <tr> <th><math>B</math></th> <th><math>A</math></th> <th>XOR</th> <th>XNOR</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> <td>1</td> </tr> </tbody> </table>	Entradas		Salidas		$B$	$A$	XOR	XNOR	0	0	0	1	0	1	1	0	1	0	1	0	1	1	0	1	$A \oplus B = Y$  $\overline{A \oplus B} = Y$
Entradas		Salidas																									
$B$	$A$	XOR	XNOR																								
0	0	0	1																								
0	1	1	0																								
1	0	1	0																								
1	1	0	1																								

El siguiente ejemplo es práctico con la utilización de información con las compuertas lógicas.

¿Cuáles son las salidas del inversor (NOT) de la figura para el pulso **a** en la entrada?

De acuerdo con la segunda línea de la tabla de verdad correspondiente a la puerta NOT, la salida será 0 (cero), la opuesta a la entrada.

Cuando el pulso **b** (un 0, o BAJO) alcanza la entrada del inversor, la salida será un ALTO o un 1 (uno).

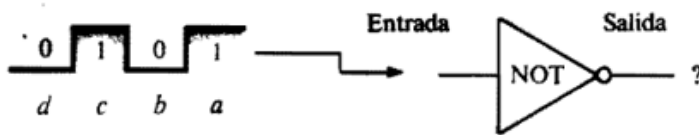
El punto de entrada **c** producirá una salida de nivel BAJO.

El pulso **d** producirá una salida de nivel ALTO.

El proceso de inversión (inverso) también se denomina complementación o negación. La expresión booleana la complementación es  $A = \bar{A}$  (A negado).

Tabla de Verdad

Entrada	Salida
A	$\bar{A}$
0	1
1	0



Otro ejemplo se muestra en la siguiente figura, donde aparece una puerta AND de 2 entradas. Los pulsos de entradas en a son 0 y 1, que según la tabla de verdad producirán una salida de nivel BAJO o 0. Los pulsos a, b y c producirán todas salidas de nivel BAJO. Cuando las entradas de la puerta AND estén en el nivel ALTO la salida será un nivel ALTO O 1.

