

TEMA 6

Amplificador diferencial

6.1.- Introducción

El amplificador diferencial es un circuito que constituye parte fundamental de muchos amplificadores y comparadores y es la etapa clave de la familia lógica ECL. En este tema se describen y analizan diferentes tipos de amplificadores diferenciales basados en dispositivos bipolares y FET. Se abordan técnicas de polarización y análisis de pequeña señal introduciendo los conceptos en modo diferencial y modo común que permiten simplificar el análisis de estos amplificadores. Por último, se presentan y estudian amplificadores diferenciales integrados complejos que resultan muy útiles como introducción a los amplificadores operacionales.

6.2.- Análisis de un amplificador diferencial básico bipolar

El amplificador diferencial constituye la etapa de entrada más típica de la mayoría de los amplificadores operaciones y comparadores, siendo además el elemento básico de las puertas digitales de la familia lógica ECL. En la figura 6.1.a aparece la estructura básica de este amplificador. Uno de sus aspectos más importantes es su simetría que le confiere unas características muy especiales de análisis y diseño. Por ello, los transistores Q1 y Q2 deben ser idénticos, aspecto que únicamente se logra cuando el circuito está fabricado en un chip. Realizar este amplificador con componentes discretos pierde sus principales propiedades al romperse esa simetría. A continuación se realiza un análisis de este amplificador, primero en continua y luego en alterna donde se introducen los conceptos de configuración en modo común y modo diferencial.

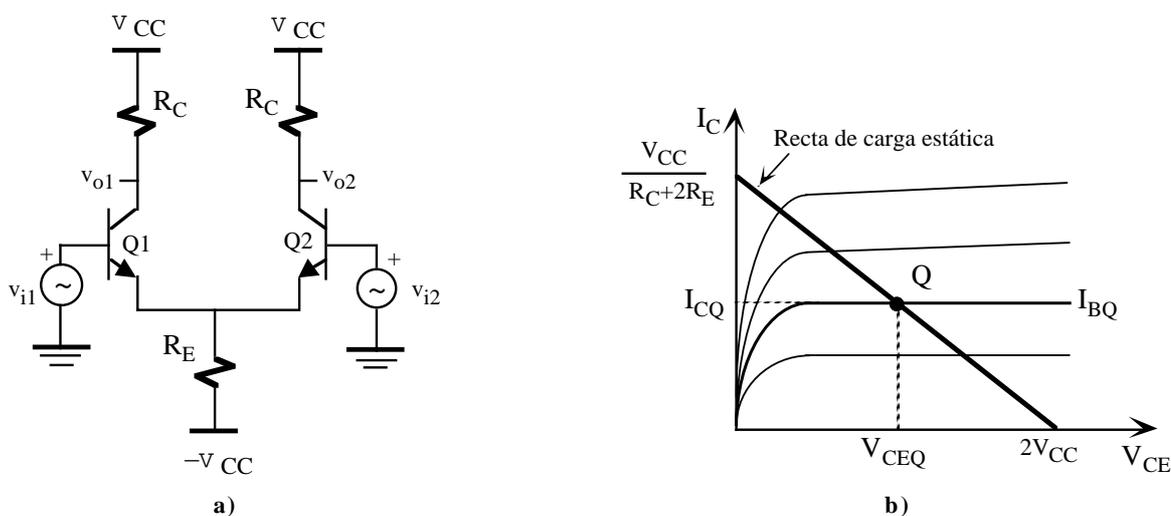


Figura 6.1. a) Amplificador diferencial básico y b) recta de carga estática.

6.2.1.- Análisis en continua

En el caso de que v_{i1} y v_{i2} sean componentes de pequeña señal, y suponiendo que $h_{FE} \gg 1$, entonces se puede extraer del circuito de la figura 6.1.a la siguiente relación

$$0 \approx V_{BE} + (I_{E1} + I_{E2})R_E - V_{CC} \tag{6.1}$$

La simetría del circuito y el hecho de que Q1 y Q2 son transistores idénticos hace que $I_{E1} = I_{E2} = I_E$ de forma que

$$I_E \approx I_C = \frac{V_{CC} - V_{BE}}{2R_E} \tag{6.2}$$

La ecuación de recta de carga estática se obtiene aplicando KVL a la malla colector-emisor de los transistores:

$$2V_{CC} \approx V_{CE} + I_C(R_C + 2R_E) \tag{6.3}$$

Esta recta se encuentra dibujada en la figura 6.1.b. La situación del punto de trabajo define los límites de variación de señal de entrada y el rango de funcionamiento lineal permisible. La máxima amplitud de salida se consigue cuando $V_{CEQ} = V_{CC}$.

6.2.2.- Análisis de las configuraciones en modo común y diferencial

La simetría del amplificador diferencial permite simplificar su análisis convirtiendo las tensiones de entrada en tensiones de entrada de modo común y modo diferencial. Además, estos conceptos están en consonancia con las aplicaciones típicas del amplificador operacional que se suele utilizar para amplificar la diferencia entre las dos señales de entrada. La tensión de entrada en modo diferencial (v_{id}) y modo común (v_{ic}) se definen como

$$\begin{cases} v_{id} = v_{i1} - v_{i2} \\ v_{ic} = \frac{v_{i1} + v_{i2}}{2} \end{cases} \quad \text{o} \quad \begin{cases} v_{i1} = v_{id} / 2 + v_{ic} \\ v_{i2} = \pm v_{id} / 2 + v_{ic} \end{cases} \tag{6.4}$$

A su vez, estas tensiones v_{id} y v_{ic} dan lugar a dos tensiones de salida, en modo diferencial (v_{od}) y modo común (v_{oc}), definidas de una manera similar como

$$\begin{cases} v_{od} = v_{o1} - v_{o2} \\ v_{oc} = \frac{v_{o1} + v_{o2}}{2} \end{cases} \quad \text{o} \quad \begin{cases} v_{o1} = v_{od} / 2 + v_{oc} \\ v_{o2} = \pm v_{od} / 2 + v_{oc} \end{cases} \tag{6.5}$$

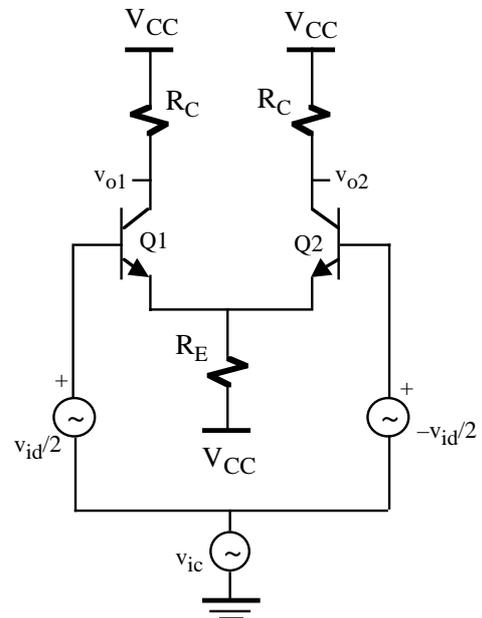


Figura 6.2. Amplificador diferencial con tensiones en modo diferencial y modo común.

Con la definición de las tensiones en modo diferencial y modo común, el amplificador diferencial tiene dos ganancias, una en modo diferencial (A_d) y otra en modo común (A_c) definidas como

$$A_d = \frac{v_{od}}{v_{id}} \quad \text{y} \quad A_c = \frac{v_{oc}}{v_{ic}} \quad (6.6)$$

La aplicación de los estos conceptos permite transformar el circuito de la figura 6.1.a en el de la figura 6.2. Este nuevo circuito presenta unas propiedades de simetría que facilita su análisis mediante la aplicación del principio de superposición a las entradas en modo diferencial y común independientemente.

• **Ganancia en modo diferencial**

En la figura 6.3 se muestra el circuito equivalente simplificado del amplificador diferencial cuando únicamente se considera modo diferencial a la entrada. El análisis del circuito establece las siguientes ecuaciones

$$\begin{cases} v_{id}/2 = i_{b1}h_{ie} - i_{b2}h_{ie} - v_{id}/2 \Rightarrow v_{id} = (i_{b1} - i_{b2})h_{ie} \\ v_e = (i_{b1} + i_{b2})(1 + h_{fe})R_E \\ v_{id}/2 = i_{b1}h_{ie} + v_e \end{cases} \quad (6.7)$$

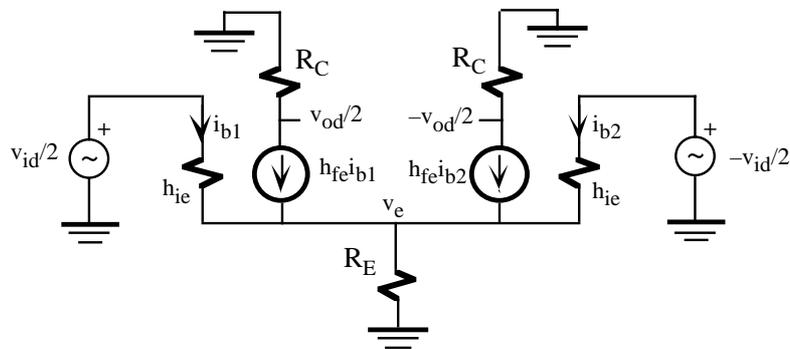


Figura 6.3. Circuito de pequeña señal simplificado del amplificador diferencial en modo diferencial ($h_{oe}=h_{re}=0$).

Resolviendo las ecuaciones de 6.7 se llega fácilmente a la siguiente relación

$$(i_{b1} + i_{b2})(h_{ie}/2 + (1 + h_{fe})R_E) = 0 \quad (6.8)$$

siendo la única solución posible

$$i_{b1} = -i_{b2} \quad (6.9)$$

resultando que

$$v_e = 0 \quad (6.10)$$

La ecuación (6.10) indica que la tensión de pequeña señal en el emisor de los transistores es nula, es decir, que ese nudo se comporta como un nudo de masa virtual; no hay que confundirla con la masa real del circuito. Por consiguiente, analizar el circuito de la figura 6.3 es equivalente a analizar los circuitos equivalentes del amplificador diferencial en modo diferencial mostrados en las figuras 6.4.a y 6.4.b. La ganancia en tensión en modo diferencial de este amplificador es

$$A_d = \frac{v_{od}/2}{v_{id}/2} = -\frac{h_{fe}R_C}{h_{ie}} \quad (6.11)$$

La impedancia de entrada del circuito de la figura 6.4 es $Z_i=h_{ie}$. Por consiguiente, la impedancia de entrada vista a través de los dos terminales de entrada diferencial es

$$Z_{id} = 2h_{ie}. \tag{6.12}$$

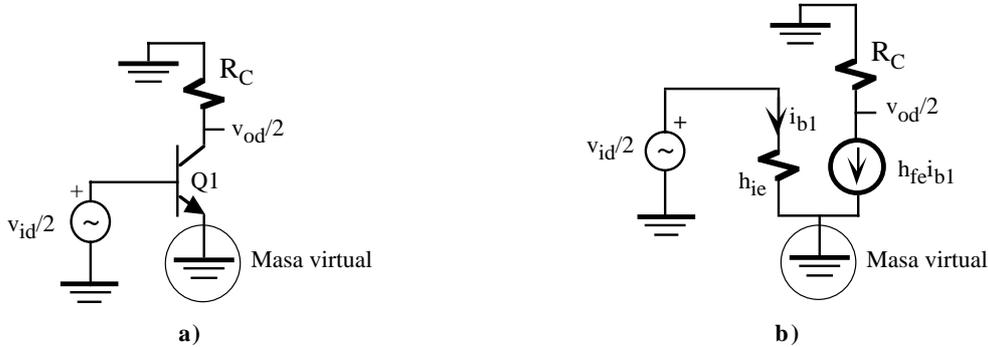


Figura 6.4. Circuitos equivalente del amplificador diferencial en modo diferencial **a)** en alterna, **b)** en pequeña señal ($h_{oe}=h_{re}=0$).

• **Ganancia en modo común**

En la figura 6.5 aparece el circuito equivalente del amplificador diferencial cuando únicamente se considera modo común a la entrada. Para obtener un circuito más simplificado se va a determinar en primer lugar las impedancias equivalentes Z_{e1} y Z_{e2} vista a través de los emisores de los transistores Q1 y Q2. Estas impedancias se definen como

$$Z_{e1} = \frac{v_e}{i_{e1}} = \frac{v_e}{i_{b1} + h_{fe}i_{b1}} \quad \text{y} \quad Z_{e2} = \frac{v_e}{i_{e2}} = \frac{v_e}{i_{b2} + h_{fe}i_{b2}} \tag{6.13}$$

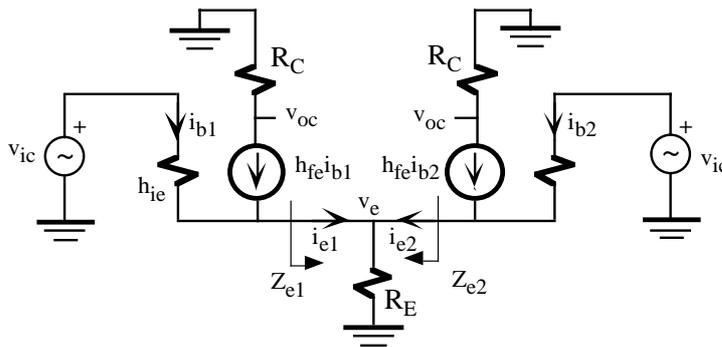


Figura 6.5. Amplificador diferencial en modo común. ($h_{oe}=h_{re}=0$).

Analizando el circuito de la figura 6.5 se obtiene la siguiente ecuación

$$v_{ic} = i_{b1}h_{ie} - i_{b2}h_{ie} + v_{ic} \tag{6.14}$$

que permite demostrar que

$$i_{b1} = i_{b2} \tag{6.15}$$

Por otra parte, la tensión v_e se puede expresar como

$$v_e = (i_{b1} + h_{fe}i_{b1} + i_{b2} + h_{fe}i_{b2})R_E \tag{6.16}$$

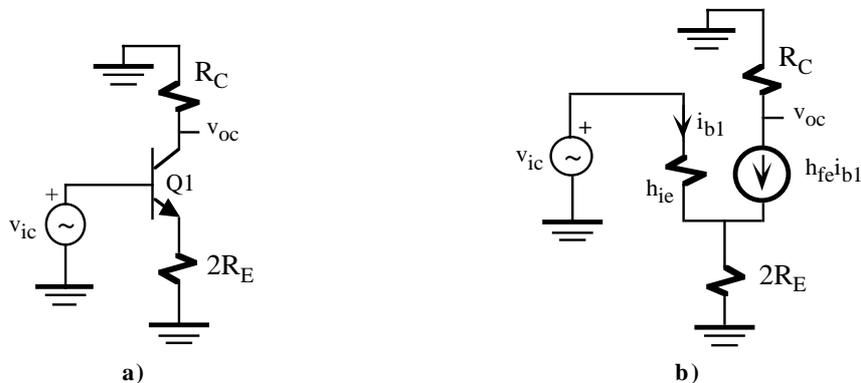


Figura 6.6. Circuitos equivalente del amplificador diferencial en modo común **a)** en alterna, **b)** en pequeña señal ($h_{oe}=h_{re}=0$).

y utilizando las ecuaciones 6.13, 6.14 y 6.15 fácilmente se demuestra que

$$Z_{e1} = Z_{e2} = 2R_E \tag{6.17}$$

Luego, los emisores de Q1 y Q2 “ven” una resistencia equivalente expresada en 6.17 de forma que el circuito de la figura 6.5 se transforma en los circuitos equivalentes más sencillos mostrados en la figuras 6.6.a y 6.6.b. Fácilmente se demuestra que la ganancia en modo común es

$$A_c = \frac{v_{o1}}{v_{ic}} = \frac{v_{oc}}{v_{ic}} = -\frac{h_{fe}R_C}{h_{ie} + 2R_E(1 + h_{fe})} \tag{6.18}$$

• **Relación de rechazo en modo común**

Un amplificador diferencial ideal tiene una tensión de salida proporcional a v_{id} y no depende de la componente en modo común ($A_c=0$). En la práctica no sucede así y para medir esa desviación se introduce el concepto de relación de rechazo en modo común RRMC; en inglés *common-mode rejection ratio* o CMRR. Se define la RRMC como la relación entre la ganancia en modo diferencial y modo común

$$RRMC = \frac{A_d}{A_c} \tag{6.19}$$

que a veces se expresa en decibelios como

$$RRMC(dB) = 20 \log_{10} \left(\frac{A_d}{A_c} \right) \tag{6.20}$$

6.3.- Amplificador diferencial bipolar con fuente de corriente

En la etapa diferencial anterior una RRMC muy elevada exige una R_E grande; en el caso ideal $RRMC \rightarrow \infty$ si

$R_E \rightarrow \infty$. Sin embargo, la polarización del transistor es fuertemente dependiente del valor de esta resistencia. Una alternativa que se utiliza en la práctica consiste en sustituir la resistencia R_E por una fuente de corriente. De esta manera, la polarización del circuito puede realizarse con facilidad y la RRMC es muy elevada ya que una fuente de corriente presenta una impedancia interna muy alta.

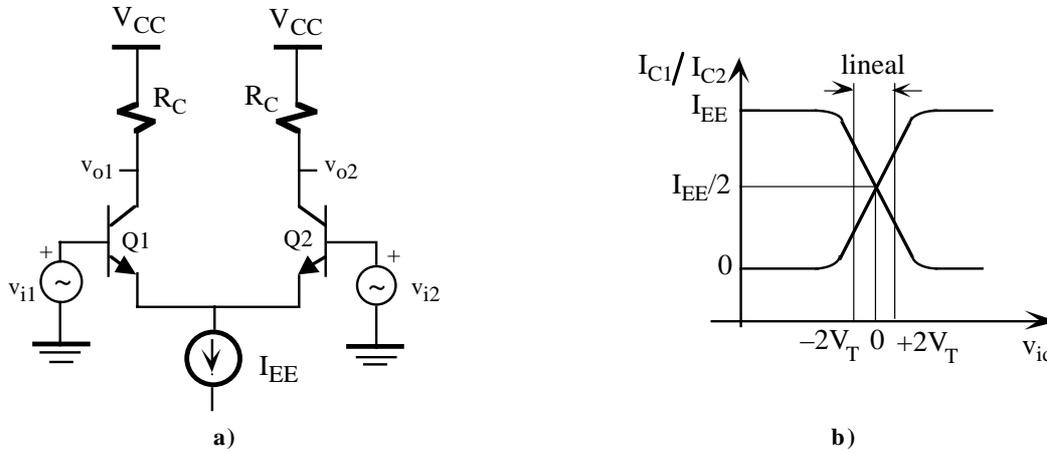


Figura 6.7. a) Amplificador diferencial polarizado con fuente de corriente. b) Característica de transferencia del circuito.

En la figura 6.7.a se muestra un amplificador diferencial polarizado con una fuente de corriente de valor I_{EE} . Esta corriente se reparte simétricamente en ambos transistores resultando que en continua

$$I_{C1} \approx I_{C2} \approx \frac{I_{EE}}{2} \tag{6.21}$$

Cuando se aplica una tensión de entrada diferencial, la suma de corriente en ambos transistores se mantiene constante a I_{EE} , es decir,

$$I_{C1} + I_{C2} = I_{EE} \tag{6.22}$$

Esto significa que un incremento de corriente en un transistor origina una disminución de corriente en la misma proporción en el otro transistor. La gráfica de la figura 6.7.b presenta la característica de transferencia del amplificador cuando se aplica una tensión en modo diferencial. Este circuito opera con tensiones máximas de entrada en modo diferencial bajas; del orden de $100\text{mV} \sim 4V_T$. Superado este valor uno de los transistores se corta y por el otro circula toda la corriente I_{EE} . Las características de transferencia son lineales en una pequeña región de operación ($\pm 2V_T$). Una modificación de este amplificador para que trabaje con tensiones en modo diferencial mayores consiste en añadir una resistencia de emisor tal como se describe en la figura 6.8.a. Este circuito mantiene la simetría de un amplificador diferencial aumentando el rango de tensiones de entrada. Este efecto se puede observar claramente en la figura 6.8.b en donde la característica de transferencia tiene un rango de entrada lineal mayor según aumenta R_E . El inconveniente es que la ganancia en modo diferencial disminuye. Para este circuito, se puede demostrar que si $h_{re} = h_{oe} = 0$, la ganancia en modo diferencial vale

$$A_d = \pm \frac{h_{fe} R_C}{h_{ie} + (1 + h_{fe}) R_E} \tag{6.23}$$

Valores razonables de R_E deben estar comprendidos entre 50 a 100Ω ya que con valores grandes la A_d se reduce excesivamente.

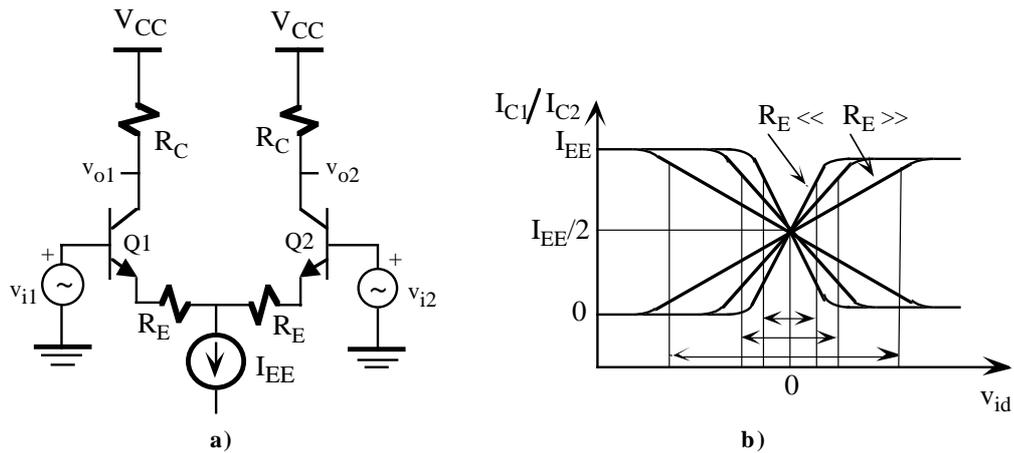


Figura 6.8. a) Amplificador diferencial con resistencia de emisor. b) Característica de transferencia del circuito para diferentes valores de resistencia de emisor.

6.3.1.- Amplificador diferencial con carga activa

Las fuentes de corriente pueden ser utilizadas como carga activa en un amplificador diferencial. El espejo de corriente es el circuito que mejor se adapta al tener una resistencia interna no demasiado elevada la cual elimina problemas de polarización y mantiene una ganancia muy alta. La figura 6.9.a muestra la estructura de un amplificador diferencial que tiene una carga activa constituida por el espejo de corriente formado por los transistores PNP Q3, Q4 y Q5. Por necesidades de polarización la intensidad de referencia de este espejo tiene que ser la mitad de I_{EE} ya que las intensidades de colector de Q1 y Q4, y Q2 y Q3 deben ser idénticas. Fácilmente se puede comprobar aplicando las propiedades de simetría del amplificador diferencial que la ganancia en modo diferencial es

$$A_d = -h_{fe} \frac{h_{oep}^{-1} \parallel h_{oen}^{-1}}{h_{ie}} \tag{6.24}$$

donde h_{oep} y h_{oen} es la resistencia de salida de un transistor PNP y NPN respectivamente.

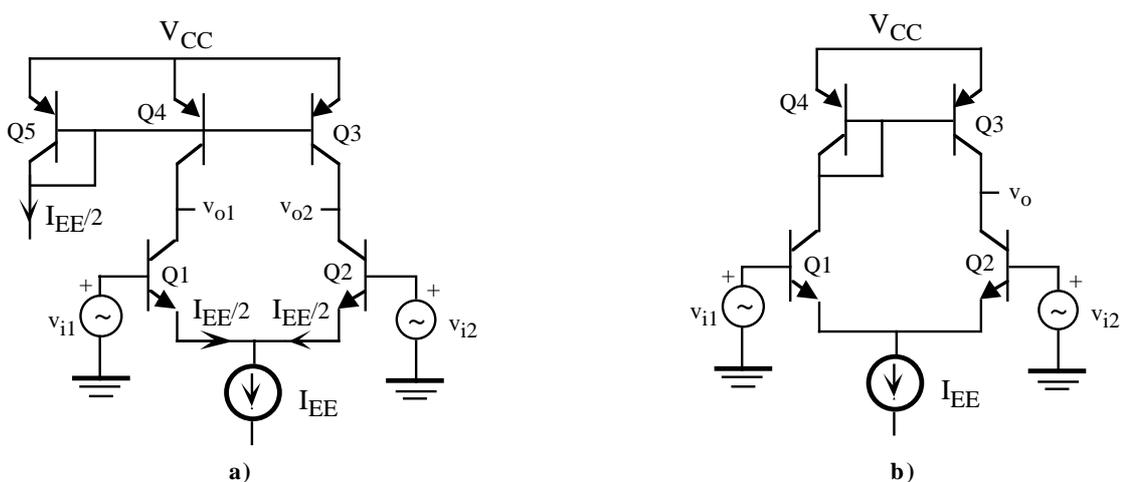


Figura 6.9. Amplificador diferencial con a) carga activa y b) carga activa modificada.

En la figura 6.9.b se presenta un amplificador diferencial con una carga activa constituida por un espejo de corriente (Q3,Q4) que necesita menos dispositivos que el caso anterior. Tiene una única salida que proporciona

una conversión de entrada diferencial-salida simple (*differential to single-ended conversion*) y, aunque en principio se rompe la simetría del amplificador diferencial, este circuito tiene una ganancia en modo diferencial que se aproxima al valor expresado en la ecuación 6.24.

6.3.2.- Ejemplo de un amplificador diferencial bipolar complejo

En este apartado se va a realizar una análisis simplificado un amplificador diferencial completo de la figura 6.10 constituido por varias etapas amplificadoras conectadas en cascada. Básicamente, es un amplificador operacional formado por una etapa diferencial de entrada (Q1,Q2), otra etapa diferencial intermedia (Q7,Q8) y la etapa de salida en configuración de seguidor de emisor (Q9).

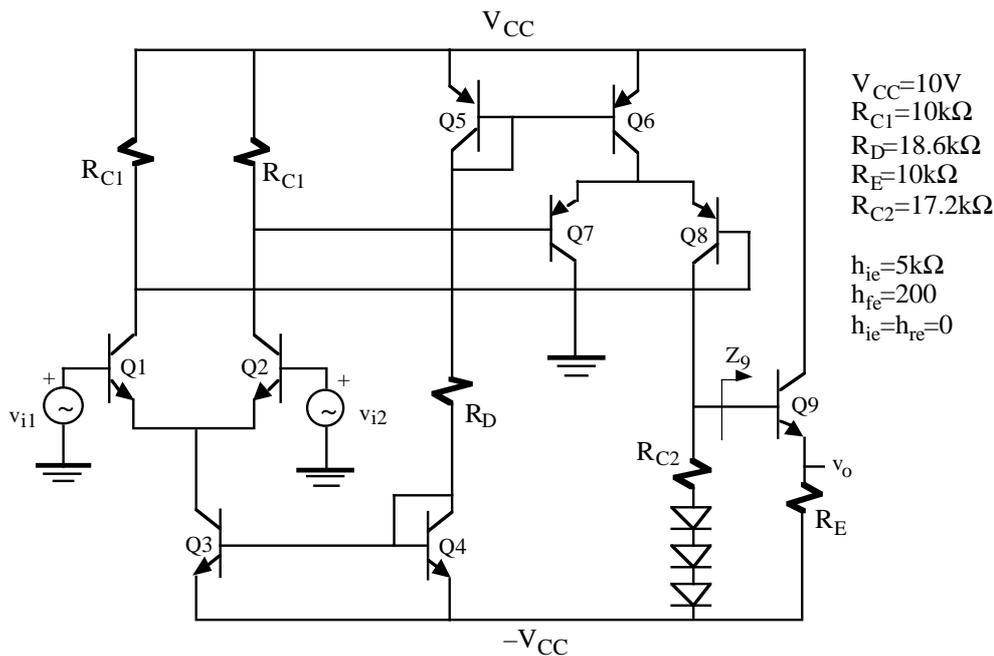


Figura 6.10. Amplificador diferencial completo.

• **Análisis DC.** El análisis en continua de este amplificador se realiza suponiendo nulas las entradas v_{i1} y v_{i2} y despreciando las corrientes de base. En la polarización de las etapas diferenciales se utiliza dos espejos de corriente, uno basado en transistores NPN (Q3,Q4) y otro en PNP (Q5,Q6), cuya corriente de referencia se fija a través de R_D . Si se desprecia las corrientes de base de los transistores se verifica que

$$I_{C3} \approx I_{C4} \approx I_{C5} \approx I_{C6} = I_{EE} = \frac{2V_{CC} - 2V_{BE}}{R_D} = 1\text{mA} \tag{6.25}$$

Por consiguiente, aplicando el principio de simetría a ambos amplificadores diferenciales

$$I_{C1} \approx I_{C2} \approx I_{C7} \approx I_{C8} = \frac{I_{EE}}{2} = 0.5\text{mA} \tag{6.26}$$

Luego, la tensión de salida

$$v_o \approx I_{C8}R_{C2} + 3V_D - V_{BE9} - V_{CC} = 0\text{V} \tag{6.27}$$

es nula en ausencia de señal.

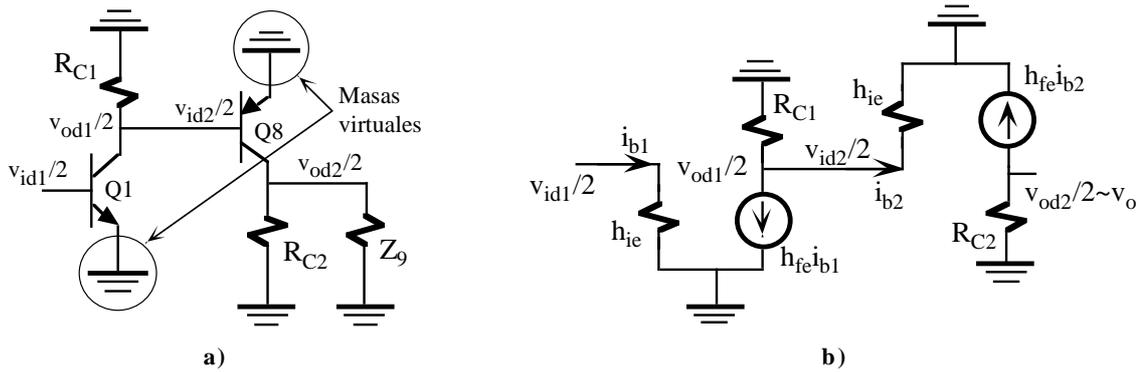


Figura 6.11. a) Aplicación del principio de simetría al circuito de la figura 6.10; b) Modelo equivalente de pequeña señal.

• **Análisis de pequeña señal.** Al despreciar el parámetro h_{oe} los espejos de corriente son ideales resultando que la ganancia en modo común es nula. Ello permite aplicar los principios de simetría del amplificador diferencial en modo diferencial, reduciendo el análisis de este amplificador al circuito mostrado en la figura 6.11.a. La tensión de salida v_o es prácticamente la tensión del colector de Q8 al ser la ganancia en tensión de la etapa de salida prácticamente 1 (se trata de una seguidor de emisor). Además, Q8 tiene como carga la resistencia R_{C2} y la impedancia de entrada de Q9 que en la figura 6.11.a. se representa por Z_9 . El valor de Z_9 es

$$Z_9 = h_{ie} + (1 + h_{fe}R_E) \approx 2M\Omega \tag{6.28}$$

Por consiguiente, se puede hacer la siguiente aproximación $R_{C2} \parallel Z_9 \approx R_{C2}$. La ganancia del amplificador de la figura 6.11.a se puede obtener resolviendo el circuito equivalente de la figura 6.11.b. De esta forma,

$$A_d = \frac{v_o}{v_{id1}/2} = \frac{v_{od2}/2}{v_{id1}/2} = \frac{v_{od1}/2}{v_{id1}/2} \frac{v_{od2}/2}{v_{od1}/2} = A_{d1}A_{d2} = \left(\frac{-h_{fe}(R_{C1} \parallel h_{ie})}{h_{ie}} \right) \left(\frac{-h_{fe}R_{C2}}{h_{ie}} \right) \approx 92 \cdot 10^3 \tag{6.29}$$

Luego, la ganancia del amplificador completo

$$A_{OL} = \frac{v_o}{v_{id}} = \frac{1}{2} \frac{v_o}{v_{id1}/2} = \frac{A_d}{2} \approx 46 \cdot 10^3 \tag{6.30}$$

La impedancia de entrada en modo diferencial es $Z_{id} = 2h_{ie} = 10k\Omega$, y la impedancia de salida vale

$$Z_o = R_E \parallel \frac{R_{C2} + h_{ie}}{1 + h_{fe}} \approx \frac{R_{C2} + h_{ie}}{1 + h_{fe}} = 110\Omega \tag{6.31}$$

En la figura 6.12 se muestra el modelo equivalente del amplificador completo.

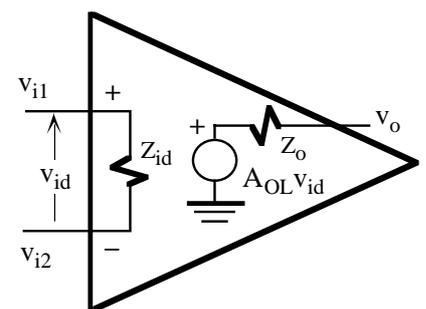


Figura 6.12. Modelo equivalente simplificado del amplificador de la figura 6.10.

6.4.- Amplificadores diferenciales FET

La impedancia de entrada de un amplificador diferencial puede ser muy alta si se utiliza transistores FET. La

figura 6.13.a presenta un amplificador diferencial básico basado en los transistores NMOS, M1 y M2, cuya polarización se realiza a través de una fuente de corriente de valor I_{SS} con una resistencia interna R_{SS} y la figura 6.13.b muestra el circuito equivalente de pequeña señal. Al presentar este amplificador las mismas características de simetría descritas en el amplificador diferencial bipolar se puede utilizar la conversión a señal modo diferencial y modo común. Por similitud, en modo diferencial el terminal fuente de estos transistores se comporta como un nudo de masa virtual y en modo común la resistencia R_{SS} se descompone en dos en paralelo. Aplicando estos principios de simetría es sencillo comprobar que la ganancia en modo diferencial y común vale

$$A_d = -g_m(R_D \parallel r_d)$$

$$A_c = \frac{-\mu R_D}{2R_{SS}(1 + \mu) + r_d + R_D} \tag{6.32}$$

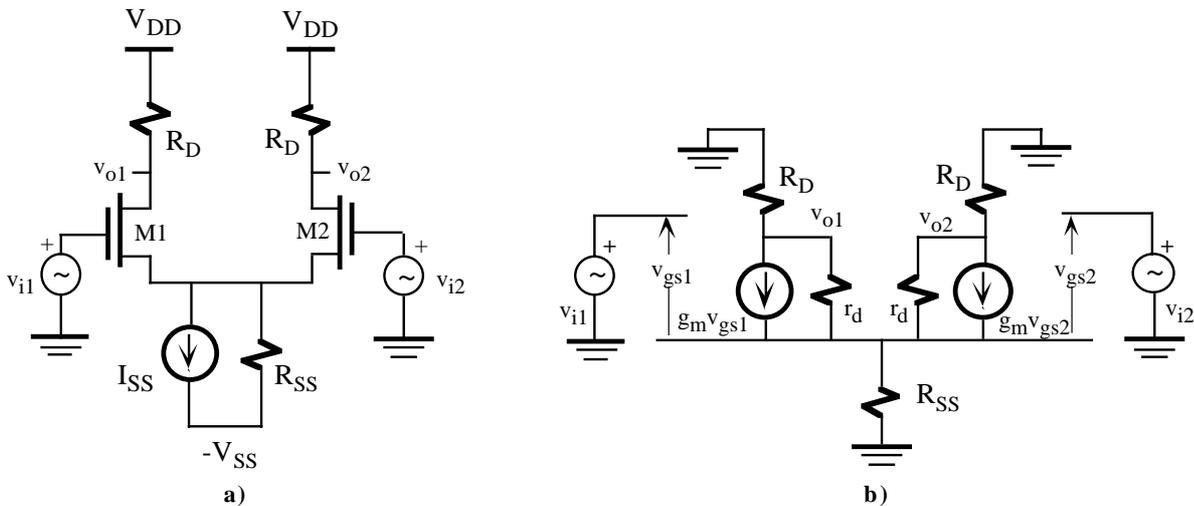


Figura 6.13. a) Amplificador diferencial simple de transistores NMOS. b) Circuito equivalente de pequeña señal.

La ganancia de este amplificador puede mejorarse utilizando cargas activas. En las figura 6.14 aparece un amplificador diferencial NMOS con carga activa formado por los transistores M3 y M4. M3 y M4 tienen la puerta y el drenador cortocircuitado de forma que en pequeña señal pueden ser sustituidos por un elemento resistivo de valor $r_{dl} \parallel 1/g_{m1}$ (subíndice l de load). Las expresiones de la A_d y A_c son similares a las descritas en la ecuación 6.32 sustituyendo la R_D por la carga equivalente $r_{dl} \parallel 1/g_{m1}$.

La tecnología CMOS permite realizar también amplificadores diferenciales con carga activa. El amplificador de la figura 6.15.a utiliza un espejo de corriente de transistores PMOS como carga activa y el de la figura 6.15.b otro espejo de corriente autopolarizado con salida simple que realiza una conversión salida simple-entrada diferencial. En ambos casos se puede demostrar que, en primera aproximación, las ganancias en modo diferencial y común valen

$$A_d = \pm g_{mi}(r_{dl} \parallel r_{di}) \quad \text{y} \quad A_c = \frac{-1}{2g_{mi}R_{SS}\left(1 + \frac{r_{dl}}{r_{di}}\right)} \tag{6.33}$$

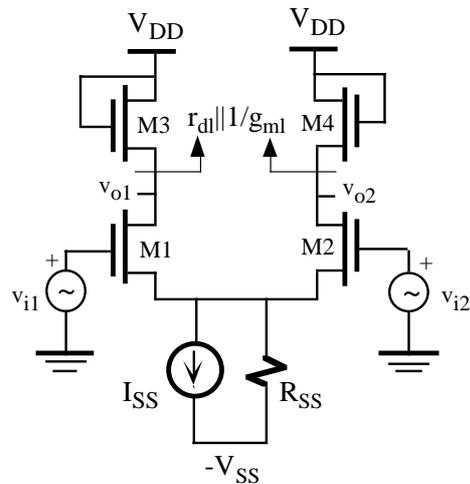


Figura 6.14. Amplificador diferencial NMOS con carga activa.

siendo el subíndice l relacionado con M3 y M4 y el subíndice i con M1 y M2.

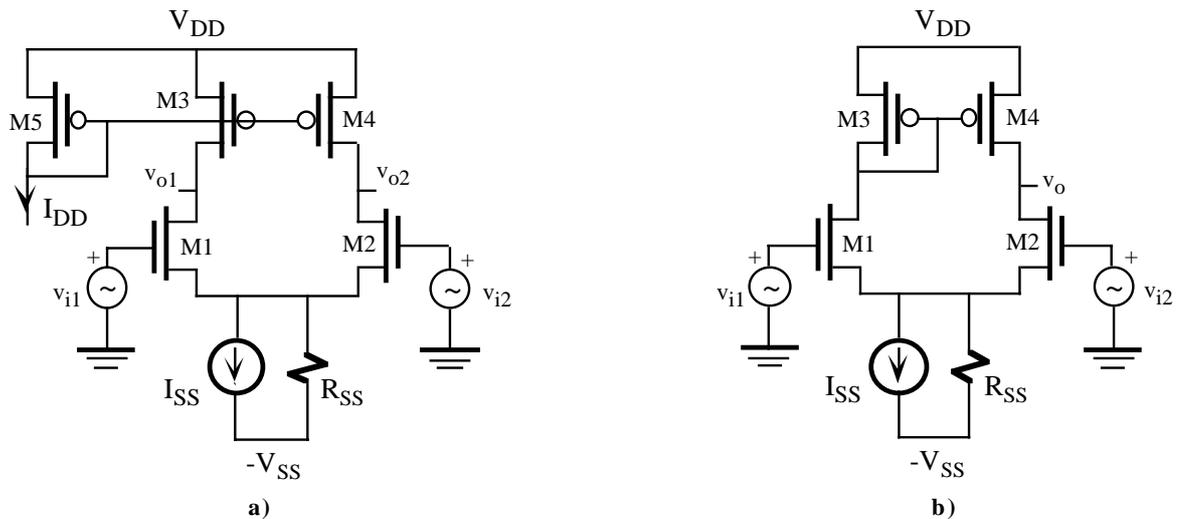


Figura 6.15. Amplificador diferencial CMOS con a) espejo de corriente y b) autopolarizado.

Los transistores JFET al tener una tecnología compatible con los BJT pueden ser fabricados simultáneamente en un circuito integrado. Con ello, se combina las características de ambos dispositivos como son su alta impedancia de entrada (JFET) y linealidad y altas prestaciones (BJT). En la figura 6.16 se muestra un ejemplo práctico correspondiente a la etapa de entrada del amplificador operacional TL080 de Texas Instruments que utiliza PJFET como transistores de entrada de la etapa diferencial y transistores bipolares para polarización y amplificación. La etapa de entrada diferencial está constituida por Q6 y Q7 cuya carga activa lo forma la fuente de corriente Q1 y Q2; las corrientes de entrada son del orden de pA. Q4 actúa como amplificador en configuración seguidor de emisor con objeto de introducir una carga de muy alto valor a Q7 y servir de etapa de interfase con la siguiente etapa amplificadora basada en Q5. Q3 introduce una carga similar a Q4 para mantener la simetría de la etapa diferencial. Q8, Q9 y Q10 son fuentes de corriente (Widlar y espejo de corriente respectivamente) para polarización del circuito. Como es frecuente en los amplificadores operacionales, factores de disimetría en la etapa diferencial hace que en ausencia de señal de entrada la salida no sea nula, en contra de lo que debe suceder en teoría (*offset null*). Para corregir este efecto, algunos amplificadores tienen salidas al exterior que mediante un potenciómetro variable se corrige el desequilibrio de la etapa diferencial y se anula este efecto. En la figura se indica la situación y valor típico del potenciómetro.

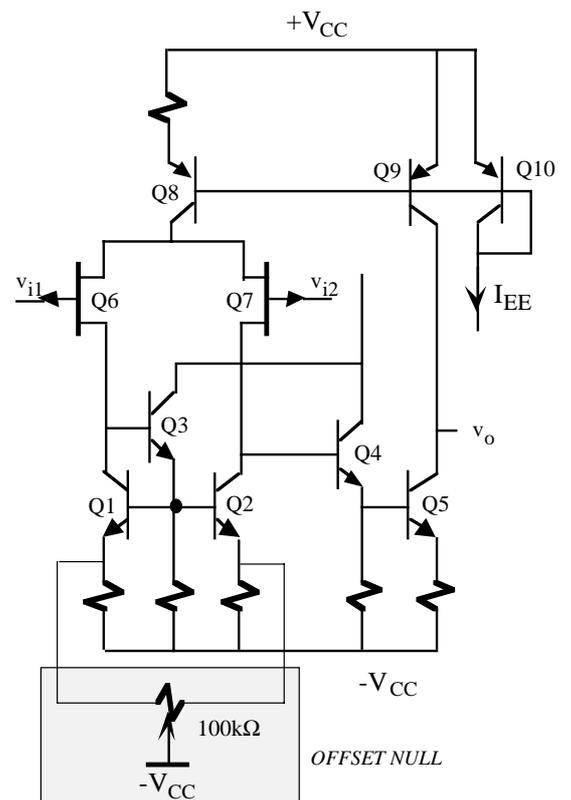


Figura 6.16. Etapa de entrada del TL080 basada en JFET con corrección de *offset*.

Para corregir este efecto, algunos amplificadores tienen salidas al exterior que mediante un potenciómetro variable se corrige el desequilibrio de la etapa diferencial y se anula este efecto. En la figura se indica la situación y valor típico del potenciómetro.

Problemas

P6.1 Para el amplificador diferencial de la figura P6.1, se pide:

- a) La tensión v_{o1} y v_{o2} en DC.
- b) Ganancia en modo diferencial y común.
- c) Si $v_{i1}=1.02V \text{ senwt}$ y $v_{i2}=1.025V \text{ senwt}$, determinar la v_{od}, v_{oc}, v_{o1} y v_{o2} .

Datos: $h_{FE}=100$, $h_{fe}=100$, $h_{ie}=3333\Omega$, $h_{re}=h_{oe}=0$.

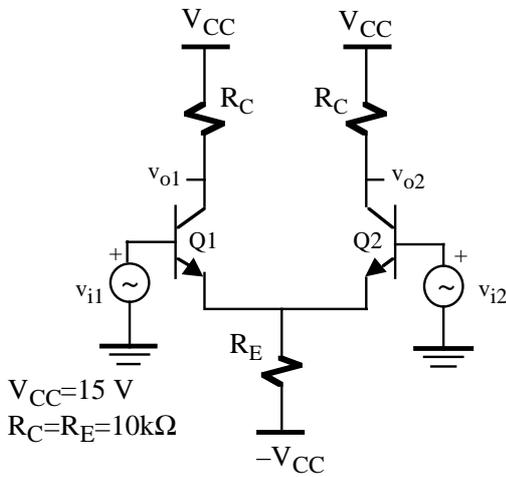


Figura P6.1

P6.2 Repetir el problema P6.1 con el circuito de la figura P6.2.

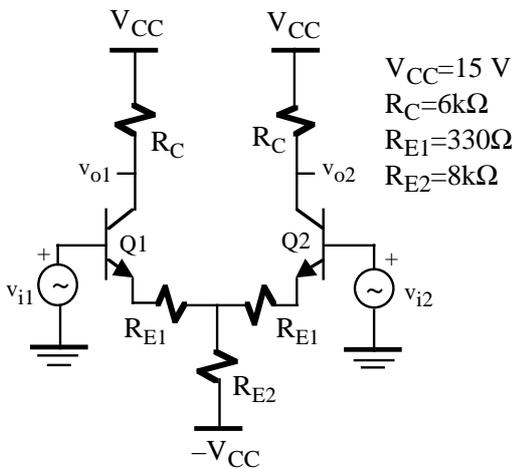


Figura P6.2

P6.3 En la figura P6.3 se muestra un amplificador diferencial con carga activa (transistores Q6 y Q7). ¿Qué ventajas e inconvenientes presenta una carga activa frente a una carga resistiva?. Para este circuito, se pide:

- a) el valor adecuado de R_2 para que el circuito se encuentre polarizado correctamente. Despreciar las corrientes de base.
- b) A_d y A_c .

Datos: NPN: $h_{ie}=5k\Omega$, $h_{fe}=100$, $h_{oe}=1/50k\Omega$, $h_{re}\sim 0$. PNP: $h_{ie}=6k\Omega$, $h_{fe}=60$, $h_{oe}=1/50k\Omega$, $h_{re}\sim 0$.

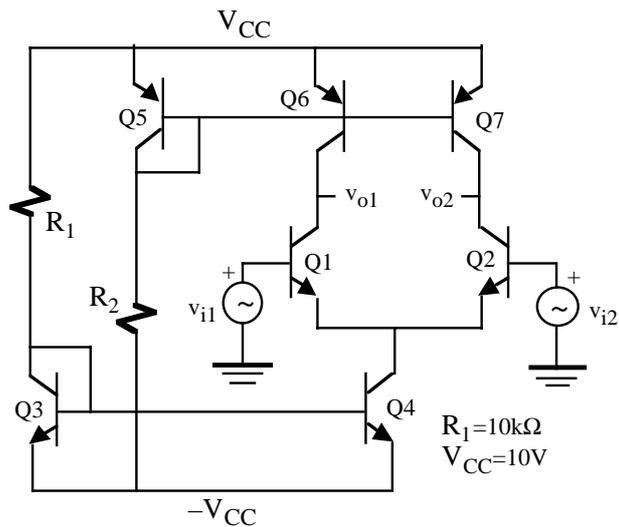


Figura P6.3

P6.4 Calcular la tensión v_{o1} y v_{o2} en continua y la A_d del amplificador diferencial basado en un par Darlington de la figura P6.4. Datos: $h_{FE}=90$, $h_{ie}=5k\Omega$, $h_{fe}=100$, $h_{re}=h_{oe}=0$.

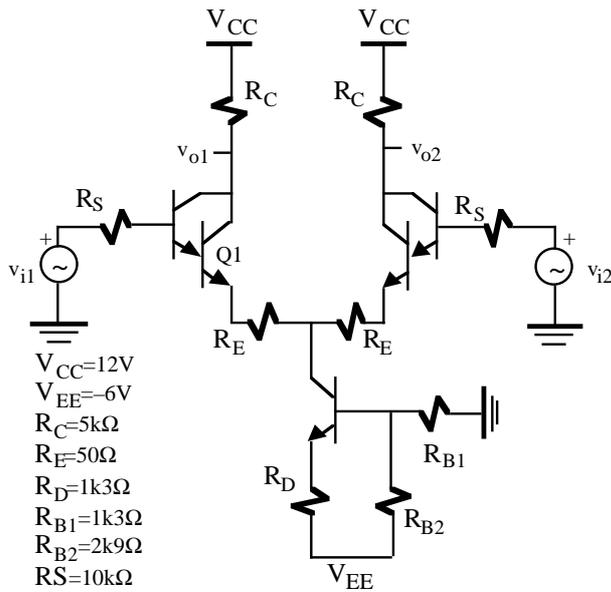


Figura P6.4

P6.5 Comprobar que aplicando el principio de simetría el amplificador diferencial de la figura P6.5 verifica las siguientes expresiones. Nota: $h_{re}=h_{oe}=0$.

$$A_d = -\frac{h_{fe} \left(R_C \parallel \frac{R_L}{2} \right)}{h_{ie}} \quad \text{y} \quad A_c = -\frac{h_{fe} R_C}{h_{ie} + (1 + h_{fe}) 2R_E}$$

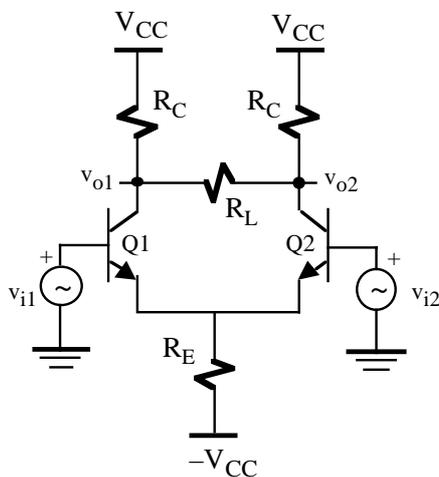


Figura P6.5

P6.6 Calcular la I_D de los transistores NMOS del amplificador diferencial de la figura P6.6. Determinar la A_d y la tensión de salida v_{o1} cuando $v_{i1}=2V+0.1V \text{ senwt}$ y $v_{i2}=2V$.
 Datos: $k=33\mu A/V^2, V_T=1V, W_1=W_2=10\mu m, W_3=20\mu m, L_1=L_2=L_3=4\mu m$.

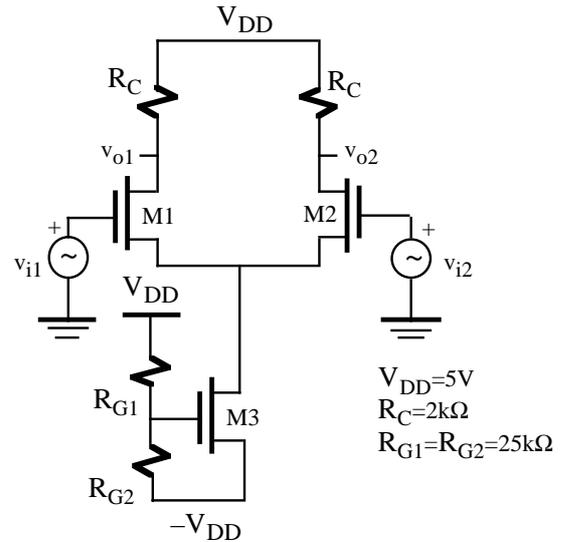


Figura P6.6

P6.7 Determinar el valor de la resistencia R para que el circuito de la figura P6.7 esté polarizado correctamente. Calcular el valor de la A_d .
 Datos: $W_1=W_2=15\mu m, W_3=W_4=W_5=30\mu m, L_1=L_2=L_3=L_4=L_5=4\mu m$
 NMOS: $k=66\mu A/V^2, V_T=1V, g_{m1}=g_{m2}=1m\Omega^{-1}, r_{d1}=r_{d2}=100k\Omega$;
 PMOS: $k=33\mu A/V^2, V_T=-1V, g_{m3}=g_{m4}=g_{m5}=0.5m\Omega^{-1}, r_{d3}=r_{d4}=r_{d5}=150k\Omega$.

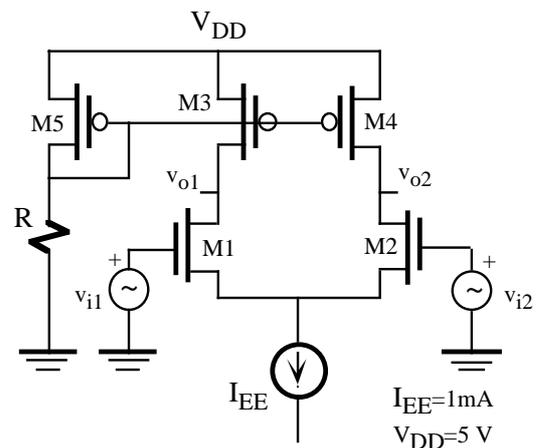


Figura P6.7

P6.8 Calcular la tensión v_{o1} y v_{o2} en continua y la relación $A_1=v_{o1}/i_i$ y $A_2=v_{o2}/i_i$ del amplificador de la figura P6.8. Datos: $h_{fe}=100, h_{ie}=2k\Omega$. Nota: Despreciar las intensidades de base frente al resto de las

intensidades del circuito.

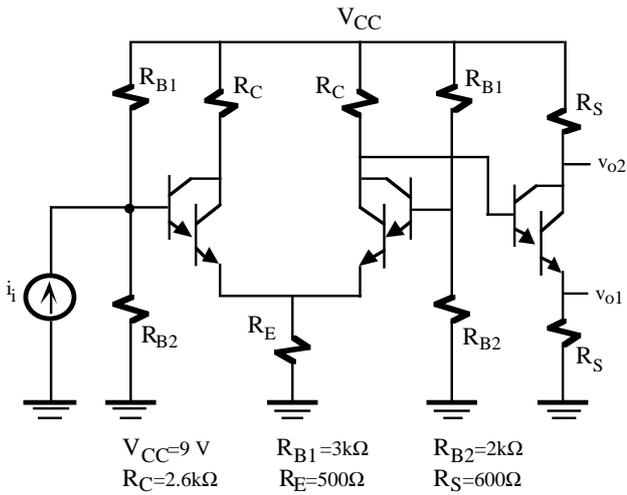


Figura P6.8

P6.9 El circuito de la figura P6.9 es un amplificador diferencial típico de un amplificador operacional. Para este circuito se pide:

- Calcular las intensidades I_1, I_2, I_3, I_4, I_5 e I_6 y el valor de v_o en continua. Utilizar los principios de simetría de los amplificadores diferenciales. Despreciar la I_B frente a I_C ($I_B \ll I_C$).
- Calcular la ganancia en modo diferencial.
- Si $v_{i1}=10\text{ mV}$ senwt y $v_{i2}=0\text{ V}$, calcular

la v_o .

Datos: NPN: $h_{fe}=200, h_{ie}=5\text{ k}\Omega, h_{oe}^{-1}=50\text{ k}\Omega, h_{re}=0$; PNP: $h_{fe}=150, h_{ie}=3\text{ k}\Omega, h_{oe}^{-1}=50\text{ k}\Omega, h_{re}=0$

Nota: Considerar únicamente el parámetro h_{oe} en los transistores Q2, Q3, Q10 y Q11. En el resto se tomará como nulo.

P6.10 Comprobar el valor de las tensiones indicadas en el esquema del amplificador operacional MC1530 de la figura P6.10.

Nota: Despreciar las intensidades de base.

P6.11 La figura P6.11 muestra el esquema de un amplificador operacional sencillo. Se pide:

- Calcular las intensidades que circula por cada uno de los transistores y el valor de v_o en continua. Utilizar los principios de simetría de los amplificadores diferenciales. Despreciar la I_B frente a I_C ($I_B \ll I_C$).
- Determinar la potencia de disipación de este circuito.
- Si los transistores Q1 y Q2 tienen una $h_{FE}=100$, calcular las corrientes de entrada.

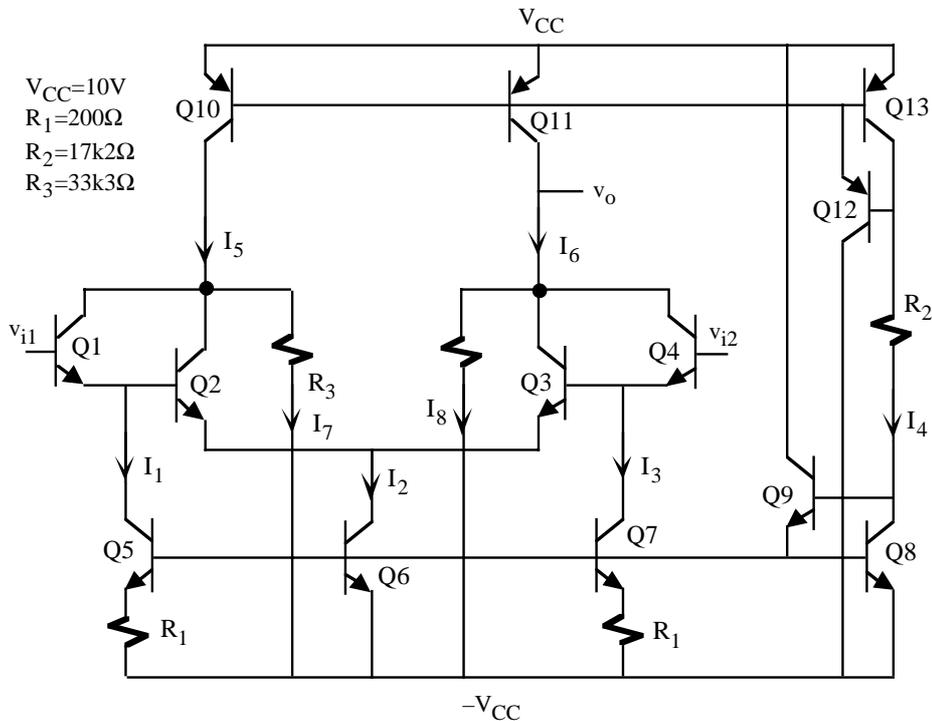


Figura P6.9

d) Obtener el modelo equivalente en tensión del amplificador utilizando las aproximaciones que se consideren

oportunas.

Datos: NPN: $h_{fe}=150$, $h_{ie}=5k\Omega$, $h_{oe}=h_{re}=0$;
 PNP: $h_{fe}=120$, $h_{ie}=4k\Omega$, $h_{oe}=h_{re}=0$.

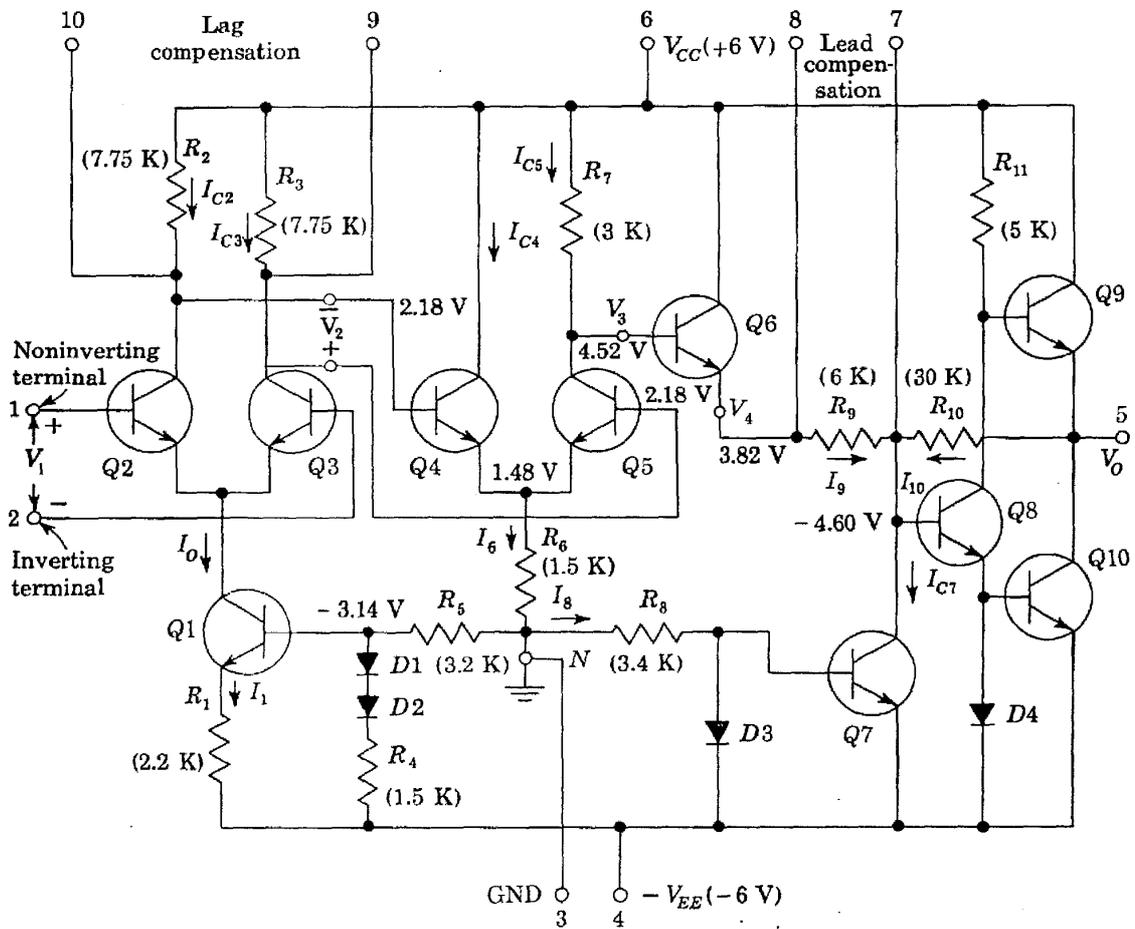


Figura P6.10

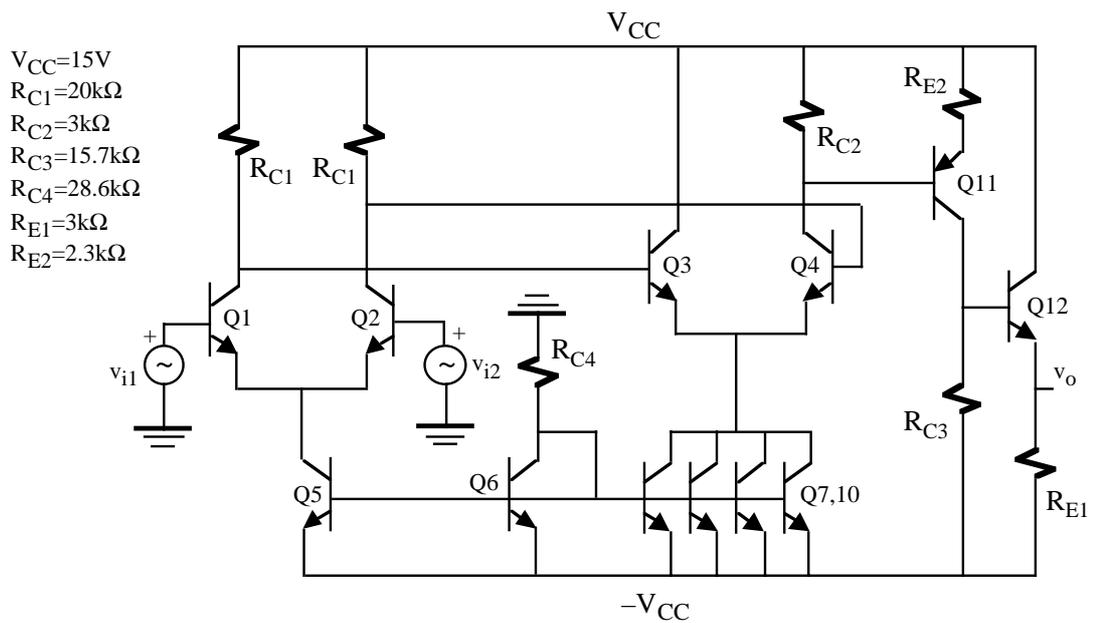


Figura P6.11

