

TEMA 7

Etapas de salida

7.1.- Introducción

Las etapas de salida, también denominadas etapas de potencia, son configuraciones especiales localizadas a la salida de un amplificador utilizadas para proporcionar cierta cantidad de potencia a una carga con aceptables niveles de distorsión. Además, una etapa de salida debe ser independiente del propio valor de la carga, tener reducido consumo estático de potencia y no limitar la respuesta en frecuencia del amplificador completo.

Las etapas de salida son diseñadas para trabajar con niveles de tensión y corriente elevados. Las aproximaciones y modelos de pequeña señal no son aplicables o deben ser utilizados con mucho cuidado. Sin embargo, la linealidad de una etapa es una medida que proporciona la calidad del diseño, muchas veces caracterizada a través de la distorsión armónica total (*total harmonic distortion* o THD). Este parámetro es un valor eficaz o rms de las componentes armónicas de la señal de salida, sin incluir la fundamental de la entrada, expresada a través del porcentaje en términos de rms respecto a la fundamental. Los equipos de sonido de alta fidelidad tienen un THD inferior a 0.1%.

Otro parámetro importante de una etapa de potencia es su eficiencia, que indica el porcentaje de potencia entregada a la carga respecto de la potencia total disipada por la etapa. Un valor alto de eficiencia se traduce en una mayor duración del tiempo de vida de las baterías o en el uso de fuentes de alimentación de bajo coste, además de minimizar los problemas de disipación de potencia y coste del propio transistor de potencia. Es por ello, que las etapas de salida utilizan transistores de potencia (> 1W) y el uso de aletas refrigeradoras resulta en algunos casos imprescindible.

Las etapas de salida tradicionalmente son clasificadas de acuerdo a la forma de onda de la corriente de colector del transistor de salida en clase A, clase B, clase AB y clase C. La figura 7.1 ilustra esta clasificación. En la etapa clase A (figura 7.1.a), el transistor es polarizado con un corriente en continua de valor I_{CQ} mayor que la corriente de alterna de amplitud I_c de forma que el periodo de conducción es de 360° . En contraste, en la clase B (figura 7.1.b) la polarización DC es nula y sólo conduce en un semiperiodo de la señal de entrada (180°). Como se estudiará más tarde, existe otro transistor que estará activo en el siguiente semiperiodo alternando las fases. La etapa clase AB (figura 7.1.c), intermedio entre la A y la B, el transistor conduce un ángulo ligeramente superior a 180° y mucho menor que 360° . En la etapa clase C (figura 7.1.d) conduce ángulos inferiores a 180° y son empleadas usualmente en radiofrecuencia como por ejemplo teléfonos móviles y transmisores de radio y TV. Por sencillez, en este tema sólo se estudiarán las etapas de salida clase A, B y AB.

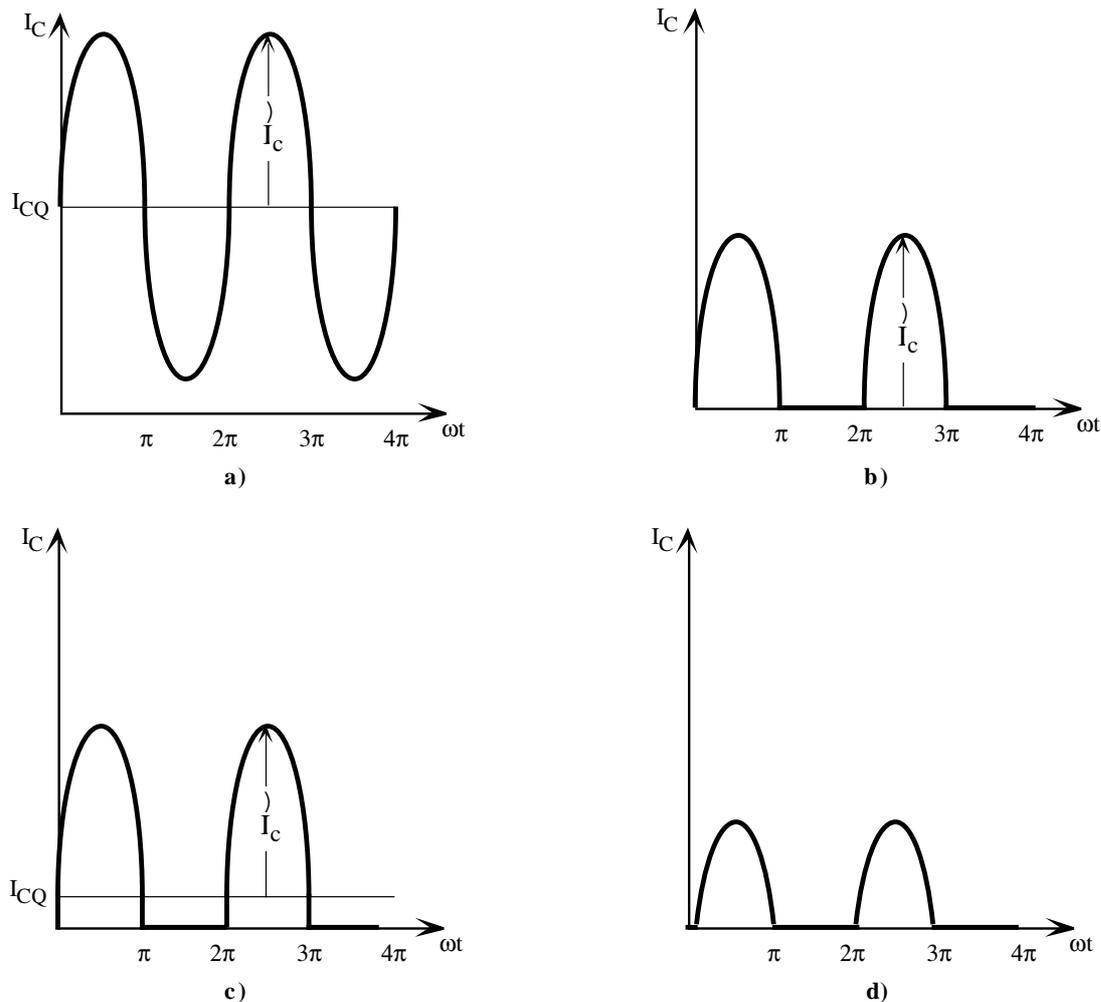


Figura 7.1. Clasificación de las etapas de salida: **a)** clase A, **b)** clase B, **c)** Clase AB y **d)** Clase C.

7.2.- Cálculos de potencia

En el análisis de etapas de salida es importante realizar cálculos de potencia. Los transistores tienen limitaciones sobre la cantidad de potencia que pueden suministrar o disipar, cuyo valor no debe superar un máximo establecido por el fabricante. A su vez, la etapa de salida debe proporcionar una determinada potencia a la carga.

• **Potencia promedio (average).** La potencia promedio suministrada o disipada por un circuito lineal o no lineal se define como

$$P = \frac{1}{T} \int_0^T V(t)I(t)dt \quad (7.1)$$

siendo $V(t)$ e $I(t)$ la tensión y corriente que circula por el circuito y T el periodo. En la práctica, un amplificador tiene dos componentes: DC y AC (que por sencillez se considera del tipo sinusoidal). De esta manera, las tensiones y corrientes se pueden expresar como

$$\begin{aligned} V(t) &= V_{DC} + v(t) \\ I(t) &= I_{DC} + i(t) \end{aligned} \quad (7.2)$$

Sustituyendo 7.2 en 7.1 resulta que la potencia promedio es

$$P = \frac{1}{T} \int_0^T (V_{DC} + v(t))(I_{DC} + i(t)) dt = V_{DC} I_{DC} + \frac{1}{T} \int_0^T v(t) i(t) dt \quad (7.3)$$

puesto que las componentes $v(t)$ e $i(t)$ son sinusoidales con un valor promedio nulo, es decir,

$$\frac{1}{T} \int_0^T v(t) dt = \frac{1}{T} \int_0^T i(t) dt = 0 \quad (7.4)$$

La ecuación 7.3 indica que la potencia promedio suministrada (o consumida) por un circuito tiene dos componentes, uno relativo a términos de corriente continua y otra a términos de corriente alterna, supuesto que las componentes de tensión e intensidad tienen valor promedio nulo.

La potencia promedio de una componente sinusoidal también puede expresarse en términos de valores eficaces como

$$P = I_{ef} V_{ef} = \sqrt{\frac{1}{T} \int_0^T i^2(t) dt} \sqrt{\frac{1}{T} \int_0^T v^2(t) dt} \quad (7.5)$$

En el caso de que $v(t)$ e $i(t)$ sean señales sinusoidales, resulta que $I_{ef} = \hat{I}_o / \sqrt{2}$ e $V_{ef} = \hat{V}_o / \sqrt{2}$, siendo \hat{V}_o e \hat{I}_o las amplitudes. Por ejemplo, la tensión de 220 V de la red eléctrica es un valor eficaz que corresponde a una tensión pico de $220\sqrt{2} = 311$ V. Como resultado, la ecuación 7.5 se transforma en

$$P = I_{ef} V_{ef} = \frac{1}{2} \hat{I}_o \hat{V}_o \quad (7.6)$$

• **Potencia promedio entregada a una carga resistiva.** La potencia promedio entregada a una carga resistiva de valor R_L suponiendo solamente componentes sinusoidales, se obtiene aplicando la ecuación 7.1

$$P = \frac{1}{T} \int_0^T v(t) i(t) dt = \frac{1}{T} \int_0^T R_L i^2(t) dt = \frac{1}{T} \int_0^T \frac{v^2(t)}{R_L} dt \quad (7.7)$$

Si se considera que la intensidad es sinusoidal, $i(t) = \hat{I}_o \cos \omega t$, la ecuación 7.7 se transforma en

$$P = \frac{1}{T} \int_0^T R_L (\hat{I}_o \cos \omega t)^2 dt = \frac{R_L}{T} \int_0^T \frac{\hat{I}_o^2}{2} (1 + \cos 2\omega t) dt = \frac{\hat{I}_o^2}{2} R_L = \frac{1}{2} \hat{I}_o \hat{V}_o = \frac{\hat{V}_o^2}{2R_L} \quad (7.8)$$

• **Potencia promedio suministrada por una fuente de alimentación.** Una fuente de alimentación mantiene la tensión constante (V_{CC}) mientras la intensidad varía con el tiempo. Suponiendo corrientes sinusoidales, la potencia promedio suministrada por una fuente de alimentación viene dada por

$$P = \frac{1}{T} \int_0^T V_{CC} I(t) dt = \frac{1}{T} \int_0^T V_{CC} (I_{DC} + i(t)) dt = V_{CC} I_{DC} \quad (7.9)$$

es decir, solamente depende de sus componentes DC y es independiente de las corrientes en alterna.

- **Rendimiento.** El rendimiento (η) se define como la relación entre la potencia promedio en alterna disipada por la resistencia de carga y la potencia suministrada por las fuentes de alimentación al circuito, y se expresa como

$$\eta = \frac{P_{L,ac}}{P_{CC}} \tag{7.10}$$

El rendimiento es un parámetro muy importante en las etapas de salida ya que proporcionan una medida del porcentaje de potencia suministrada por las fuentes de alimentación que es desviada a la carga. Su valor está comprendido $0 \leq \eta \leq 1$. Un rendimiento bajo $\eta < 0.25$ indica que la mayoría de la potencia es disipada por los dispositivos del circuito de forma que un porcentaje muy bajo se destina a la carga. Por el contrario, un valor alto ($\eta > 0.75$) indica que la carga es el elemento que recibe mayor aportación de potencia.

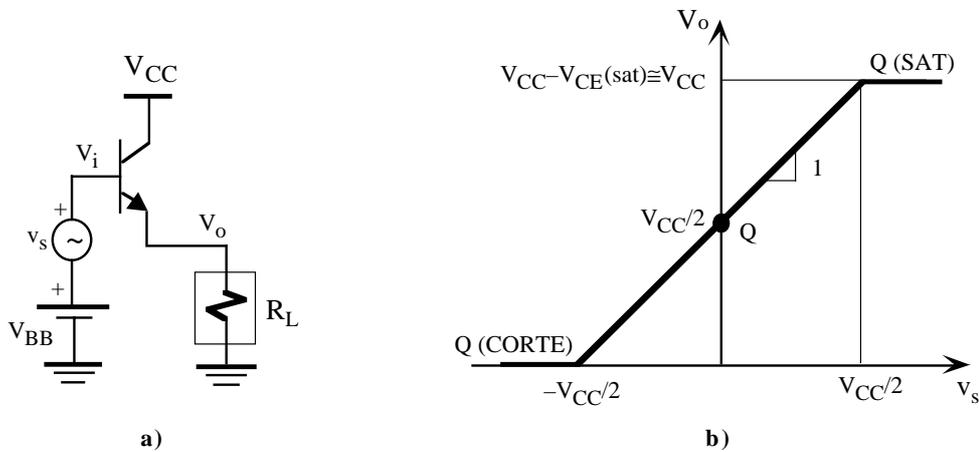


Figura 7.2. a) Etapa de salida clase A y b) curva de transferencia en tensión (VTC) referida a v_s .

7.3.- Etapa de salida clase A

La etapa de salida clase A más sencilla es el seguidor de emisor aunque su eficiencia es bastante baja (< 0.25). La figura 7.2.a muestra el esquema de este tipo de etapa polarizada con una fuente de tensión adicional (V_{BB}) para que en ausencia de señal ($v_s=0$) la V_o sea $V_{CC}/2$; en este caso $V_{BB}=V_{CC}/2+V_{BE}$. Es decir, la corriente de colector en continua de este transistor es

$$I_{CQ} = \frac{V_{CC}}{2R_L} \tag{7.11}$$

La figura 7.2.b presenta su curva de transferencia en tensión (VTC) respecto a la señal de entrada v_s . Al tratarse de un seguidor de emisor la ganancia es ~ 1 , luego la pendiente de la recta también es 1. Fácilmente se comprueba que la amplitud máxima de la tensión de salida es $V_{CC}/2$ limitada por la tensión de alimentación y siempre que Q esté centrada sobre la recta de carga estática. La potencia de disipación promedio en alterna disipada por R_L se obtiene a partir de la ecuación 7.8

$$P_L = \frac{\hat{V}_o^2}{2R_L} \tag{7.12}$$

y esa potencia es máxima cuando $\hat{V}_o(\max) = V_{CC} / 2$ de forma que

$$P_L(\max) = \frac{(V_{CC})^2}{8R_L} \tag{7.13}$$

La potencia suministrada por las fuentes de alimentación se obtienen a partir de la ecuación 7.9

$$P_{CC} = V_{BB}I_{BQ} + V_{CC}I_{CQ} \cong V_{CC}I_{CQ} = \frac{(V_{CC})^2}{2R_L} \tag{7.14}$$

al ser $I_{BQ} \ll I_{CQ}$ y sustituyendo I_{CQ} por la ecuación 7.11. La máxima eficiencia se determina por las ecuaciones 7.13 y 7.14

$$\eta_{\max} = \frac{P_L(\max)}{P_{CC}} = \frac{1}{4} = 0.25 \text{ (25\%)} \tag{7.15}$$

7.4.- Etapa de salida clase B (Push-Pull)

La mayor desventaja de la anterior etapa de salida es el consumo estático de potencia incluso en ausencia de señal de entrada. En muchas aplicaciones prácticas existen largos tiempos muertos (*standby*) a la espera de señal de entrada o con señales intermitentes como es el caso de voz humana. Etapas de salida que desperdician potencia en períodos *standby* tiene efectos perniciosos importantes. En primer lugar, se reducen drásticamente el tiempo de duración de las baterías de los equipos electrónicos. En segundo lugar, ese consumo de potencia continuado provoca un incremento de temperatura en los dispositivos que limitan su tiempo medio de vida dando lugar a una mayor probabilidad de fallar con el tiempo el sistema electrónico.

La etapa de salida clase B tiene consumo estático de potencia en modo *standby* prácticamente cero. Utiliza dos transistores, uno NPN y otro PNP, en contrafase que conducen alternativamente en función de si la señal de entrada es positiva o negativa. De ahí, el nombre de *push-pull*. Otra ventaja adicional es su mejor eficiencia que puede alcanzar un valor máximo próximo al 78% muy superior al 25% de la etapa de salida clase A.

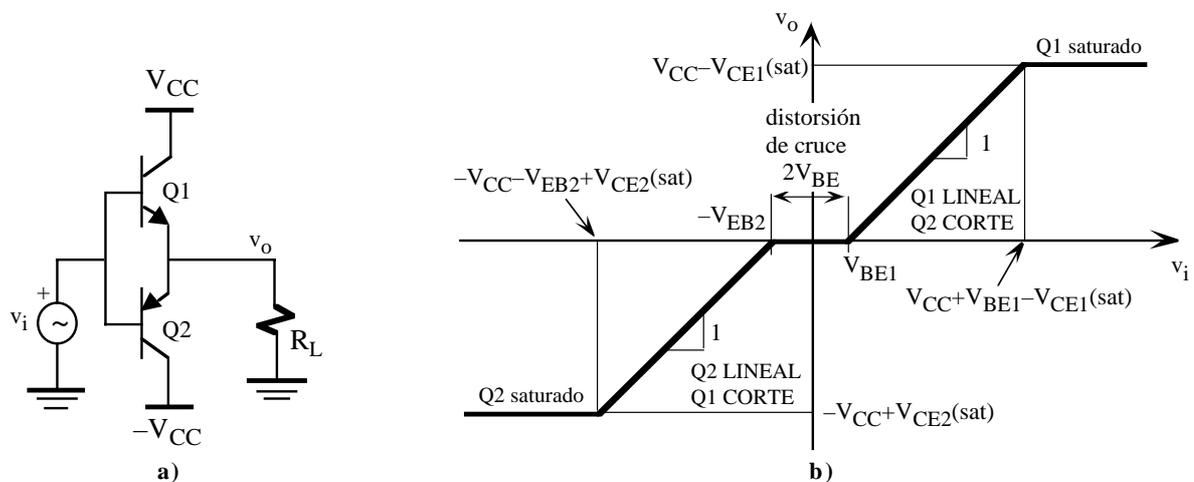


Figura 7.3. Etapa de salida clase B (push-pull): a) estructura básica y b) VTC.

En la figura 7.3.a se presenta la estructura básica de una etapa de salida clase B (*push-pull*). Utiliza transistores NPN y PNP que deben ser *complementarios*, es decir, de idénticas características para lograr una simetría en su modo de operación. Obsérvese como ambos transistores operan como seguidor de emisor con una ganancia en tensión muy próxima a 1.

La figura 7.3.b muestra la VTC de este circuito. Para $v_i=0$, ambos transistores se encuentran en corte ($v_o=0$) y el consumo estático de corriente es nulo (modo *standby*). Si se incrementa la tensión de entrada hasta que Q1 entra en conducción, $v_i > V_{BE1(on)}$, entonces aparece niveles apreciables de corriente en Q1 que circularán por la resistencia de carga; en este caso Q2 está en corte al verificarse $V_{BE2} > 0$. A partir de ahora, Q1 opera en la región lineal hasta alcanzar la saturación ($v_i > V_{CC} + V_{BE1} - V_{CE1(sat)}$). Similares resultados se obtienen para $v_i < 0$ siendo ahora Q2 el transistor que entra en la región lineal con una tensión máxima de salida limitada por la región de saturación ($v_i < -V_{CC} - V_{EB2} + V_{CE2(sat)}$), estando siempre Q1 en corte. Resumiendo, con $v_i > V_{BE1(on)}$ Q1 está en conducción y Q2 en corte y con $v_i < -V_{EB2(on)}$ Q1 está en conducción y Q2 en corte. Además, existe una zona muerta $-V_{EB2(on)} < v_i < V_{BE1(on)}$ que ambos transistores están en corte. Esta característica introduce una distorsión de salida, denominada distorsión de cruce (*crossover*), cuyo efecto puede observarse claramente en la figura 7.4. En la curva de la izquierda se observa una señal de entrada con diferentes amplitudes y en la derecha la tensión de la salida. En el caso 1, una señal de entrada de amplitud pequeña resulta fuertemente distorsionada debido al rango de valores necesarios para que algún transistor entre en conducción ($2V_{BE(on)}$). En el caso 2, al tener la señal de entrada suficiente amplitud este efecto es menos importante pero sigue existiendo un intervalo nulo de tensión en la salida cuando $-V_{EB2(on)} < v_i < V_{BE1(on)}$. El caso 3, una amplitud excesiva a la entrada origina recorte (*clipping*) a la salida; claramente se puede observar en la VTC de la figura 7.3.b los límites máximos de salida.

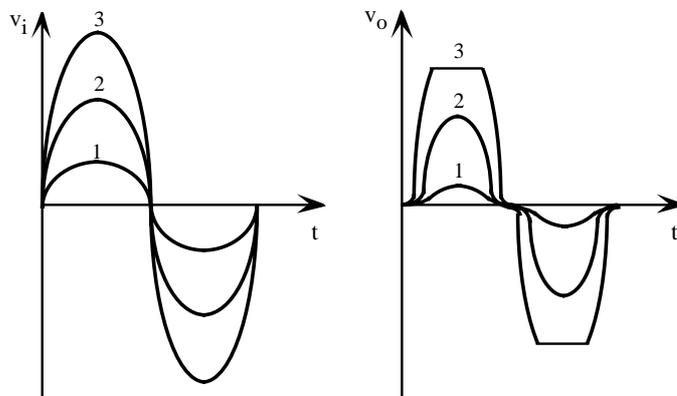


Figura 7.4. Salida de la etapa clase B *push-pull* para diferentes amplitudes de entrada.

7.4.1- Potencia de salida y eficiencia de la etapa clase B

A continuación se estudia la potencia y eficiencia de esta etapa suponiendo despreciable el efecto de distorsión de cruce, aproximación válida cuando las tensiones de alimentación son altas. En la figura 7.5 se muestran las formas de onda y corrientes de colector de la etapa clase B de la figura 7.3.a; estas corrientes definen a su vez las corrientes que suministra las fuentes de alimentación. Las corrientes de colector de los transistores tienen validez únicamente en un semiperiodo (periodo de conducción del transistor). Para obtener la potencia promedio suministrada por una fuente de alimentación es necesario utilizar la ecuación 7.9, resultando

$$\begin{aligned}
 P_{CC} &= \frac{1}{T} \int_0^T V_{CC} i_C(t) dt = \frac{V_{CC}}{T} \int_0^T \hat{I}_o \text{sen} \omega t dt = \frac{V_{CC}}{T} \int_0^{T/2} \hat{I}_o \text{sen} \omega t dt = \\
 &= \frac{V_{CC}}{T} \hat{I}_o \left[\frac{\cos \omega t}{\omega} \right]_0^{T/2} = \frac{V_{CC}}{T} \hat{I}_o \frac{2}{\omega} = \frac{V_{CC}}{T} \hat{I}_o \frac{2}{2\pi} = V_{CC} \frac{\hat{I}_o}{\pi} = \frac{V_{CC}}{\pi} \frac{\hat{V}_o}{R_L}
 \end{aligned}$$

(7.16)

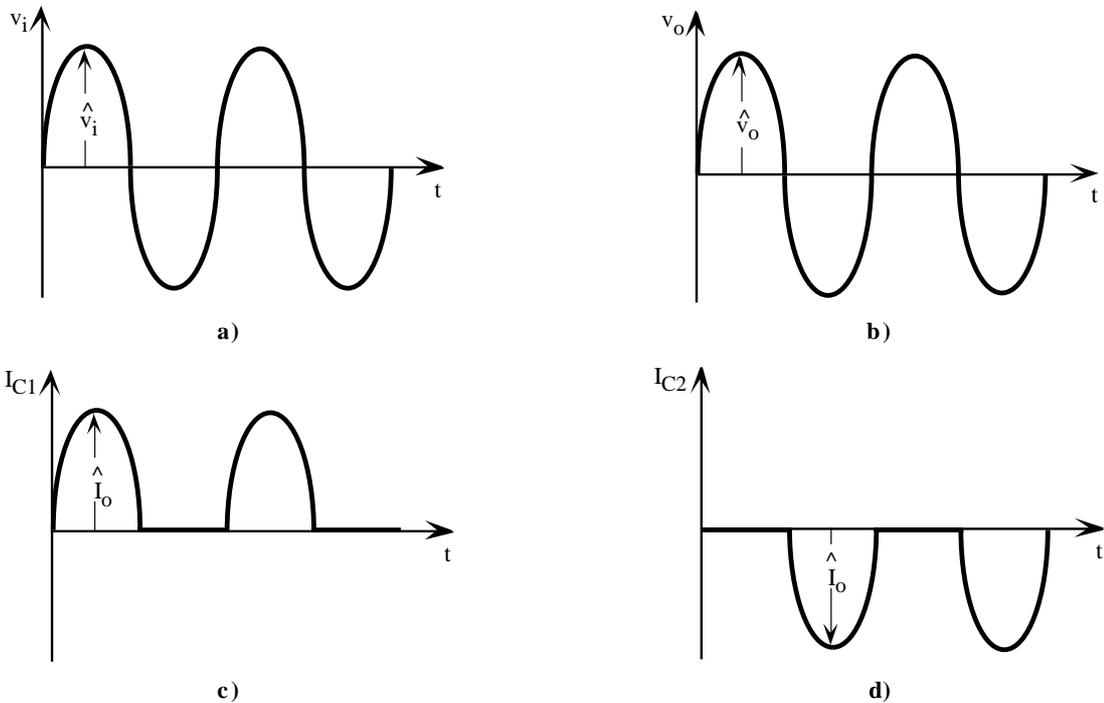


Figura 7.5. Formas de onda. a) Tensión de entrada b) salida, c) Corriente de colector de Q1 y d) de Q2.

Puesto que cada fuente proporciona la misma magnitud de potencia, la potencia promedio total por ambas fuentes de alimentación es el doble de lo indicado en la ecuación 7.16 ($2P_{CC}$).

La potencia promedio entregada a la carga es

$$P_L = \frac{1}{2} \frac{\hat{V}_o^2}{R_L} \tag{7.17}$$

Luego, la eficiencia de esta etapa

$$\eta = \frac{P_L}{2P_{CC}} = \frac{\pi}{4} \frac{\hat{V}_o}{V_{CC}} \tag{7.18}$$

Obsérvese cómo la eficiencia de esta etapa es independiente de R_L y varía linealmente con la amplitud de salida. La eficiencia máxima se produce para una amplitud máxima de la tensión de salida que es $V_{CC} - V_{CE}(\text{sat}) \cong V_{CC}$, resultando que

$$\eta_{\max} = \frac{\pi}{4} \frac{V_{CC} - V_{CE}(\text{sat})}{V_{CC}} \approx \frac{\pi}{4} = 0.785 \quad (78.5\%) \tag{7.19}$$

7.5.- Etapa de salida clase AB (Push-Pull)

La distorsión de cruce característica de la etapa de salida clase B anterior puede ser eliminada añadiendo algún circuito que polarice a los transistores de salida con unas corrientes de polarización bajas, pero suficientes para que su punto de trabajo esté en la región lineal (próxima a la región de corte). Las figuras 7.6.a y 7.6.b presentan las configuraciones más utilizadas para polarizar los transistores de salida: con diodos y con un multiplicador V_{BE} .

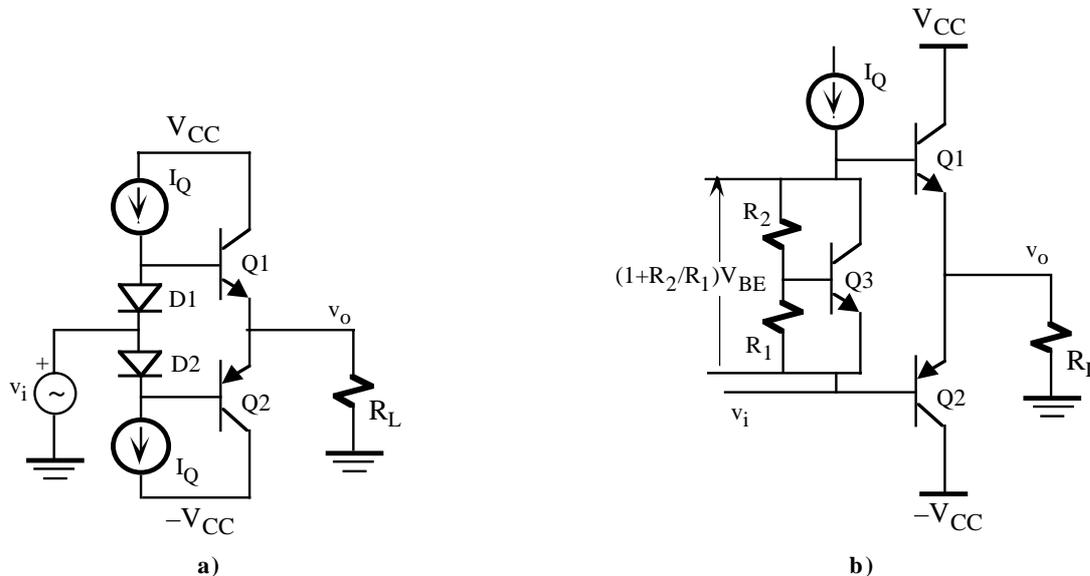


Figura 7.6. Etapa clase AB con polarización por a) diodos y b) multiplicador V_{BE} .

- **Polarización con diodos.** La figura 7.6.a muestra la polarización basada en dos diodos. En ausencia de señal, $v_i=0$, la caída de tensión en diodo D1 hace que el transistor Q1 esté en la región lineal con una corriente de colector baja y lo mismo sucede a Q2 con el diodo D2; es decir, ambos transistores conducen. Cuando se aplica una tensión a la entrada uno de los transistores estará en la región lineal y el otro cortado, funcionando de una manera similar a la etapa clase B anterior pero con la ausencia de distorsión de cruce. En este caso la potencia promedio suministrada por una fuente de alimentación, utilizando la ecuación 7.16, es

$$P_{CC} = \frac{V_{CC}}{\pi} \frac{\hat{V}_o}{R_L} + I_Q V_{CC} \quad (7.20)$$

En general, el segundo término es despreciable frente al primero y el valor de la eficiencia indicada en las ecuaciones 7.18 y 7.19 siguen siendo válidas.

La polarización con diodos presenta una importante ventaja al proporcionar estabilización de la polarización con la temperatura. Al aumentar la temperatura, la V_{BE} de los transistores disminuye pero a su vez la caída de tensión de los diodos también lo que permite mantener constante la corriente de polarización de los transistores de salida.

- **Polarización con un multiplicador V_{BE} .** Otro procedimiento para obtener la diferencia de tensión $2V_{BE}$ entre la base de los transistores necesaria para eliminar la distorsión de cruce es utilizar lo que se denomina un

multiplicador de V_{BE} mostrado en la figura 7.6.b. Este circuito consiste en un transistor (Q3) con dos resistencias (R_1 y R_2) conectadas entre su colector y emisor con la base. Si se desprecia la corriente de base (para ello R_1 y R_2 deben ser de unos pocos $k\Omega$) entonces la corriente que circula por R_1 es V_{BE3}/R_1 y la tensión entre el colector y emisor de ese transistor es

$$V_{CE3} = \frac{V_{BE3}}{R_1} (R_1 + R_2) = V_{BE3} \left(1 + \frac{R_2}{R_1} \right) \tag{7.21}$$

es decir, la tensión V_{CE3} se obtiene multiplicando la V_{BE3} por un factor $(1+R_2/R_1)$.

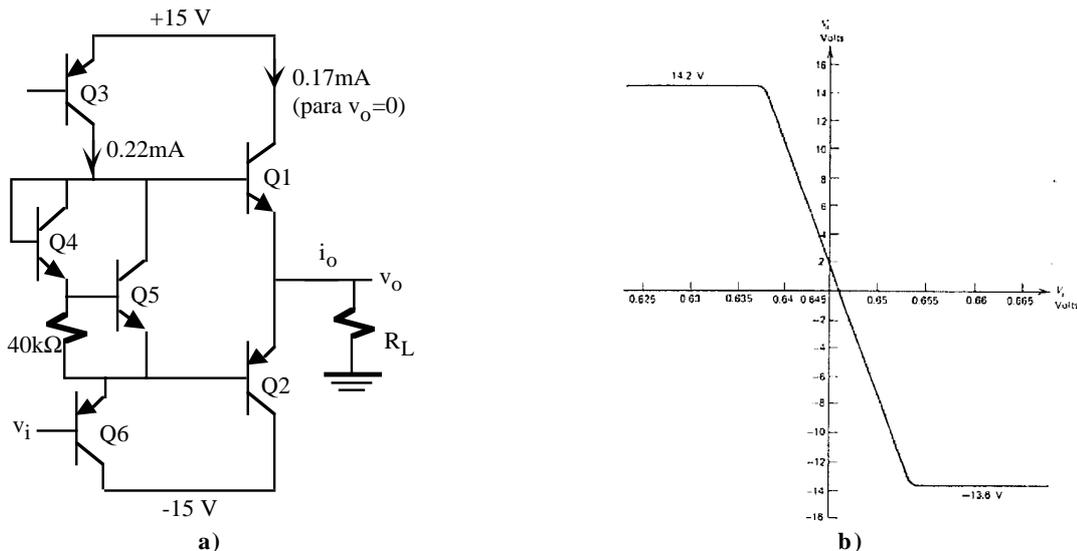


Figura 7.7. Ejemplo de la etapa clase B del amplificador operacional $\mu A741$: a) Estructura del circuito y b) VTC.

- **Etapa de salida de un amplificador operacional.** Como ejemplo práctico en la figura 7.7.a se muestra la estructura simplificada de la etapa de salida del amplificador operacional $\mu A741$ y su curva de transferencia en tensión. La tensión de entrada se aplica a la base de Q6 y la salida está formada por Q1 y Q2. Q3 polariza a Q4 y Q5 para eliminar la distorsión de cruce tal como se muestra en la VTC de la figura 7.7.b. Sin embargo, en ausencia de señal ($v_o=0$) aparece una pequeña corriente (0.17mA) que circula por Q1 y Q2 al no estar totalmente en corte. (clase AB)

7.6.- Protección contra sobrecarga

Una carga resistiva de salida muy baja, en el caso extremo un cortocircuito, puede dañar una etapa de salida. Para evitar este problema, a estas etapas se incorporan circuitos de protección que limitan la intensidad máxima de salida. En la figura 7.8.a se muestra un ejemplo típico de este circuito constituido por Q2 y R que limitan la intensidad I_o máxima de Q1. El funcionamiento es el siguiente. Para corrientes I_o bajas, el transistor Q2 está cortado ya que $I_o R < V_{BE2}$; en estas condiciones $I_i = I_{B1}$ e $I_o = \beta I_i$. Q2 va a entrar en conducción cuando la caída de tensión en R es suficientemente alta para polarizar la unión base-emisor. Si Q2 conduce “roba” intensidad de base a Q1 porque ahora $I_i = I_{C2} + I_{B1}$ o $I_{B1} = I_i - I_{C2}$ siendo la intensidad de salida prácticamente constante de valor $I_o = V_{BE2}/R \approx 28mA$. Este efecto se observa en la gráfica de la figura 7.8.b. Sin Q2, la corriente de salida I_o depende linealmente de la intensidad de entrada I_i . Con Q2, este transistor actúa cuando la I_o alcanza los 28mA

limitando la intensidad de salida alrededor de este valor.

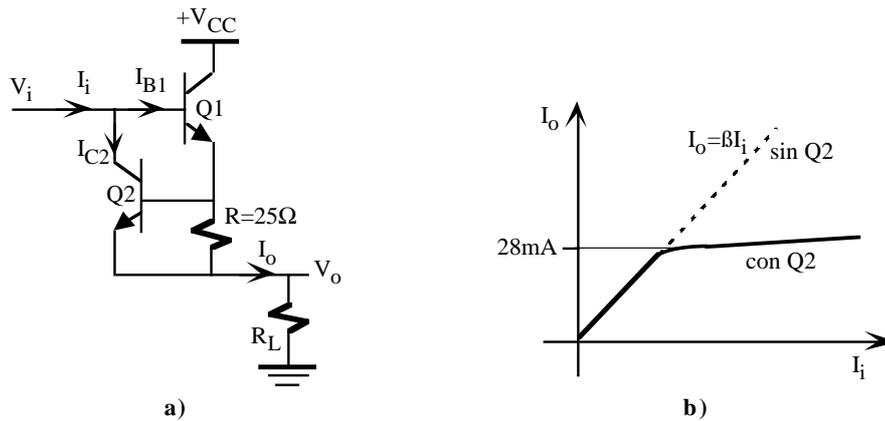


Figura 7.8. a) Circuito de protección para limitar la intensidad de salida. b) Característica de transferencia entrada/salida de Q1 sin y con Q2.

7.7.- Distorsión armónica

En un amplificador ideal la señal de salida es una réplica exacta de la señal de entrada. En amplificadores reales, debido a las características no lineales de los dispositivos, aparecen distorsiones que introducen modificaciones en las señales de salida. Entre los diferentes tipos de distorsiones, la distorsión armónica es uno de los más característicos. Por ejemplo, una señal pura a la entrada de 1kHz se transforma a la salida del amplificador con distorsión armónica en otra señal que además de tener la componente fundamental (1kHz) posee señales de armónicas de 2kHz (segundo armónico), 3kHz (tercer armónico), etc. Los analizadores de espectro son instrumentos que miden los armónicos presentes en señales y aplican técnicas basadas en el análisis de Fourier para descomponer las diferentes componentes frecuenciales. El analizador de formas de onda permite de una manera más precisa medir a través de técnicas de filtrado las componentes armónicas de una señal distorsionada. En las etapas de salidas clase AB y B, la distorsión es debida principalmente a los armónicos impares, siendo el tercer armónico el dominante.

La distorsión armónica total o THD (*Total Harmonic Distortion*) es un parámetro que mide la distorsión armónica que presenta una señal a través de las componentes frecuenciales. El THD se define como

$$THD = \sqrt{D_2^2 + D_3^2 + D_4^2 + \dots} \tag{7.22}$$

donde D_2 es el cociente entre la amplitud del armónico de segundo orden y la amplitud de la componente fundamental, D_3 es cociente entre la amplitud del armónico del tercer orden y la amplitud de la componente fundamental, ...

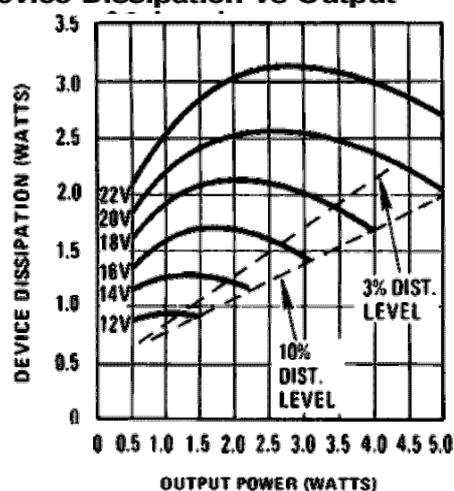
Cuando la distorsión armónica aparece en la salida, la potencia promedio calculado para la señal sin distorsionar (P_0) no es correcta. La potencia promedio total de una señal distorsionada se define como

$$P_D = P_0(1 + THD^2) \tag{7.23}$$

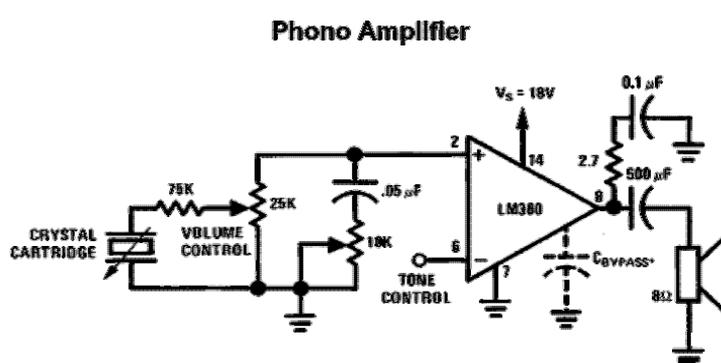
7.8.- Amplificadores de potencia integrados

Existe en el mercado una gran variedad de amplificadores de potencia realizados en circuitos integrados. La mayoría de ellos consisten en una etapa amplificadora de alta ganancia seguida de una etapa de salida clase AB. El LM380 de National Semiconductor Corporation es ejemplo típico de un amplificador integrado de ganancia fija (50). Este amplificador ha sido diseñado para operar con tensiones de alimentación V_s entre 12-22 V, proporciona una potencia de salida 2.5 W y tiene un consumo estático de potencia reducido de 0.13W a $V_s=18V$. La selección de V_s depende del valor de la resistencia de carga y la potencia requerida de salida. El fabricante proporciona curvas de la potencia de disipación del circuito con la potencia de salida para diferentes valores de V_s y resistencia de carga. La figura 7.9.a presenta una de esas curvas para una carga de $8\ \Omega$ (carga típica de un altavoz) e incluye además las rectas correspondientes a una THD del 3% y 10%. La figura 7.9.b muestra una aplicación típica de este amplificador. Otro ejemplo de amplificador de potencia es el LH0101 de National Semiconductor fabricado en tecnología de película delgada capaz de proporcionar hasta 60 W de salida y con un ancho de banda de 300kHz.

Device Dissipation vs Output



a)



b)

Figura 7.9. a) Curva de disipación con la potencia de salida de amplificador de audio LM380 para diferentes valores de la tensión de alimentación. b) Aplicación típica de este amplificador.

7.9.- Consideraciones térmico-ambientales

La potencia entregada a un dispositivo en forma de corriente eléctrica se transforma en calor. Este calor hace aumentar su temperatura que debe ser mantenida dentro de unos límites aceptables. Por ejemplo, la temperatura máxima que puede soportar las uniones de un semiconductor (diodos, transistores, etc ..) está comprendida entre 150 y 175 °C. La figura 7.10 describe gráficamente el sistema de conversión eléctrica en calor y su proceso de disipación. El semiconductor recibe corriente eléctrica que se transforma en calor. Este calor se transmite a la cápsula y ésta la radiará al exterior. Si la potencia disipada por el semiconductor es constante se alcanzará un equilibrio térmico

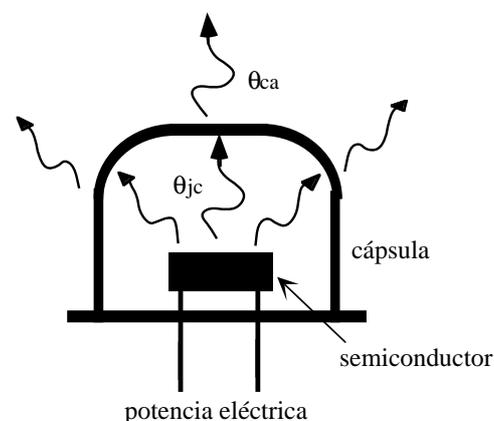


Figura 7.10. Radiación de calor.

estable después de un tiempo suficiente, siempre que no se deteriore el dispositivo.

Para medir la capacidad de eliminar el calor se introduce el concepto de *resistencia térmica* (generalmente representada por el símbolo θ) como la resistencia que opone los materiales al paso de la transmisión de calor entre dos temperaturas. Como es evidente, una encapsulado metálico disipará más calor que uno de plástico por presentar menor resistencia térmica el primero que el segundo. El aumento de la temperatura de la unión de un semiconductor por encima de la temperatura de la cápsula está relacionado con la potencia disipada mediante la ecuación

$$T_j - T_c = P_j \theta_{jc} \tag{7.24}$$

donde T_j es la temperatura en °C de la unión del semiconductor, T_c es la temperatura en °C de la cápsula, P_j es la potencia eléctrica en W y θ_{jc} es la resistencia térmica en °C/W entre la unión y la cápsula. Esta resistencia térmica es función del tipo de semiconductor y cápsula (plástico, cerámico, metálica,...) y es especificada por el fabricante. La temperatura de la cápsula se transmite a su vez al exterior. El aumento de la temperatura de la cápsula por encima de la temperatura ambiente (T_a) se expresa mediante la ecuación

$$T_c - T_a = P_j \theta_{ca} \tag{7.25}$$

siendo θ_{ca} la resistencia térmica entre la cápsula y el exterior. La relación entre la potencia eléctrica absorbida por la unión, su temperatura y la temperatura ambiente se obtiene combinando las ecuaciones 7.24 y 7.25 resultando que

$$T_j - T_a = P_j (\theta_{jc} + \theta_{ca}) = P_j \theta_{ja} \tag{7.26}$$

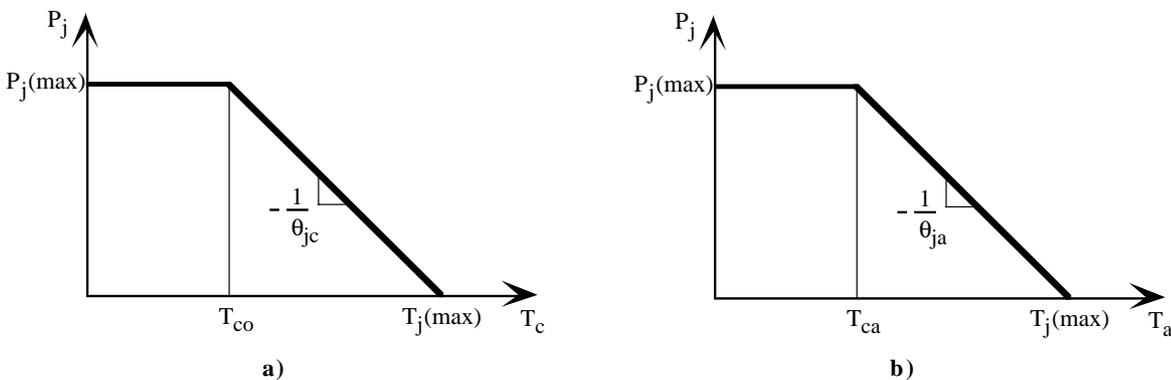


Figura 7.11. Curvas de degradación: a) de la temperatura de la cápsula; b) de la temperatura ambiente.

El fabricante suele proporcionar dos tipos de resistencia

- 1) θ_{ja} o R_{thj-a} o resistencia térmica entre la unión y el ambiente. Resistencia térmica propia del transistor que incluye la resistencia térmica de la cápsula-ambiente.
- 2) θ_{jc} o R_{thj-c} o resistencia térmica entre la unión y la cápsula.

Ambos parámetros se expresan también a través de las curvas de degradación tal como se muestran en las gráficas de figura 7.11. Indican la máxima disipación de potencia admisible para una temperatura de cápsula

(figura 7.11.a) o para una temperatura ambiente (figura 7.11.b). Estas curvas se obtienen a partir de las ecuaciones 7.24 y 7.25 limitadas por la potencia máxima ($P_j(\text{max})$) de disipación del dispositivo y la temperatura máxima ($T_j(\text{max})$) que puede alcanzar la unión. La figura 7.12 presenta diferentes tipos de encapsulados utilizados por el fabricante y la tabla 7.1 sus correspondientes resistencias térmicas θ_{jc} y θ_{ja} . Los transistores de potencia tienen encapsulados tipo TO.3 de baja θ_{ja} a diferencia de los de baja potencia que usan encapsulados de mayor resistencia térmica. Como es evidente, es coste de un encapsulado es inversamente proporcional a su resistencia térmica.

La disminución de la resistencia térmica de los dispositivos se realiza utilizando aletas refrigeradoras, también denominados radiadores, que se adhieren al dispositivo a través de mica o pasta de silicona. En la figura 7.13 se presenta el sistema de fijación de una aleta a un dispositivo. La ecuación de disipación de calor en este tipo de estructuras es

$$T_j - T_a = P_j(\theta_{jc} + \theta_{cr} + \theta_{ra}) \quad (7.27)$$

θ_{jc} es un parámetro fijado por el encapsulado proporcionado por el fabricante, θ_{cr} es la resistencia térmica entre el dispositivo y la aleta refrigeradora y θ_{ra} es la resistencia térmica de la aleta. La θ_{cr} está tabulada para diferentes encapsulados en función del tipo de material utilizado para fijar la aleta a la cápsula del dispositivo. Una conexión directa es el procedimiento que tiene una θ_{cr} más baja que puede ser reducido aún más si se añade pasta de silicona especial para estas aplicaciones. Sin embargo, muchos fabricantes utilizan los encapsulados metálicos como salida de un terminal del dispositivo; por ejemplo, muchos transistores de potencia que utilizan el modelo TO.3 tienen el colector conectado al revestimiento metálico exterior. Con ello, no existe aislamiento eléctrico entre dispositivo y aleta y puede resultar peligroso en muchos casos. La mica o mica+pasta de silicona es el aislante eléctrico más utilizado pero que tiene como inconveniente el de aumentar la resistencia térmica.

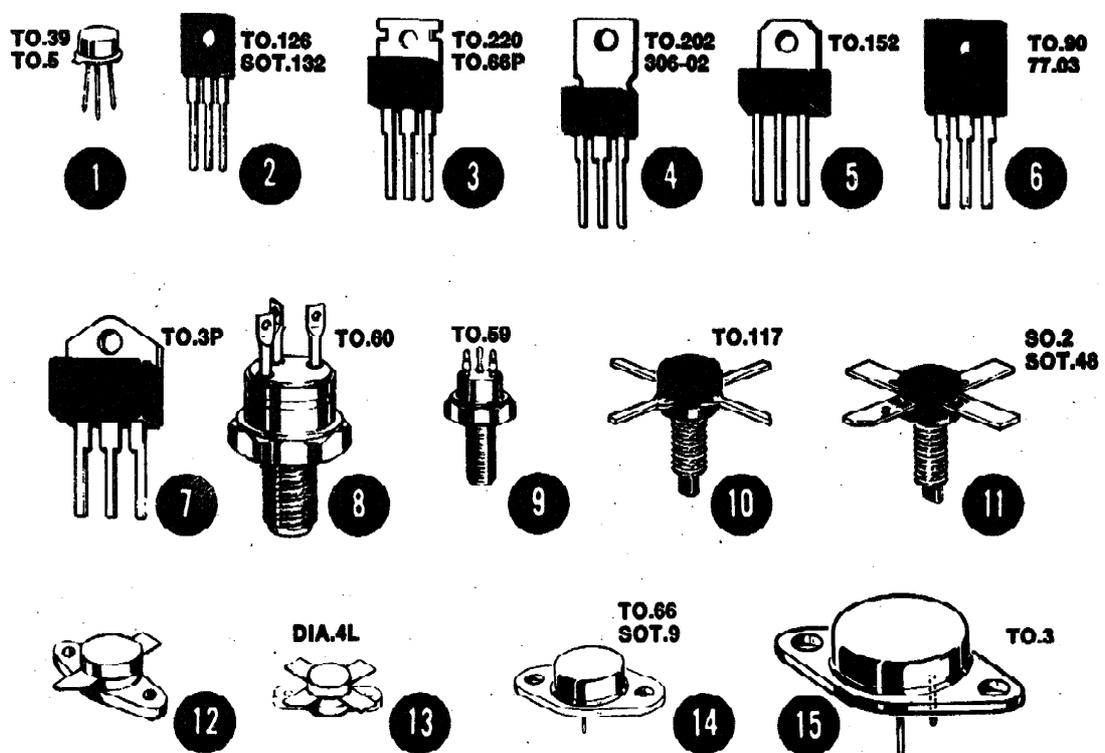


Figura 7.12. Diferentes tipos de encapsulados.

Tipo de contenedor	θ_{jc} o R_{thj-c}	θ_{ja} o R_{thj-a}
TO5-TO.39	10 a 60 °C/W	175 a 220 °C/W
TO.202	12 a 15 °C/W	60 a 90 °C/W
TO.126-SOT.32	3 a 15 °C/W	80 a 100 °C/W
TO.220-T0.66 (Plástico)	1.5 a 4.2 °C/W	60 a 70 °C/W
TO.3 (Plástico)	1 a 2 °C/W	35 a 45 °C/W
TO.66-SOT.9	4 a 5 °C/W	75 a 85 °C/W
TO.59-TO.60	1.5 a 3 °C/W	70 a 90 °C/W
TO.3	0.8 a 3 °C/W	30 a 40 °C/W
TO.117	15 a 35 °C/W	70 a 90 °C/W
SOT.48-SOE.2	1.8 a 6 °C/W	40 a 70 °C/W
DIAL.4L	1.25 a 5.6 °C/W	40 a 70 °C/W

Tabla 7.1. Resistencias térmicas para los encapsulados de la figura 7.13.

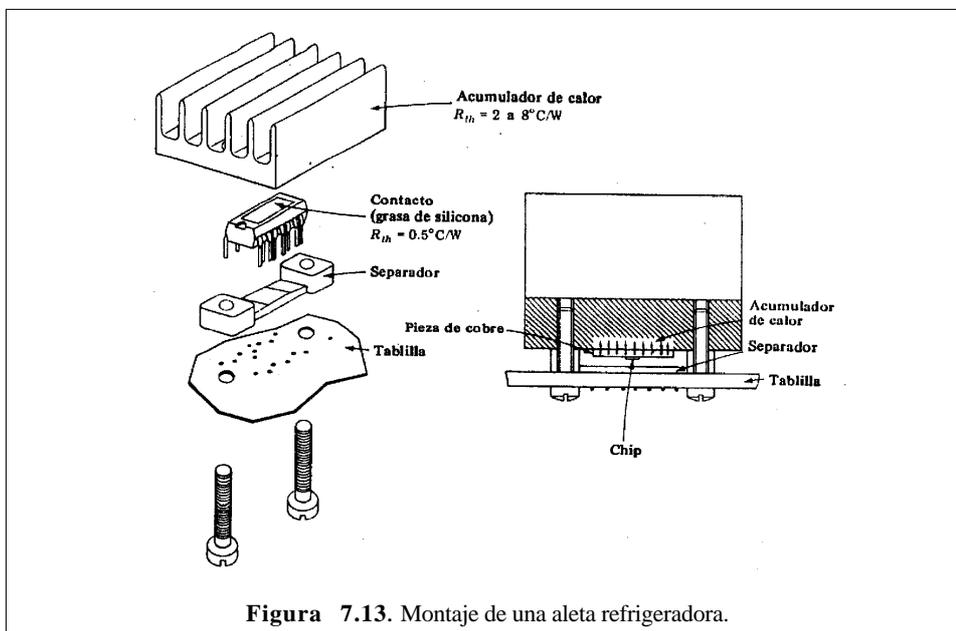


Figura 7.13. Montaje de una aleta refrigeradora.

Tipo contenedor	Contacto directo	Contacto directo más pasta de silicona	Contacto con mica	Contacto con mica más pasta de silicona
TO.39-TO.5	1	0.7	–	–
TO.126	1.4	1	2	1.5
TO.220	0.8	0.5	1.4	1.2
TO.202	0.8	0.5	1.4	1.2
TO.152	0.8	0.5	1.4	1.2
TO.90	0.5	0.3	1.2	0.9
TO.3 (Plástico)	0.4	0.2	1	0.7
TO.59	1.2	0.7	2.1	1.5
TO.117	2	1.7	–	–
SOT.48	1.8	1.5	–	–
DIAL.4L	1.1	0.7	–	–
TO.66	1.1	0.65	1.8	1.4
TO.3	0.25	0.12	0.8	0.4

Tabla 7.2. Resistencias térmicas capsula-aleta para diferentes tipos de aislante (en °C/W).

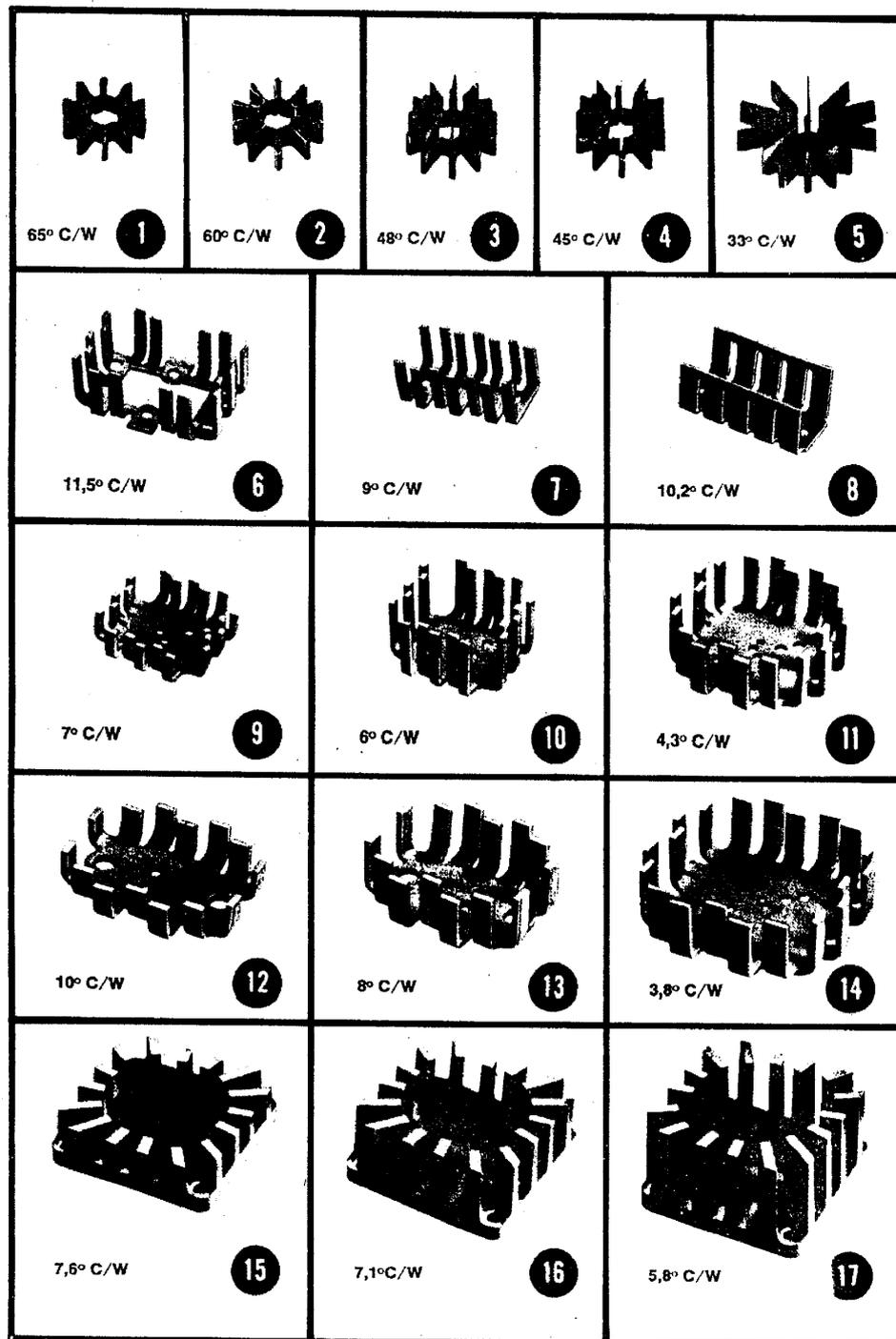


Figura 7.14. Diferentes tipos de aletas refrigeradoras.

Por último, el diseñador puede escoger la aleta refrigeradora más adecuada en función de las necesidades de potencia. En la figura 7.14 se presentan las más típicas. Suelen ser fabricados de aluminio ennegrecido para favorecer la disipación de calor. Las de mayor tamaño presentan menor resistencia térmica pero, a su vez, el precio es mayor. A veces, se añade a estas aletas un ventilador con objeto de producir aire en movimiento que refrigere las aletas.

7.10.- Dispositivos de potencia

7.10.1.- Transistores bipolares de potencia

Los transistores BJT de potencia están diseñados para soportar niveles de tensión y corriente elevados y tienen una estructura física bastante diferente en comparación con los transistores de pequeña señal. La unión colector-base tiene gran área y el colector está fijado al encapsulado metálico para reducir su resistencia térmica. Los fabricantes proporcionan una zona de operación segura o SOA (*safe operating area*) para evitar el deterioro del dispositivo por efecto Joule. La figura 7.15.a indica esta zona dentro de las características i_C - v_{CE} del transistor en donde distinguen cuatro zonas limítrofes:

- 1 La corriente máxima del colector está limitada por los cables de conexión al encapsulado.
- 2 Hipérbola de disipación máxima definida por $v_{CE}i_C = P_D(\max)$.
- 3 Fenómenos de segunda ruptura debido a la no uniformidad en las corrientes de la unión emisor-base que originan zonas de alta temperatura y deriva térmica que destruyen esa unión.
- 4 Ruptura de la unión colector-emisor.

El fabricante proporciona la zona SOA en escala logarítmica de forma que las curvas se transforman en rectas. Un ejemplo de esta gráfica aparece en la figura 7.15.b extraída de las características del 2N3055. Las diferentes curvas se obtienen aplicando pulsos no repetitivos

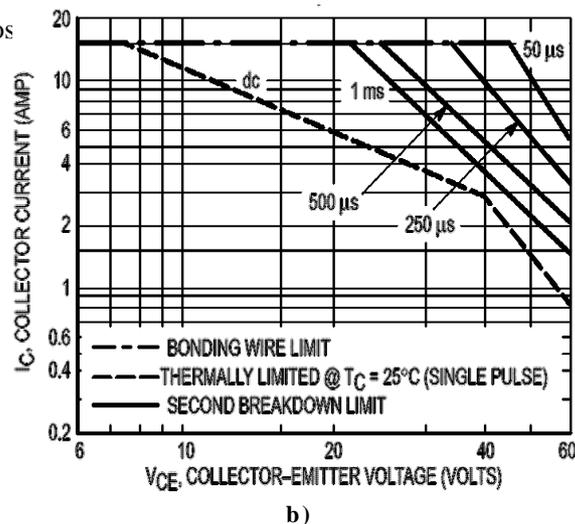
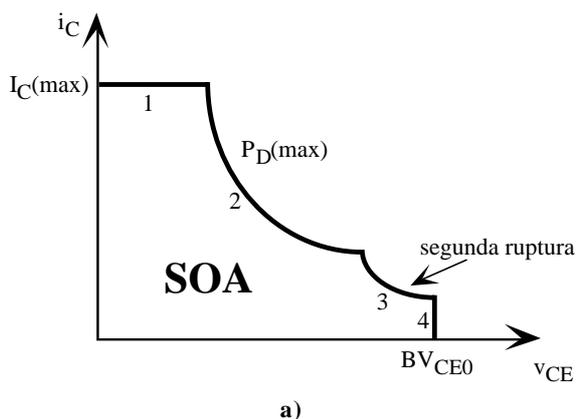


Figura 7.15. a) Región SOA de un transistor bipolar de potencia. b) SOA en escala logarítmica para el transistor de potencia NPN 2N3055.

Las principales diferencias de un transistor bipolar de potencia con respecto a un transistor de pequeña señal son:

- 1.- A corrientes muy altas, la ecuación de Ebers-Moll en la región lineal es $I_C = I_S \exp(V_{BE}/2V_T)$.
- 2.- La h_{FE} es típicamente baja, entre 30 y 80, pudiendo llegar incluso a 5.
- 3.- La h_{ie} es más pequeña que la resistencia de difusión de los terminales. Los modelos de pequeña señal no son válidos.
- 4.- La f_T es baja, unos pocos MHz.
- 5.- La I_{CBO} es alta (μA) y se dobla cada $10^\circ C$.
- 6.- la BV_{CE0} está entre 50 y 60 V, pudiendo alcanzar valores de 500 V.
- 7.- $I_C(\max)$ es del orden de amperios llegando incluso a 100A.

7.10.2.- Transistores MOS de potencia

Los transistores MOS de potencia, similar a los transistores bipolares anteriores, son capaces de manejar niveles de tensión y corrientes elevados. Los transistores MOS de pequeña señal tienen una estructura incompatible para aplicaciones de potencia. Por ello, ha surgido una estructura muy popular basado en transistores MOS de enriquecimiento conocido como DMOS o de doble difusión MOS (*double-diffused vertical MOS transistor*) mostrado en la figura 7.16. La corriente controlada por la tensión de la puerta fluye desde las dos fuentes hasta el drenador a través del substrato ligeramente dopado. Los transistores DMOS son de canal estrecho pero poseen tensiones de rupturas de hasta 600 V y son capaces de manejar corrientes de 50 A. Este dispositivo se ha impuesto al V-groove MOS de la década de los 80 salvo, quizás, en aplicaciones de alta frecuencia.

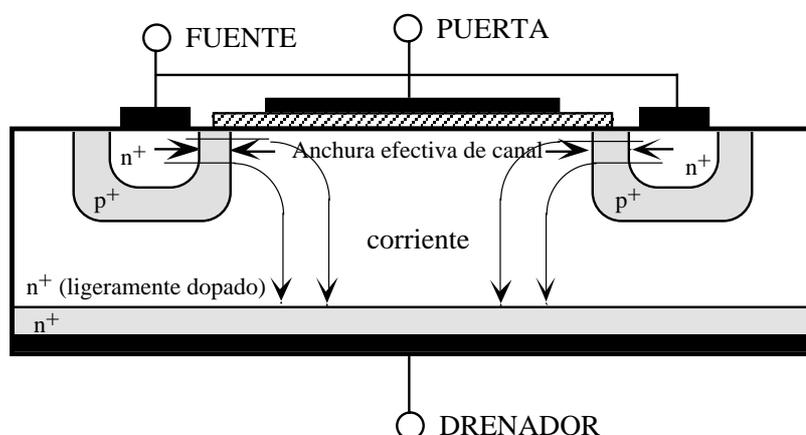


Figura 7.16. Estructura física de un transistor vertical de alta potencia MOS (DMOS) de doble difusión.

Una característica del DMOS es la relación lineal entre la corriente de drenador y la tensión de puerta cuando se alcanza la velocidad de saturación. Este fenómeno se produce cuando los portadores móviles alcanzan una velocidad límite debido al elevado campo eléctrico a lo largo del canal estrecho. La figura 7.17.a describe la relación i_D - v_{GS} de un transistor DMOS. Se distinguen tres regiones: corte cuando la $v_{GS} < V_T$, ley cuadrática en la cual la relación entre i_D y v_{GS} sigue la ecuación cuadrática clásica de un transistor MOS y lineal que debido a la velocidad de saturación existe una relación lineal entre la i_D y v_{GS} utilizada para amplificación. Otro aspecto importante de los DMOS es la variación de sus características con la temperatura. Un ejemplo es la curva i_D - v_{GS} del transistor DMOS IRF 630 de Siliconix mostrada en la figura 7.17.b. Existe un punto alrededor de $v_{GS}=5.4V$ en donde la intensidad i_D es insensible con la temperatura conocido como punto con coeficiente de temperatura cero; tensiones inferiores a ese punto el transistor presenta un coeficiente térmico positivo y superiores negativo. Por ello, los transistores DMOS no sufren de deriva térmica para tensiones de polarización superiores a ese valor.

Por último, los transistores DMOS comparados con los bipolares de potencia presentan una serie de ventajas. Los DMOS carecen de fenómenos de segunda ruptura que limitan la SOA de los bipolares (figuras 7.15.a y 7.15.b) y no requieren corrientes de polarización elevadas (son dispositivos controlados por tensión). No obstante, las capacidades asociadas a sus terminales son altas que precisan de etapas amplificadoras previas capaces de cargar y descargar esas capacidades a una velocidad adecuada. Sin embargo, al ser los DMOS más rápidos que los bipolares se utilizan en aplicaciones de conmutación como, por ejemplo, circuitos de control de motores.

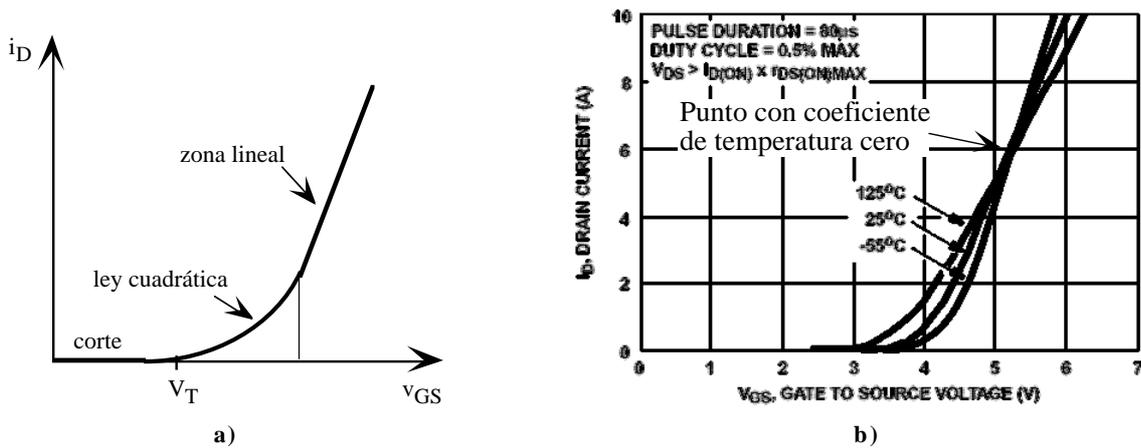


Figura 7.17. a) Característica. i_D - v_{GS} de un DMOS. b) Característica. i_D - v_{GS} con la temperatura del RF630.

7.10.3.- Transistores IGBT's

El IGBT o *insulated gate bipolar transistor* es dispositivo triterminal - puerta, emisor y colector- que reúne las características de los transistores bipolares y FET siendo capaz de controlar grandes potencias (1MVA) con tensiones de puerta relativamente bajas (12 V a 15 V) y frecuencias de conmutación elevadas (500kHz). La combinación de una SOA muy amplia, alta velocidad y baja tensión de saturación les hace idóneos para aplicaciones de control de grandes potencias como es el control de motores, equipos de soldadura, etc.

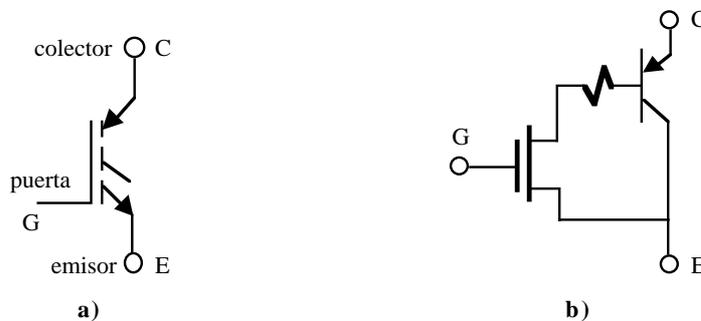


Figura 7.19. a) Símbolo del IGBT y b) modelo eléctrico equivalente simplificado.

La figura 7.18.a muestra el símbolo de un IGBT y la figura 7.18.b su modelo eléctrico equivalente simplificado donde se puede observar sus características combinadas de un transistor MOSFET y transistor bipolar resultando ser un elemento bidireccional en corriente (la corriente puede circular en ambos sentidos) controlado por tensión. En las figuras 7.19.a y 7.19.b se presentan dos gráficas correspondientes al IGBT M6W20W120 (20A-1200 V) de Motorola. En la primera se observa las características I_C - V_{CE} para diferentes tensiones de puerta (V_{GE}); con tensiones de puerta de unos pocos voltios se controla corrientes de varios amperios. La segunda gráfica presenta la relación cuadrática similar a un MOSFET que existe entre la tensión de puerta (V_{GE}) y la corriente I_C . A partir de una tensión threshold, que en el M6W20W120 es de 6 V, el IGBT entra en coducción con corrientes de varias decenas de amperios; obsérvese que a $V_{GE}=12$ V el coeficiente térmico es nulo, es decir, la I_C es independiente con la temperatura.

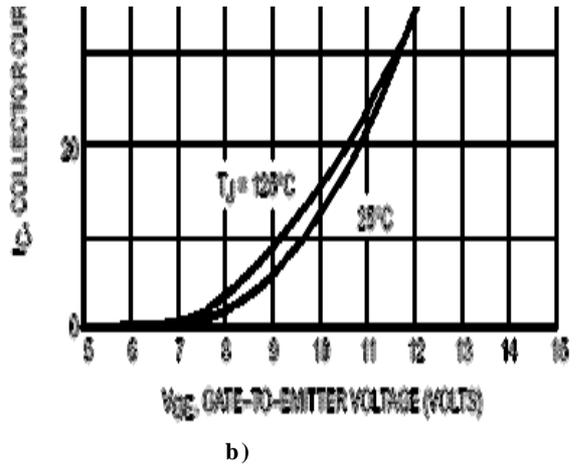
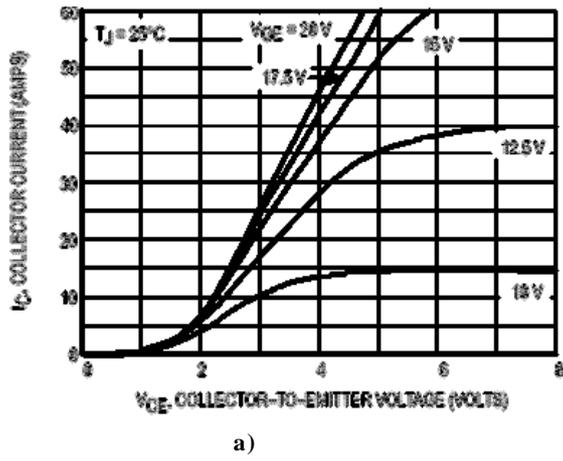


Figura 7.19. Características eléctricas del M6W20W120 de Motorola. Características a) I_C - V_{CE} y b) I_C - V_{GE} .

Problemas

P7.1 Calcular el rendimiento de la etapa de salida clase A de la figura P7.1 para $v_s=10\text{mV}$ senwt y su rendimiento máximo. Datos: $h_{FE}=120$, $h_{fe}=150$, $h_{ie}=2\text{k}\Omega$.

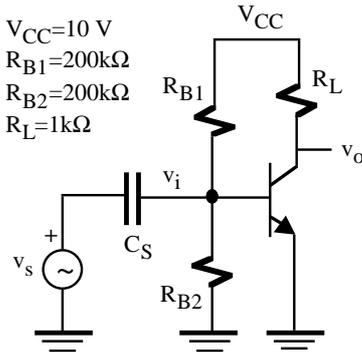


Figura P7.1

P7.2 Para la etapa de salida de la figura P7.2, se pide:

- El valor de V_{BB} para que la v_o tenga una componente en continua de $V_{CC}/2$.
- Calcular la eficiencia cuando $v_s=5\text{V}$ senwt y la eficiencia máxima.
- Determinar la potencia promedio máxima que va a disipar el transistor.

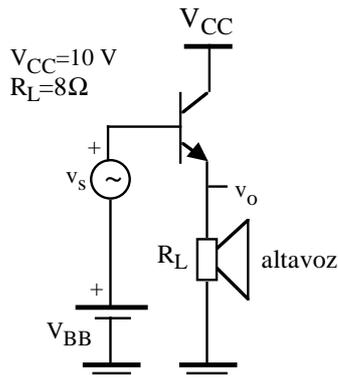


Figura P7.2

P7.3 La figura P7.3 muestra a un amplificador de la clase A que utiliza una fuente de corriente I_Q para polarizar el transistor de salida. Para este circuito, se pide:

- El valor de V_{BB} para que la $v_o=0$ en

ausencia de señal ($v_s=0$).

- Calcular la eficiencia cuando $v_s=5\text{V}$ senwt y la eficiencia máxima.

Dato: $I_S=10^{-15}\text{A}$.

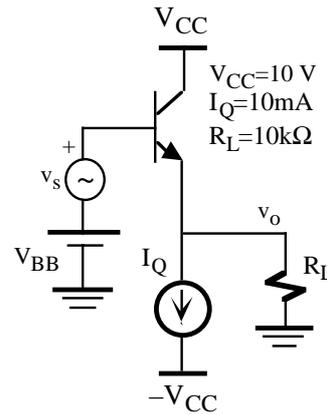


Figura P7.3

P7.4 Calcular la eficiencia máxima de la etapa de salida de la figura P7.4.

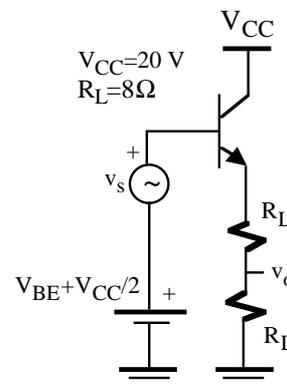


Figura P7.4

P7.5 El circuito de la figura P7.5 es una clase AB polarizado con diodos para eliminar la distorsión de cruce. Se pide:

- Calcular el rendimiento de la etapa si $v_i=5\text{V}$ senwt despreciando el efecto de I_Q .
- Repetir el apartado a) incluyendo a las fuentes de corriente.
- Si $v_i=7.5\text{V}$ senwt calcular la potencia

promedio de las fuentes de alimentación, de la resistencia de carga y de cada uno de los transistores. Obtener el valor de la corriente de colector pico de un transistor.

- d) Una característica sorprendente de esta etapa es que la potencia de disipación máxima de un transistor no se produce para una tensión máxima de salida como en principio parece lógico, sino cuando la tensión de salida toma el valor de

$$v_o = \frac{2V_{CC}}{\pi} = 0.636V_{CC}$$

Demostrar esa condición y determinar la potencia promedio de disipación máxima de un transistor. Comparar esta potencia con la que se obtiene cuando la tensión de salida es máxima.

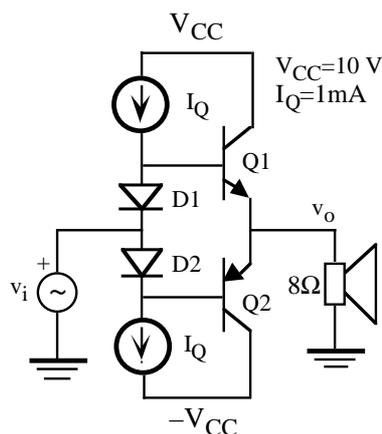


Figura P7.5

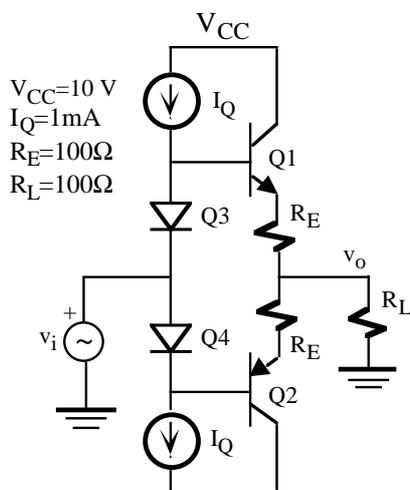


Figura P7.6

- P7.6** Para la etapa de salida de la figura P7.6, calcular: la corriente de polarización de los transistores Q1 y Q2, eficiencia máxima y la potencia promedio de los transistores cuando la tensión de salida es máxima. Nota: considerar que todos los transistores tienen idénticas características eléctricas.

- P7.7** Determinar la corriente de salida del circuito de la figura P7.7. ¿Qué ventajas tiene respecto al circuito de la figura 7.8?

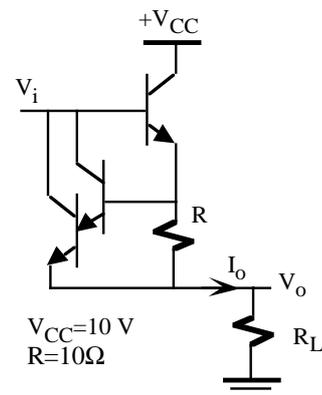


Figura P7.7

- P7.8** En un experimento para determinar la THD de un amplificador se ha aplicado una señal sinusoidal a la entrada de frecuencia 100Hz y a la salida el equipo de instrumentación de análisis de ondas ha obtenido la siguiente señal

$$v_o = 2.5 \text{ V sen}(2\pi 100t) + 0.25 \text{ V sen}(2\pi 200t) + 0.1 \text{ V sen}(2\pi 300t) + 0.05 \text{ V sen}(2\pi 400t)$$

Determinar las componentes de distorsión armónica de segundo, tercer y cuarto orden, y el THD. Si la potencia de salida ideal es de 25 W, calcular la potencia de salida real debida a la distorsión armónica.

- P7.9** Calcular la potencia máxima que puede disipar el transistor 2N3904 si la temperatura de la cápsula no debe superar los 100 °C.

- P7.10** Calcular la potencia máxima que puede disipar el transistor 2N3904 si la temperatura ambiente

es de 50°C.

P7.11 Un transistor de potencia, de silicio, tiene las siguientes especificaciones térmicas:

$$P_{D(\text{máx})}=20\text{W}, \theta_{ja}=7 \text{ }^{\circ}\text{C/W} \text{ y } \theta_{jc}=0.7 \text{ }^{\circ}\text{C/W}.$$

- a) Obtener la temperatura máxima de la unión.
- b) El transistor está montado directamente sobre un radiador de calor de aluminio que tiene $\theta_{ra}=4 \text{ }^{\circ}\text{C/W}$ y la resistencia térmica cápsula-radiador es de $\theta_{cr}=0.2 \text{ }^{\circ}\text{C/W}$. Hallar la máxima disipación permisible.

P7.12 Un transistor tiene un encapsulado TO.126 y una temperatura T_j máxima de 150°C. Determinar la potencia máxima que puede disipar sin aleta, en el caso que la temperatura ambiente nunca sea inferior a 45 °C. En estas condiciones, indicar la resistencia térmica máxima de la aleta que permita duplicar la anterior potencia máxima.

P7.13 Un diodo Zener de 2 W debe disipar 5 W y la temperatura máxima de la unión es 175°C. Calcular la θ_{ja} . Si la temperatura ambiente de 50°C y $\theta_{jc}=15 \text{ }^{\circ}\text{C/W}$, determinar la máxima resistencia térmica entre la cápsula-ambiente que evite dañar al diodo. Si el encapsulado del diodo es del tipo TO.202, proponer un tipo de aleta que verifique todos los requerimientos.

P7.14 La etapa clase AB del problema P7.5 va a ser construido con transistores 2N3904 y 2N3906. Determinar el valor de la resistencia térmica de la aleta refrigeradora que asegure el correcto funcionamiento de los transistores en el peor caso.