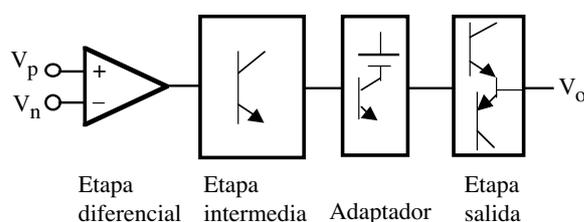


## TEMA 8

# El amplificador operacional: Fundamentos y aplicaciones básicas

### 8.1.- Introducción

El término de amplificador operacional (*operational amplifier* o *OA* o *op amp*) fue asignado alrededor de 1940 para designar una clase de amplificadores que permiten realizar una serie de operaciones tales como suma, resta, multiplicación, integración, diferenciación..., importantes dentro de la computación analógica de esa época. La aparición y desarrollo de la tecnología integrada, que permitía fabricar sobre un único sustrato monolítico de silicio gran cantidad de dispositivos, dió lugar al surgimiento de amplificadores operacionales integrados que desembocaron en una revolución dentro de las aplicaciones analógicas. El primer OA fue desarrollado por R.J. Widlar en Fairchild. En 1968 se introdujo el famoso OA 741 que desbancó a sus rivales de la época con una técnica de compensación interna muy relevante y de interés incluso en nuestros días. Los amplificadores basados en tecnología CMOS han surgido como parte de circuitos VLSI de mayor complejidad, aunque sus características eléctricas no pueden competir con los de la tecnología bipolar. Su campo de aplicación es más restrictivo pero su estructura sencilla y su relativa baja área de ocupación les hacen idóneos en aplicaciones donde no se necesitan altas prestaciones como son los circuitos de capacidades conmutadas (*switched-capacitor*). Combinando las ventajas de los dispositivos CMOS y bipolares, la tecnología Bi-CMOS permite el diseño de excelentes OAs.



**Figura 8.1.** Bloques funcionales de un OA.

Los OAs integrados están constituidos por muy diversas y complejas configuraciones que dependen de sus prestaciones y de la habilidad del diseñador a la hora de combinarlas. Tradicionalmente, un OA está formado por cuatro bloques bien diferenciados conectados en cascada: amplificador diferencial de entrada, etapa amplificadora, adaptador y desplazamiento de nivel y etapa de salida. Estos bloques están polarizados con fuentes de corrientes, circuitos estabilizadores, adaptadores y desplazadores de nivel. La figura 8.1 muestra a nivel de bloque la configuración de un OA. La etapa diferencial presenta las siguientes características: tiene dos entradas (inversora y no inversora), su relación de rechazo en modo común es muy alto, las señales van directamente acopladas a las entradas y presentan una deriva de tensión de salida muy pequeña. El amplificador intermedio proporciona la ganancia de tensión suplementaria. Suele ser un EC con carga activa y está acoplada al amplificador diferencial a través de un seguidor de emisor de muy alta impedancia de entrada para minimizar su efecto de carga. El adaptador permite acoplar la etapa intermedia con la etapa de salida que generalmente es una clase AB.

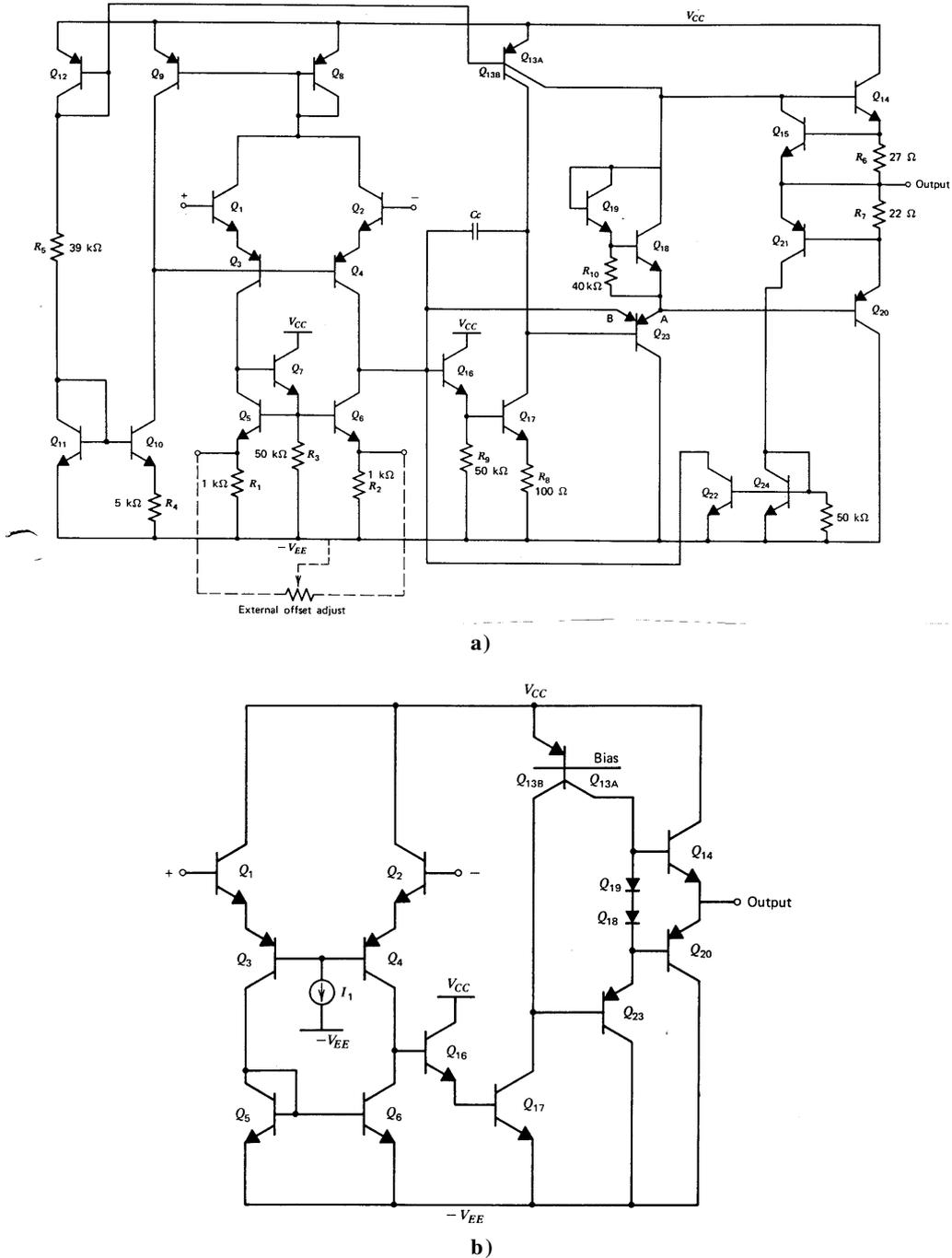


Figura 8.2. Esquemático del OA 741. a) Esquema completo, b) Esquema simplificado.

La figura 8.2.a describe el esquema de OA 741. Este OA mantiene la filosofía del diseño de circuitos integrados: gran número de transistores, pocas resistencias y un condensador para compensación interna. Esta filosofía es el resultado de la economía de fabricación de dispositivos integrados donde se combina área de silicio, sencillez de fabricación y calidad de los componentes. El 741 requiere dos tensiones de alimentación que normalmente son de  $\pm 15V$ . La masa del circuito es el nudo común a las dos fuentes de alimentación. La figura 8.2.b describe la versión simplificada con los elementos circuitales más importantes. En este circuito se observa la etapa diferencial constituida por los transistores Q1 y Q2, la etapa amplificadora intermedia por Q16, Q17 y Q23,

y la etapa de salida *push-pull* por Q14 y Q20.

El OA es un amplificador de extraordinaria ganancia. Por ejemplo, el  $\mu A741$  tiene una ganancia de 200.000 y el OP-77 (Precision Monolithics) de 12.000.000. En la figura 8.3 se muestra el símbolo de un OA. Aunque no se indica explícitamente, los OA son alimentados con tensiones simétricas de valor  $\pm V_{cc}$ ; recientemente han sido puestos en el mercado OA de polarización simple (*single supply*). Las entradas, identificadas por signos positivos y negativos, son denominadas entradas invertidas y no-invertidas. Si denominamos  $V_p$  y  $V_n$  a las tensiones aplicadas a la entrada de un OA, se define la tensión de entrada en modo diferencial ( $V_d$ ) y modo común ( $V_c$ ) como

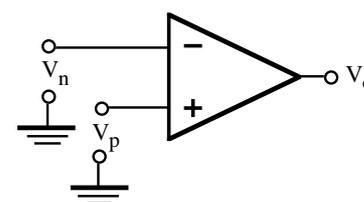


Figura 8.3. Símbolo de OA,

$$\begin{aligned} V_d &= V_p - V_n \\ V_c &= \frac{V_p + V_n}{2} \end{aligned} \quad (8.1)$$

La tensión de salida se expresa como

$$V_o = A_d V_d + A_c V_c \quad (8.2)$$

La  $A_d$ , denominada ganancia en modo diferencial, viene reflejada en las hojas de características del OA como *Large Signal Voltage Gain* o *Open Loop Voltage Gain*. La  $A_c$ , o ganancia en modo común no se indica directamente, sino a través del parámetro de relación de rechazo en modo común o CMRR (*Common-Mode Rejection Ratio*) definido como

$$\text{CMRR} = \frac{A_d}{A_c} \quad \text{o} \quad \text{CMRR (dB)} = 20 \log \frac{A_d}{A_c} \quad (8.3)$$

El  $\mu A741$  tiene un CMRR típico de 90dB. Fácilmente se demuestra que sustituyendo la ecuación 8.3 en 8.2 resulta

$$V_o = A_d V_d \left( 1 + \frac{1}{\text{CMRR}} \frac{V_c}{V_d} \right) \quad (8.4)$$

## 8.2.- El OA ideal

Un OA ideal, indicado esquemáticamente en la figura 8.4, presenta las siguientes características:

- 1) Resistencia de entrada  $\infty$ .
- 2) Resistencia de salida 0.
- 3) Ganancia en tensión en modo diferencial  $\infty$ .
- 4) Ganancia en tensión en modo común 0 (CMRR= $\infty$ ).
- 5) Corrientes de entrada nulas ( $I_p = I_n = 0$ ).
- 6) Ancho de banda  $\infty$ .
- 7) Ausencia de desviación en las características con la temperatura.

Las características 1) y 2) definen, desde el punto de vista de impedancias, a un amplificador de tensión ideal

que no está afectado por el valor de la carga que se conecta a su salida. Por otra parte, las características 4) y 5) aplicadas a la ecuación 8.2 crean una indeterminación ya que al ser  $A_d = \infty \Rightarrow V_o = A_d V_d$  debería ser infinito. Sin embargo, esa indeterminación se resuelve cuando  $V_d = 0$ ; el producto  $A_d V_d$  da como resultado un valor finito. Por ello, la entrada del OA ideal tiene corrientes de nulas ( $I_p = I_n = 0$ ) y verifica que  $V_p = V_n$  (en el caso de realimentación negativa); este modelo simplifica mucho el análisis de circuitos basados en el OA. El modelo del OA ideal solo es un concepto idealizado del OA real que sin embargo resulta muy práctico y se acerca con mucha exactitud al comportamiento real de estos circuitos.

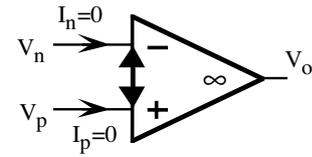


Figura 8.4. Representación del OA ideal.

**8.3.- Configuraciones básicas del OA**

• **Amplificador inversor.** La ganancia en tensión del amplificador inversor (figura 8.5) se obtiene analizando el circuito y aplicando las características del OA ideal. Si las corrientes a través de las líneas de entrada son nulas, se cumple

$$\frac{V_i - V_n}{R_1} = \frac{V_n - V_o}{R_2} \tag{8.5}$$

En el OA ideal  $V_n = V_p$ . Pero en este caso  $V_p = 0 \Rightarrow V_n = 0$ , y por ello, a este nudo se le denomina masa virtual al tener una tensión de 0. Si  $V_n = 0$ , sustituyendo en la ecuación 8.5 resulta que la ganancia vale

$$A = \frac{V_o}{V_i} = -\frac{R_2}{R_1} \tag{8.6}$$

El término inversor es debido al signo negativo de esta expresión que indica un desfase de 180° entre la entrada y salida. La impedancia de entrada de este circuito es  $R_1$ .

• **Amplificador no-inversor.** La ganancia en tensión del amplificador no-inversor (figura 8.6) se resuelve de manera similar al anterior caso a partir de las siguientes ecuaciones

$$\begin{cases} V_n = \frac{R_1}{R_2 + R_1} V_i \\ V_n = V_p = V_i \end{cases} \tag{8.7}$$

resultando que

$$A = \frac{V_o}{V_i} = 1 + \frac{R_2}{R_1} \tag{8.8}$$

La impedancia de entrada es  $\infty$ .

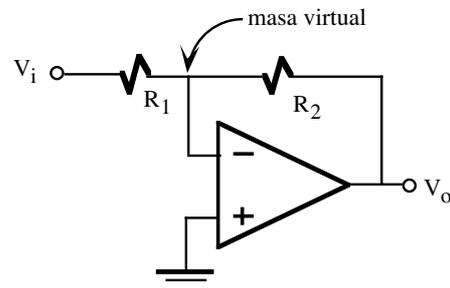


Figura 8.5. Amplificador inversor.

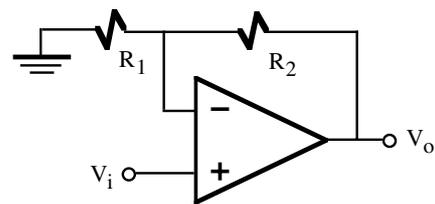


Figura 8.6. Amplificador no-inversor.

- **Seguidor.** Por último, la configuración seguidor (figura 8.7) tiene una ganancia  $A_V=1$ , pero la impedancia de entrada y salida de este circuito valen  $Z_i \cong A_d R_i$  y  $Z_o \sim R_o / A_d$ , siendo  $R_i$  y  $R_o$  las impedancias de entrada y salida del OA. Por ejemplo, el 741 tiene las siguientes características:  $A_d=200.000$ ,  $R_i=1\text{M}\Omega$  y  $R_o=75\Omega$ . Aplicando las anteriores relaciones, se obtiene que las impedancias de entrada y salida del seguidor valen  $Z_i=2 \cdot 10^{10}\Omega$  y  $Z_o=3.7 \cdot 10^{-4} \Omega$ .

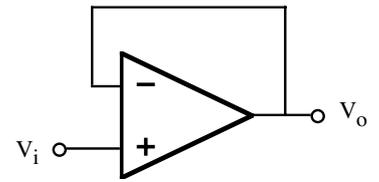


Figura 8.7. Amplificador seguidor.

### 8.4.- Otras configuraciones básicas del OA

- **Amplificador sumador.** El circuito mostrado en la figura 8.8, como su propio nombre indica, permite sumar algebraicamente varias señales analógicas. La tensión de salida se expresa en términos de la tensión de entrada como

$$V_o = -R_f \left( \frac{V_1}{R_1} + \frac{V_2}{R_2} + \frac{V_3}{R_3} \dots \right) = -R_f \left( \sum_{i=1}^N \frac{V_i}{R_i} \right) \quad (8.9)$$

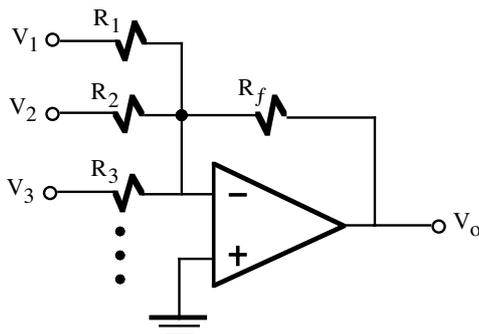


Figura 8.8. Amplificador sumador.

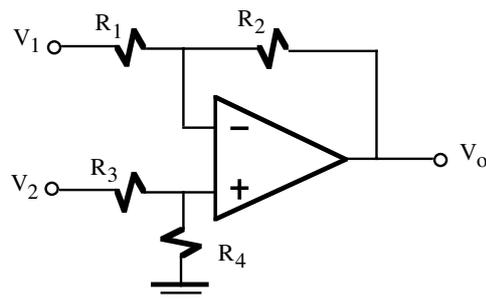


Figura 8.9. Amplificador restador.

- **Amplificador restador.** Analizando el circuito de la figura 8.9, fácilmente se obtiene la siguiente expresión

$$V_o = \left( 1 + \frac{R_2}{R_1} \right) \left( \frac{R_4}{R_3 + R_4} V_2 - \frac{R_2}{R_1 + R_2} V_1 \right) \quad (8.10)$$

Si se verifica la siguiente relación entre las resistencias

$$\frac{R_4}{R_3} = \frac{R_2}{R_1} \quad (8.11)$$

se obtiene la expresión simplificada que indica como la tensión de salida es función de la diferencia de las tensiones de entrada:

$$V_o = \frac{R_2}{R_1}(V_2 - V_1) \tag{8.12}$$

• **Integrador y derivador.** Un integrador se obtiene sustituyendo en la configuración inversora la resistencia de realimentación por un condensador. La relación que existe entre la tensión y corriente a través de un condensador es

$$I = C \frac{dV}{dt} \tag{8.13}$$

Al aplicar esta ecuación al circuito de la figura 8.10.a resulta que la tensión de salida es la integral de una señal analógica a la entrada

$$V_o = -\frac{1}{RC} \int V_i(t) dt + Cte \tag{8.14}$$

donde Cte depende de la carga inicial del condensador. El circuito dual mostrado en la figura 8.10.b implementa la ecuación diferencial

$$V_o = -RC \frac{dV_i}{dt} \tag{8.15}$$

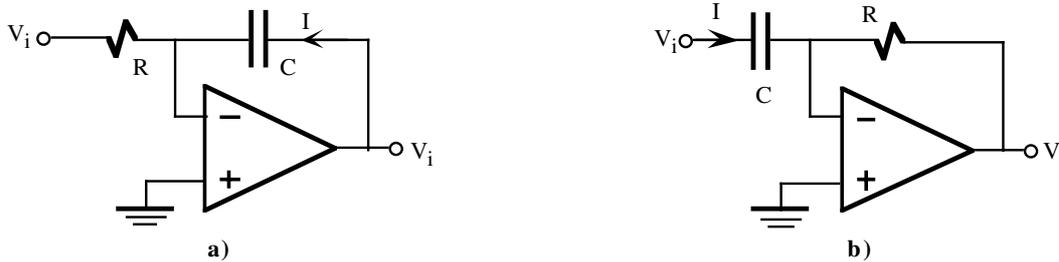


Figura 8.10. a) Integrador, b) derivador

• **Logarítmico y antilogarítmico (exponencial).** Un amplificador inversor cuya resistencia de realimentación es sustituida por un diodo, tal como se muestra en la figura 8.11.a, se comporta como un circuito cuya salida es proporcional al logaritmo de la tensión de entrada. Esta relación se obtiene a partir de la característica tensión-corriente del diodo que aplicado a este circuito es

$$I_d = I_S \left( \exp\left(\frac{-V_o}{\eta V_T}\right) - 1 \right) \tag{8.16}$$

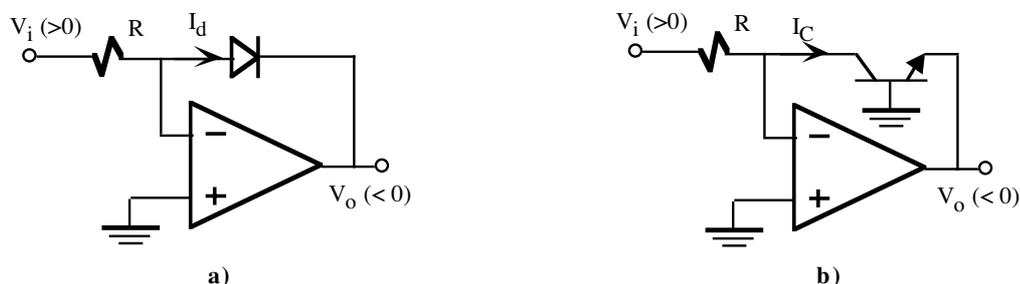
En el caso de que  $-V_o/\eta V_T \gg 1$ , el 1 es despreciable frente al término exponencial. Y como  $V_i = I_d R$ , la relación logarítmica buscada es

$$V_o = -\eta V_T \ln \frac{V_i}{R I_S} = -\eta V_T \ln V_i - Cte. \tag{8.17}$$

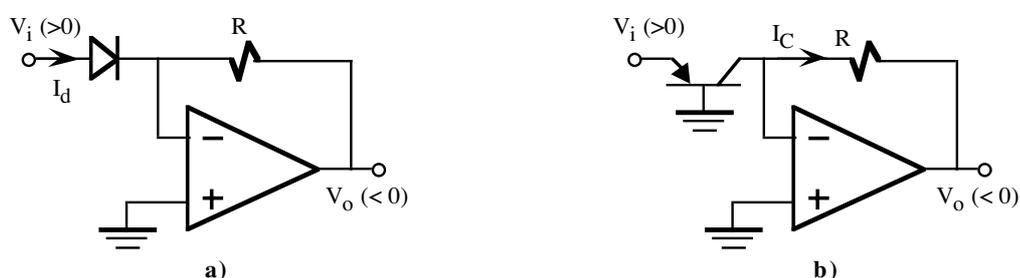
La figura 8.11.b describe la versión del amplificador logarítmico basado en un transistor bipolar NPN. La versión dual de estos circuitos se indican en las figuras 8.12.a y 8.12.b. Fácilmente se comprueba que la

expresión de este amplificador exponencial es

$$V_o = -I_S R \exp(V_i / \eta V_T) \quad (8.18)$$



**Figura 8.11.** Amplificador logarítmico. **a)** basado en un diodo , **b)** basado en un transistor bipolar.



**Figura 8.12.** Amplificador antilogarítmico o exponencial. **a)** basado en un diodo , **b)** basado en un transistor bipolar.

## 8.5.- Limitaciones prácticas del OA

El OA real tiene unas limitaciones y especificaciones que pueden ser importantes en algunas aplicaciones. En este apartado se presentan las especificaciones más importantes en dominio DC, transitorio y frecuencia propias de cualquier OA.

### 8.5.1.- Tensiones y corrientes “off-set” de entrada

Un OA debe tener 0V a su salida cuando la entrada vale 0V. Sin embargo, en amplificadores reales no es cierto y aparece indeseables tensiones de salida del orden de decenas a centenas de mV en ausencia de señal de entrada. Este efecto es debido a las corrientes de entrada y disimetrías de la etapa diferencial. El modelo de este comportamiento se realiza a través de los siguientes parámetros: tensión *off-set* de entrada o  $V_{OS}$  (*input offset voltage*), corriente *offset* de entrada  $I_B$  (*input offset current*) y corriente de polarización de entrada  $I_{OS}$  (*input bias current*). Para el OA 741, estos parámetros valen  $V_{OS}=1\text{mV}$ ,  $I_{OS}=20\text{nA}$  e  $I_B=80\text{nA}$ . En la figura 8.13 se indica el modelo utilizado para caracterizar estos parámetros. La  $I_{OS}$  e  $I_B$  se definen a partir de las corrientes de entrada del OA como:

$$I_{OS} = I_p - I_n \quad \text{e} \quad I_B = \frac{I_p + I_n}{2} \quad (8.19)$$

Existen versiones de OA que reducen al mínimo estos parámetros aunque a veces implique degradar otros aspectos de ejecución y encarecer su precio. Por ejemplo, la utilización de transistores superbeta en la etapa

diferencial de entrada permiten obtener lograr que la  $I_{OS}=1.52nA$  y la  $I_B=0.2nA$  en el LM308 y LM312 (National Semiconductor); el OP-08 (Precision Monolithics) consigue una  $I_{OS}=0.08nA$  y una  $I_{OS}=1nA$ . La técnica de cancelación de  $I_B$  se aplica al LT1008 (Linear Technology) para lograr que  $I_{OS}=30pA$  e  $I_B=\pm 30pA$ . OAs cuya entrada diferencial esté constituido por transistores JFET tienen valores de  $I_{OS}=3pA$  e  $I_B=\pm 30pA$  como el LF355 (National Semiconductor) y llegar incluso a valores por debajo de  $100fA$  como en AD549 (Analog Devices) y OPA-128 (Burr-Brown). Similares valores se obtienen para tecnologías Bi-MOS y CMOS. Por ejemplo, el CA3130 de RCA en BiMOS ( $I_{OS}=0.1pA$  e  $I_B=\pm 2pA$ ) y la serie ICL761 de Intersil en CMOS ( $I_{OS}=0.5pA$  e  $I_B=\pm 1pA$ ) son claros ejemplos. El OP-27 (Precision Monolithics) está diseñado para tener una baja  $V_{OS}$  ( $10\mu V$ ). Las técnicas más utilizadas para la cancelación de estos parámetros se basan en aplicar una tensión de entrada determinada y ajustable a través de un potenciómetro externo conectado a la alimentación del OA que permite poner la salida a 0 en ausencia de señal y anular los efectos de *offset*. En algunos casos, como sucede en el 741, se utilizan dos salidas externas etiquetadas como *offset null* en donde se conecta un potenciómetro que permite la eliminación del *offset* (figura 8.14).

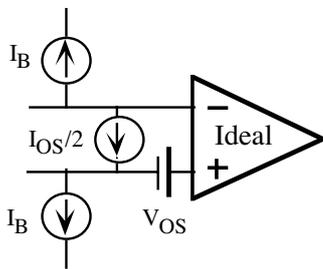


Figura 8.13. Modelo de un OA con corrientes y tensiones “offset”.

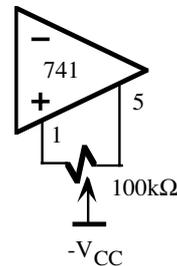


Figura 8.14. Corrección externa en el OA 741 para anular los efectos “offset”.

8.5.2.- Parámetros de frecuencia

Los OA son diseñados para tener alta ganancia con un ancho de banda elevado, características que les hacen ser inestables con tendencia a la oscilación. Para asegurar estabilidad en su operación es preciso utilizar técnicas de compensación internas y/o externas que limitan su operación. El ejemplo más típico se encuentra en el 741 con un condensador interno de  $3pF$  que introduce una frecuencia de corte superior ( $f_C$ ) de  $5Hz$  como se observa en la figura 8.14. A la frecuencia en la cual la ganancia toma 1 se denomina *ancho de banda de ganancia unidad* o  $f_1$ . Una relación importante que verifica el OA es

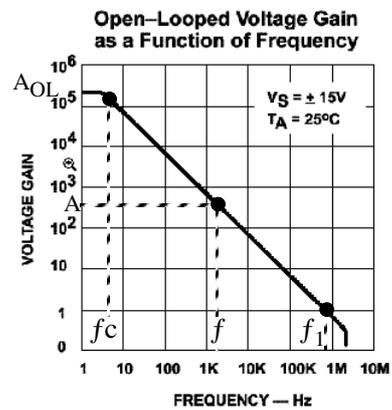


Figura 8.14. Respuesta en frecuencia del OA 741.

$$A_{OL} \cdot f_C = A \cdot f = f_1 \tag{8.20}$$

Esta ecuación demuestra que a la frecuencia de ganancia unidad también puede ser denominada producto ganancia-ancho de banda del OA. La relación 8.20 indica que el ancho de banda aumenta en la misma proporción que disminuye su ganancia, siendo el producto de ambas una constante que corresponde que la frecuencia  $f_1$ . En la configuración inversora y no-inversora de las figuras 8.5 y 8.6, se demuestra que la frecuencia de corte superior  $f_C$  de estos amplificadores vale

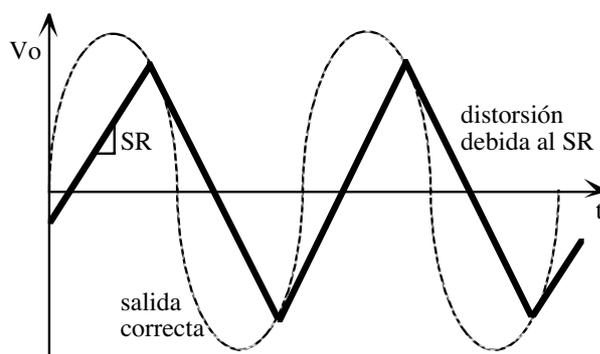
$$f_c = \frac{f_1}{1 + \frac{R_2}{R_1}}$$

(8.21)

### 8.5.3.- Slew-Rate

Otro parámetro que refleja la capacidad del OA para manejar señales variables en el tiempo es el *slew-rate* (SR) definido como la máxima variación de la tensión de salida con el tiempo que puede proporcionar la etapa de salida del OA; se mide en V/ $\mu$ s y se expresa como

$$SR = \frac{\Delta V_o}{\Delta t} \quad (\text{V}/\mu\text{s}) \quad (8.22)$$



**Figura 8.15.** Efecto de la distorsión debida al SR en la salida de un OA.

El SR del OA 741 vale 0.5V/ $\mu$ s. Al intentar variar la tensión de salida con un valor mayor que el SR se producirá una distorsión o recorte de esa señal y el OA perdería sus características lineales. En la figura 8.15 se indica la distorsión típica que se aparece cuando se ha superado largamente el SR. En vez de obtener una onda sinusoidal se produce una especie de onda triangular cuya pendiente es efectivamente el valor de SR. Es importante determinar las condiciones a las cuales aparece el SR. Para ello, se supone una salida sinusoidal del OA de la forma

$$V_o = V_A \text{sen}(2\pi ft) \quad (8.23)$$

La pendiente de  $V_o$  se determina derivando la ecuación 8.23

$$\frac{dV_o}{dt} = V_A 2\pi f \cos(2\pi ft) \quad (8.24)$$

El valor máximo de esta pendiente se producirá cuando el  $\cos(2\pi ft)=1$ , resultando que

$$\left. \frac{dV_o}{dt} \right|_{\text{MAX}} = V_A 2\pi f \quad (8.25)$$

Esta pendiente no solo depende de la frecuencia de la señal sino de la amplitud de la tensión de salida. Solamente habrá distorsión a la salida cuando se verifique que  $V_A 2\pi f > SR$ . La distorsión aparecerá en primer lugar por el paso por 0 de la señal sinusoidal y es prácticamente imperceptible. Si  $V_A 2\pi f \gg SR$ , entonces la distorsión es muy grande respondiendo el OA con una señal similar a la indicada en la figura 8.15.

La máxima frecuencia  $f_{MAX}$  con que puede operar un OA no depende solamente del ancho de banda ( $f_C$ ), sino que puede estar limitada por el SR. Para determinar esa frecuencia, se resuelve las siguientes desigualdades

$$\begin{aligned} f_C \leq \frac{SR}{V_A 2\pi} &\Rightarrow f_{MAX} = f_C \quad (\text{lim ita el ancho de banda}) \\ f_C > \frac{SR}{V_A 2\pi} &\Rightarrow f_{MAX} = \frac{SR}{V_A 2\pi} \quad (\text{lim ita el SR}) \end{aligned}$$

(8.26)

#### 8.5.4.- Otros parámetros

Rango de tensión de entrada o input voltage range. Máxima diferencia de tensión a la entrada del OA. El OA 741 tiene un rango de entrada de  $\pm 13V$ .

Máxima variación de rango de tensión de salida o maximum peak output voltage swing. Indica para una alimentación de  $\pm 15V$ , el valor de tensión más alta que se puede esperar a la salida del OA. El OA 741 es de  $\pm 14V$ .

Resistencia y capacidad de entrada o input resistance and capacitance. Resistencia y capacidad equivalente en lazo abierto vista a través de los terminales de entrada. Para el OA 741 es de  $2M\Omega$  y  $1.4pF$ , respectivamente.

Resistencia de salida o output resistance. El OA 741 tiene una resistencia de salida de  $75\Omega$ .

Consumo de potencia o total power dissipation. Consumo de potencia DC en ausencia de señal y para una tensión de alimentación de  $\pm 15V$ . El OA 741 es de  $50mW$ .

Máxima corriente de salida o output short circuit current. Corriente máxima de salida limitada por el circuito de protección. El OA 741 tiene  $25mA$ .

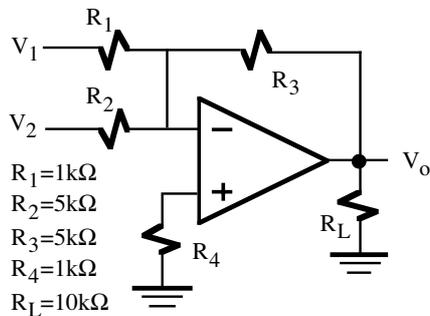
Variación máxima de la tensión de salida o output voltage swing. Es la amplitud pico-pico máxima que se puede conseguir sin que se produzca recorte. El OA 741 es de  $\pm 13$  a  $\pm 14V$  para  $V_{CC} = \pm 15V$ .

## Problemas

*Nota: Si no se indica lo contrario, se debe utilizar el modelo ideal del OA.*

**P8.1** Para el circuito de la figura P8.1, se pide:

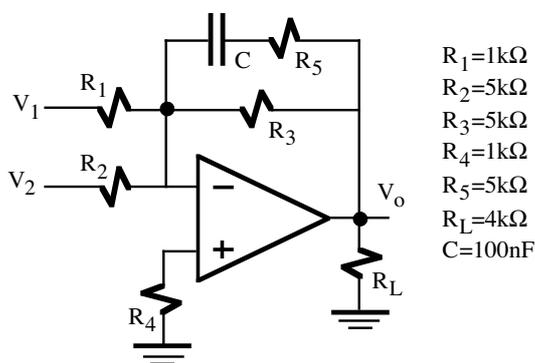
- Obtener la expresión de la tensión de salida  $V_o$  en términos de las tensiones de entrada  $V_1$  y  $V_2$ .
- Calcular y representar gráficamente el valor de  $V_o$  si  $V_1=0.3 \text{ V senwt}$  y  $V_2=1 \text{ V}$ .
- Si el OA es capaz de proporcionar una intensidad de salida máxima de 50mA, determinar el rango de valores permitidos de  $R_L$ .



**Figura P8.1**

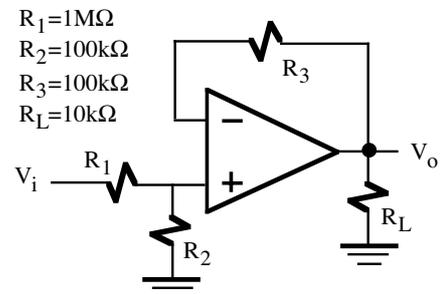
**P8.2** Calcular el valor de  $V_o$  del circuito de la figura P8.2 si  $V_1=0.5\text{V}$  y  $V_2=0.4 \text{ V senwt}$ .

*Nota: Aplicar superposición y considerar frecuencias medias.*

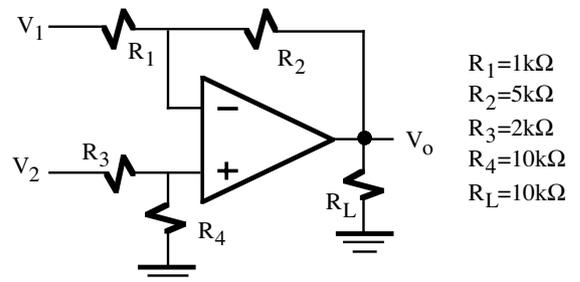


**Figura P8.2**

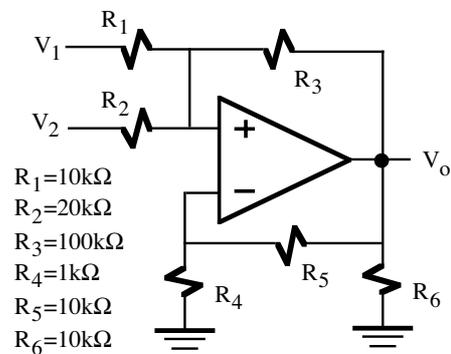
**P8.3** En los circuitos de la figuras P8.3(.a hasta .h), determinar la tensión de salida  $V_o$  en términos de las tensiones de entrada.



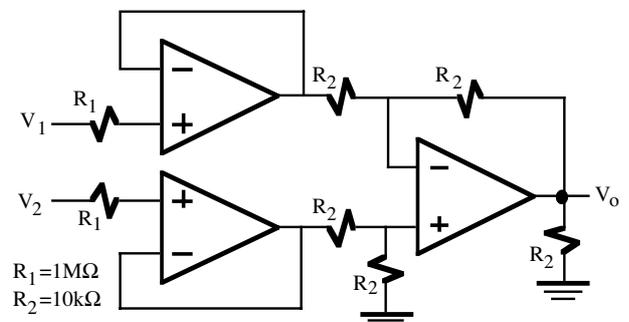
**Figura P8.3.a**



**Figura P8.3.b**



**Figura P8.3.c**



**Figura P8.3.d**

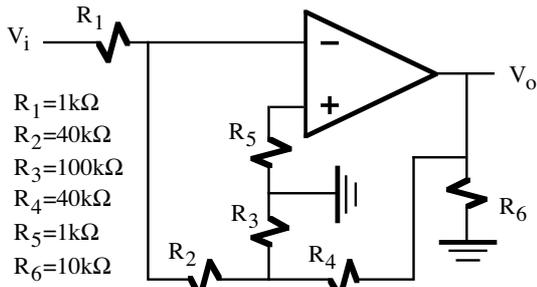


Figura P8.3.e

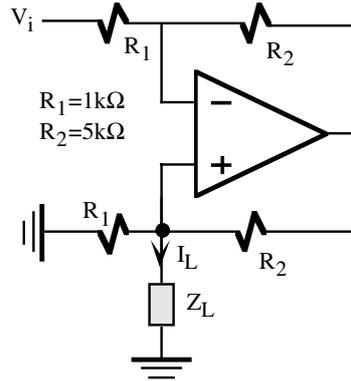


Figura P8.4

**P8.5** Para el circuito de la figura P8.5, representar gráficamente  $V_o$  en función de la resistencia variable especificada a través del parámetro  $\beta$ ,  $0 \leq \beta \leq 1$ .

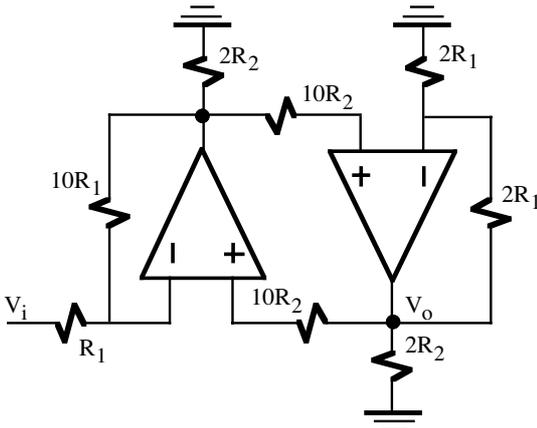
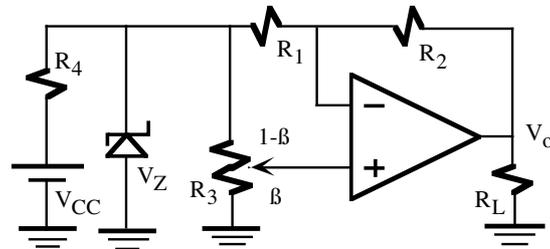


Figura P8.3.f



$R_1=2k\Omega$        $R_2=1k\Omega$        $R_3=5k\Omega$   
 $R_4=10k\Omega$        $R_L=5k\Omega$        $V_Z=2.5V$   
 $V_{CC}=15V$

Figura P8.5

**P8.6** En el circuito de la figura P8.6, el amplificador diferencial cuya  $A_d=100$  permite medir la diferencia de temperatura entre dos hornos. Para ello, se utiliza un puente de equilibrado con dos termistores  $R_1$  y  $R_2$  que se encuentran dentro de cada horno que tienen una temperatura de  $T_1$  y  $T_2$ , respectivamente. Los termistores en su rango lineal se comportan como resistencias dependientes de la temperatura que verifican la siguiente relación:  $R=K_e \cdot T^{0.98}$ , donde  $T$  es la temperatura en  $^{\circ}K$  y  $K_e=100\Omega/^{\circ}K$ . Si en el primer horno la temperatura es de  $T_1=250^{\circ}K$  y en el segundo  $T_2=300^{\circ}K$ , calcular el valor de  $V_o$ . Proponer un amplificador diferencial que tenga una  $Z_i=\infty$  y  $A_d=100$ .

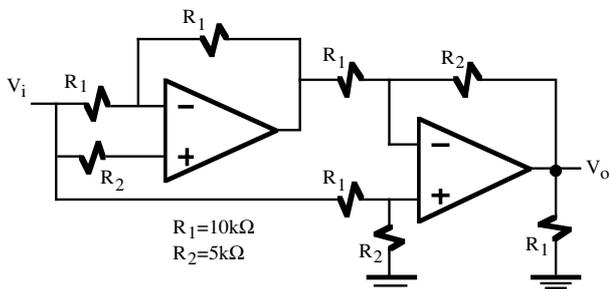


Figura P8.3.g

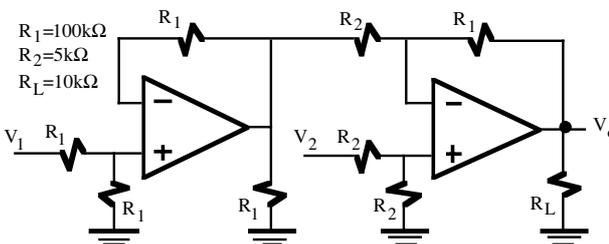


Figura P8.3.h

**P8.4** El circuito de la figura P8.4 es una fuente de corriente Howland. Demostrar que la  $I_L$  es independiente del valor de  $Z_L$  y obtener la relación entre  $V_i$  e  $I_L$ .

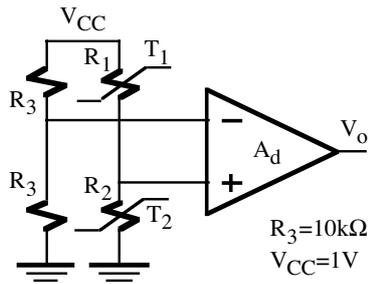


Figura P8.6

**P8.7** Demostrar que el circuito de la figura P8.7 se comporta como una fuente de intensidad controlada por la tensión de entrada  $V_i$ ,  $V_i > 0$ . Dato:  $h_{FE}=5$ .

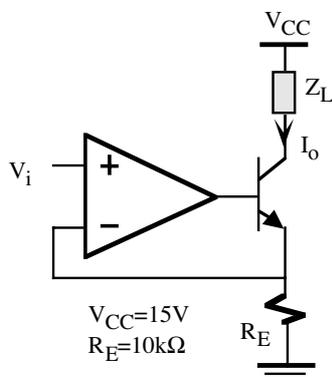


Figura P8.7

**P8.8** Comprobar que el circuito de la figura P8.8 se comporta como una fuente de intensidad de valor  $I_o$ . Determinar  $I_o$  y el rango de valores de  $R_L$  para que el circuito funcione correctamente. Dato:  $h_{FE}=100$ .

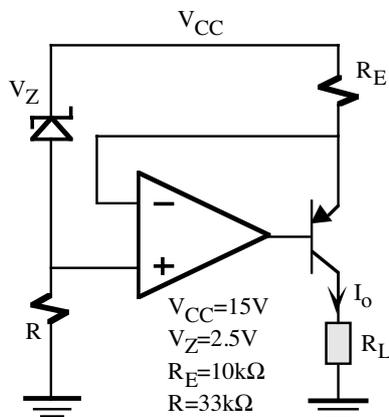
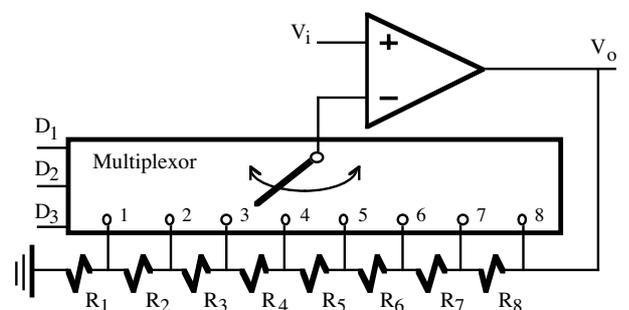


Figura P8.8

**P8.9** El circuito de la figura P8.9 es un amplificador no inversor cuya ganancia  $G$  se programa digitalmente desde  $G=1$  hasta  $G=8$  en incrementos de valor 1 a través de las líneas de entrada  $D_1$ ,  $D_2$  y  $D_3$ . Este amplificador está constituido por un multiplexor que conecta el terminal  $-$  del OA a uno de los nudos de la cadena de resistencias en función del estado lógico de  $D_1$ ,  $D_2$  y  $D_3$ , según se indica en la tabla. Si  $R_1=1k\Omega$ , y tanto el multiplexor como el OA se consideran ideales, determinar  $R_2$  a  $R_8$  que fijen la ganancia  $G$  del amplificador al valor especificado en la tabla.



$D_1$	$D_2$	$D_3$	Pos.	$G$
0	0	0	1	8
0	0	1	2	7
0	1	0	3	6
0	1	1	4	5
1	0	0	5	4
1	0	1	6	3
1	1	0	7	2
1	1	1	8	1

Figura P8.9

**P8.10** Obtener la expresión de la impedancia de entrada  $Z_i$  del circuito de la figura P8.10.

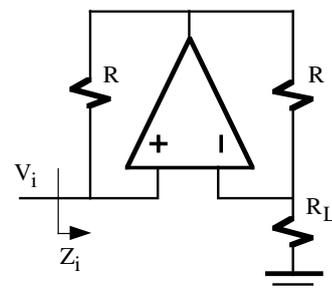


Figura P8.10

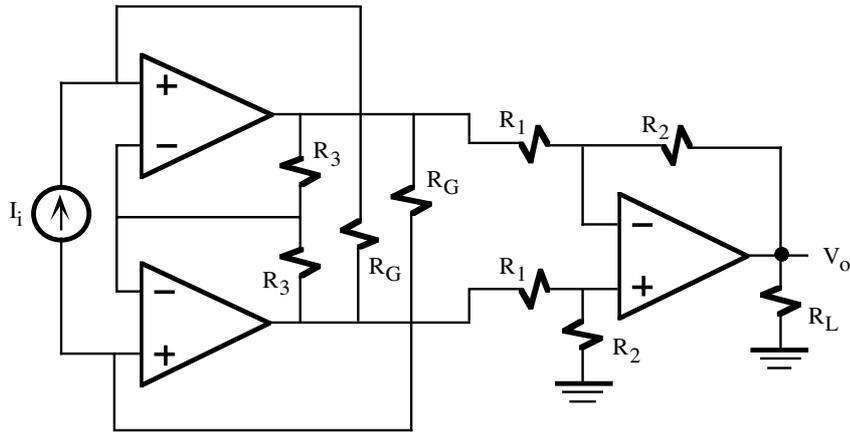


Figura P8.11

**P8.11** El circuito de la figura P8.11 es un convertidor corriente-tensión. Obtener la expresión que relaciona la tensión de salida  $V_o$  con la corriente de entrada  $I_i$ .

**P8.12** Para el amplificador de la figura P8.12, se pide:

- a) Obtener  $V_o$  en función de  $V_1$  y  $V_2$ . ¿De qué tipo de circuito se trata?
- b) Calcular el rango de valores de  $R_G$  para que la ganancia (en módulo) esté comprendida entre 10 y 100.

Datos:  $R_1=R_2=10k\Omega$ ,  $R_3=R_L=3k\Omega$ .

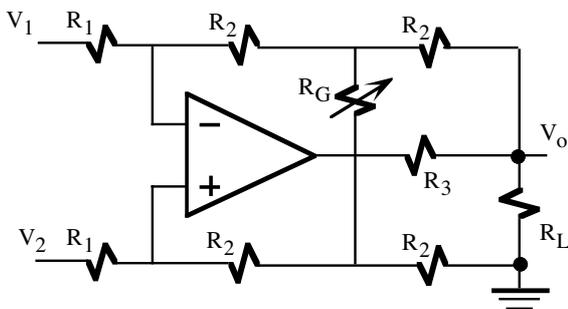
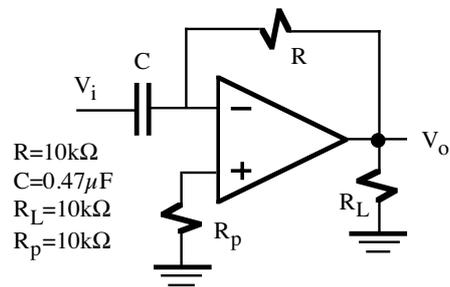


Figura P8.12

**P8.13** La entrada del amplificador diferenciador de la figura P8.13 es una onda triangular simétrica de 1kHz. Representar gráficamente la forma de onda de salida.



$R=10k\Omega$   
 $C=0.47\mu F$   
 $R_L=10k\Omega$   
 $R_p=10k\Omega$

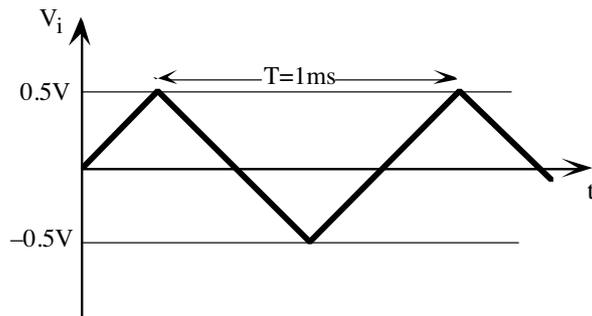
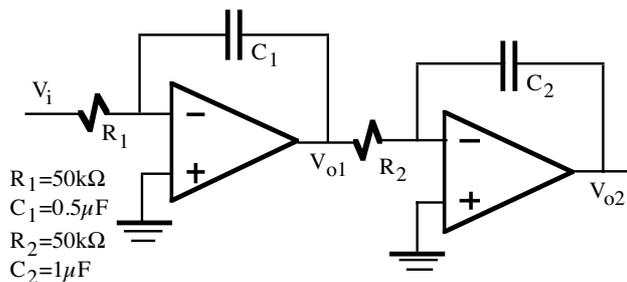


Figura P8.13

**P8.14** Representar gráficamente las tensiones de salida  $V_{o1}$  y  $V_{o2}$  entre  $t=0$  y  $t=0.5s$  de los circuitos integradores conectados en cascada de la figura P8.14, supuesto  $V_i=1V$ .

Nota: Asumir que los condensadores inicialmente están descargados.



$R_1=50k\Omega$   
 $C_1=0.5\mu F$   
 $R_2=50k\Omega$   
 $C_2=1\mu F$

Figura P8.14

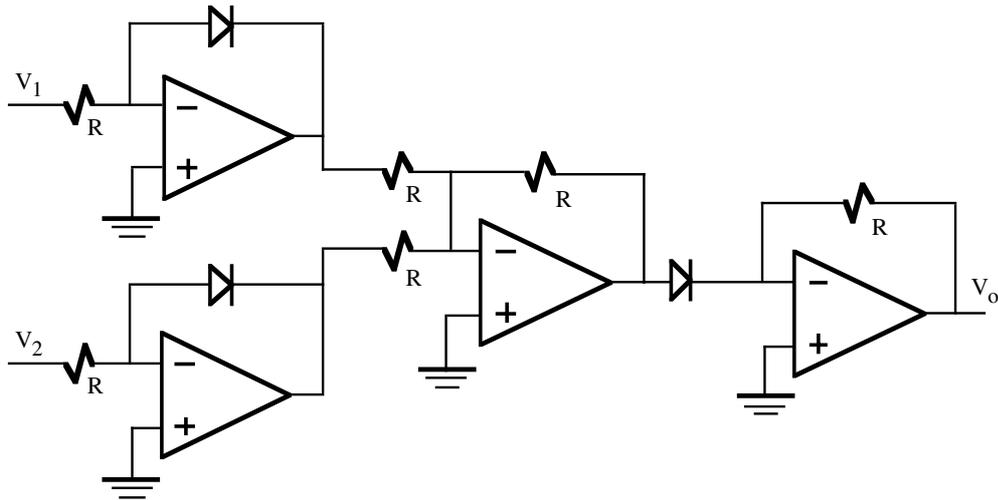


Figura P8.15.a

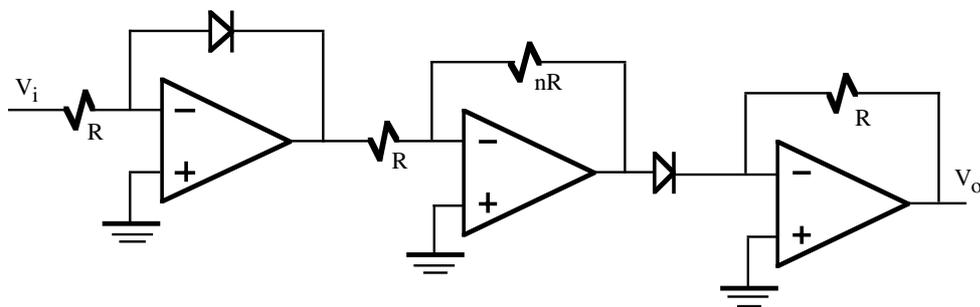


Figura P8.15.b

**P8.15** Obtener las funciones analógicas de los circuitos de las figuras P8.15.a y P8.15.b. Comprobar la compatibilidad de los signos de las tensiones.

**P8.16** Diseñar un circuito basado en AO's que realice la función analógica  $V_o \propto (V_x)^2 \cdot (V_y)^3$ , siendo  $V_x$  y  $V_y$  dos señales analógicas de entrada; el circuito debe funcionar correctamente con tensiones positivas. Nota: Poner todas las resistencias utilizadas en términos de una resistencia genérica R.

**P8.17** Obtener  $V_o$  en función de  $V_i$  del amplificador logarítmico de la figura P8.17 suponiendo que ambos transistores son idénticos.

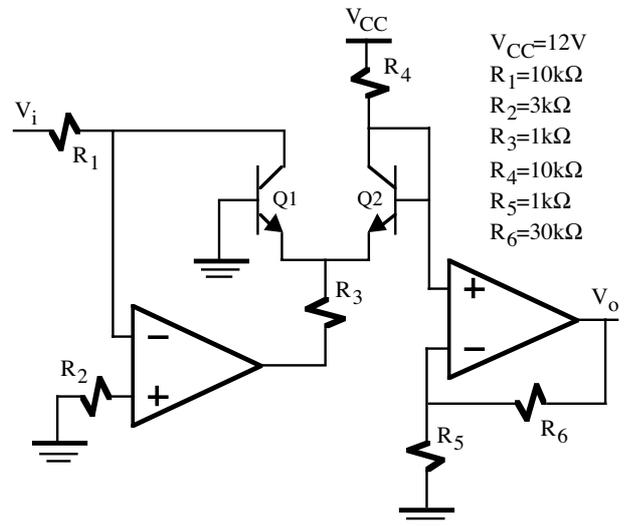


Figura P8.17

**P8.18** Los amplificadores inversor y no inversor de las figuras P8.18.a y P8.18.b han sido realizados con el amplificador operacional 741. Si  $V_i$  es una onda sinusoidal de 0.4 V de amplitud, calcular la frecuencia máxima de

operación de ambos amplificadores especificando si está limitada por la frecuencia de corte superior o por el *Slew-Rate*. Determinar la amplitud de entrada para la cual la frecuencia de corte del amplificador y la frecuencia limitada por el *Slew-Rate* coinciden.

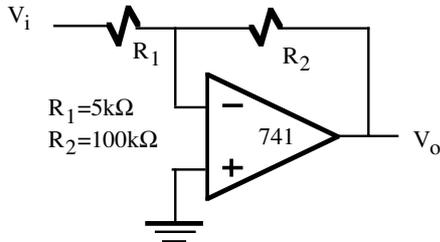


Figura P8.18.a

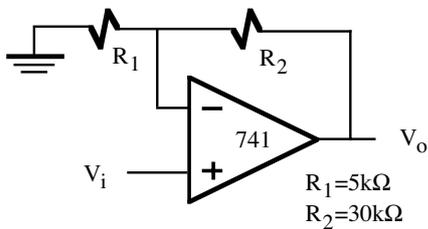
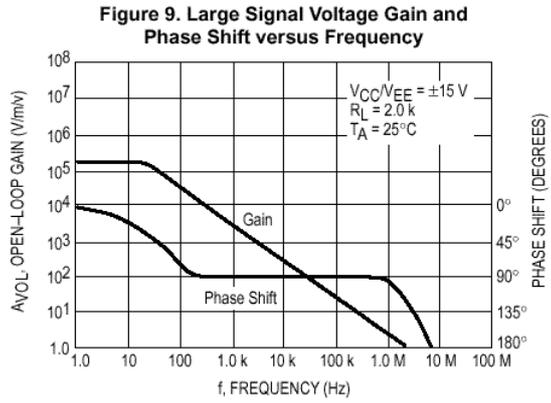


Figura P8.18.b

**P8.19** La figura P8.19 incluye a parte de las características eléctricas proporcionadas por el fabricante del amplificador operacional TL081C.

- ¿Qué representa el término *Unity Gain Bandwidth* y cómo se puede obtener a partir de la gráfica de respuesta en frecuencia?
- Obtener su frecuencia de corte superior e inferior utilizando los datos proporcionados en la tabla.
- Repetir el problema P8.18 si se reemplaza el 741 por el TL081C.
- Se desea construir un amplificador de audio con este OA. Determinar la máxima ganancia de este amplificador si su ancho de banda debe ser de 20kHz.



Characteristics	Symbol	Min	Typ	Max	Unit
Unity Gain Bandwidth	BW	-	4.0	-	MHz
Slew Rate (See Figure 1) $V_{in} = 10 \text{ V}, R_L = 2.0 \text{ k}, C_L = 100 \text{ pF}$	SR	-	13	-	V/μs
Large Signal Voltage Gain ( $V_O = \pm 10 \text{ V}, R_L \geq 2.0 \text{ k}$ )	$A_{VOL}$	25	150	-	V/mV
TL081C		50	150	-	

Figura P8.19

**P8.20** Obtener la curva de transferencia en tensión (VTC) de los circuitos de las figura P8.20.a a P8.20.d. Datos:  $V_d = 0.7 \text{ V}$ .

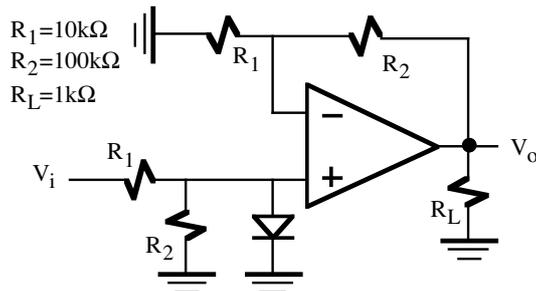


Figura P8.20.a

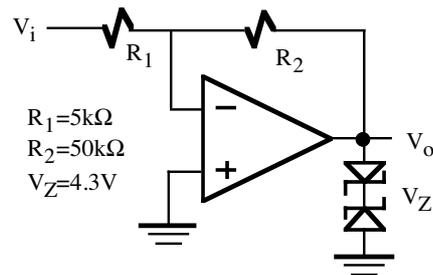


Figura P8.20.b

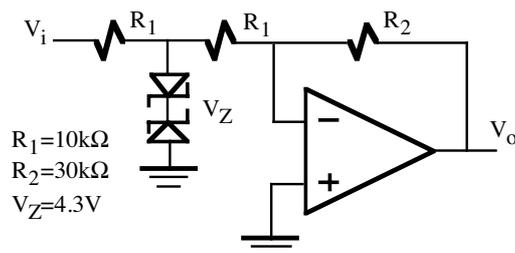


Figura P8.20.c

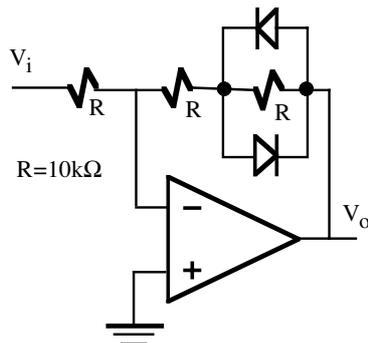
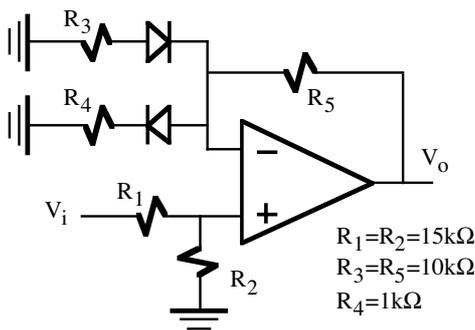


Figura P8.20.d

- P8.21** Para el circuito de la figura P8.21, se pide:
- Obtener la curva de transferencia en tensión (VTC) supuesto los diodos ideales ( $V_d=0$ ).
  - Obtener la VTC supuesto los diodos con una  $V_d=0.7V$ .
  - Utilizando los resultados de b), representar gráficamente la  $V_o$  para la  $V_i$  descrita en la gráfica de la figura.



$R_1=R_2=15k\Omega$   
 $R_3=R_5=10k\Omega$   
 $R_4=1k\Omega$

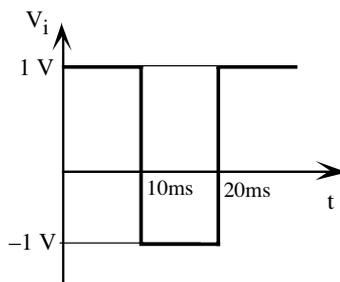


Figura P8.21

- P8.22** El circuito de la figura P8.22 tiene dos líneas de entrada: una analógica,  $V_i$ , y otra digital,  $D$  que puede ser "0" o "1". Se pide:
- Expresar  $V_o$  en función de  $V_i$  y  $D$ .
  - Representar gráficamente  $V_o$  para las señales  $V_i$  y  $D$  indicadas en la figura.
- Nota: Los transistores NMOS son ideales y

pueden ser sustituidos por una llave cerrada cuando se aplica un "1" lógico a su puerta y una llave abierta en caso contrario.

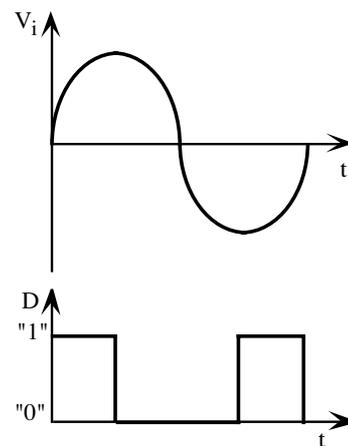
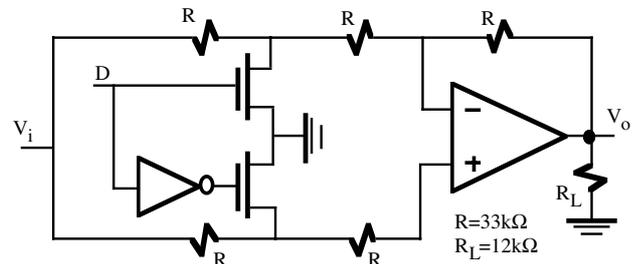


Figura P8.22

- P8.23** En la figura P8.23 se muestra un circuito *Sample&Hold* (muestreo y mantenimiento) que es un elemento importante de los convertidores Analógico-Digitales. Este circuito permite muestrear una señal analógica de entrada ( $V_i$ ) en sincronismo con una señal digital CLK. En este caso, el transistor NMOS puede ser sustituido por una llave ideal controlada por CLK que permite realizar dos operaciones: *hold* (mantenimiento del dato analógico en el condensador C) si  $CLK=0$  y transistor NMOS cortado, y *sample* (muestreo del dato de entrada) si  $CLK=1$  y transistor conduce. Representar gráficamente la señal de salida ( $V_o$ ) para la señal de entrada  $V_i$  y CLK indicada en la figura.
- Nota: Despreciar los tiempos de carga y descarga del condensador C y considerar al transistor NMOS ideal.

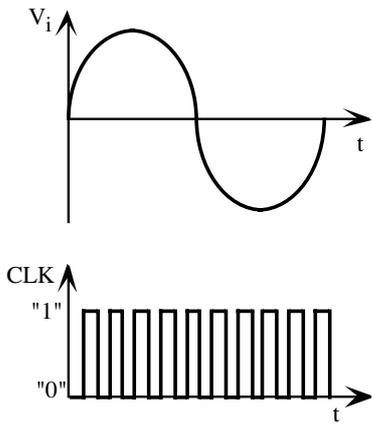
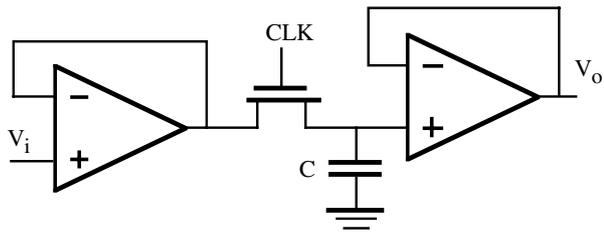


Figura P8.23